

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र : प्रयोगशाला

प्रयोग 1	
NAND गेटों का उपयोग करके तर्क गेटों का क्रियान्वयन	5
प्रयोग 2	
तर्क परिपथों का न्यूनतमीकरण	15
प्रयोग 3	
तर्क गेटों का उपयोग करके योजक परिपथों का क्रियान्वयन	27
प्रयोग 4	
कालद आई.सी. का उपयोग करके स्वचालित बहुकंपित्र का डिज़ाइन	35
प्रयोग 5	
कालद आई.सी. का उपयोग करके एकस्थितिक बहुकंपित्र का डिज़ाइन	45
प्रयोग 6	
विशेष डायोडों (जेनर और LED) के I - V अभिलक्षणिकों का अध्ययन	51
प्रयोग 7	
CE विधा में ट्रांजिस्टर अभिलक्षणिकों का अध्ययन और CE प्रवर्धक का डिज़ाइन	59
प्रयोग 8	
ऑप एम्प प्रतिलोमी और अप्रतिलोमी प्रवर्धकों का डिज़ाइन	77
प्रयोग 9	
ऑप एम्प अवकलक और समाकलक का डिज़ाइन	89
प्रयोग 10	
कला-विस्थापन दोलित्र का डिज़ाइन और निर्माण	99

पाठ्यक्रम अभिकल्प समिति

प्रो. ए.के. घटक (सेवानिवृत्त) आई. आई. टी., दिल्ली दिल्ली	डॉ. अशोक गोयल (सेवानिवृत्त) भौतिकी विभाग, हंसराज कॉलेज दिल्ली विश्वविद्यालय, दिल्ली	प्रो. सुदीप रंजन झा विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली
प्रो. एस.सी. गर्ग (सेवानिवृत्त) विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली कुलपति, ऊषा मार्टिन विश्वविद्यालय	डॉ. पार्थसारथी भौतिकी विभाग, महाराजा अग्रसेन कॉलेज दिल्ली विश्वविद्यालय, दिल्ली	प्रो. शुभा गोखले विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली
प्रो. आर.एम. मेहरा (सेवानिवृत्त) इलेक्ट्रॉनिकी विभाग, दक्षिण परिसर दिल्ली विश्वविद्यालय, दिल्ली	प्रो. एम.एस. नाथावत भूतपूर्व निदेशक, विज्ञान विद्यापीठ, इं.गां.रा.मु.वि., नई दिल्ली	प्रो. संजय गुप्ता विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली
	प्रो. विजयश्री विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली	डॉ. शुभलक्ष्मी लांबा विज्ञान विद्यापीठ इं.गां.रा.मु.वि., नई दिल्ली

पाठ्यक्रम निर्माण दल

डा. विजय रायबागकर (सेवानिवृत्त)
(प्रयोग 4,5 और 10)
भौतिकी विभाग,
एन. वाडिया कॉलेज, पुणे

प्रो. शुभा गोखले
(प्रयोग 1 से 3 और 6 से 9)
विज्ञान विद्यापीठ
इं.गां.रा.मु.वि., नई दिल्ली

इस पाठ्यक्रम के कुछ प्रयोग इग्नू के पूर्व बी.एससी. कार्यक्रम के [BPHL-103, PHE-08 और PHE-12(L)] पाठ्यक्रमों पर आधारित हैं।

पाठ्यक्रम समन्वयक: प्रो. शुभा गोखले, प्रो. विजयश्री

अनुवाद

प्रो. शुभा गोखले (प्रयोग 1-10)
विज्ञान विद्यापीठ,
इंदिरा गांधी राष्ट्रीय मुक्त विश्वविद्यालय,
नई दिल्ली

खंड मुद्रण

सहायक कुल सचिव (प्रकाशन), इग्नू

आभार : श्री गोपाल कृष्ण अरोड़ा, ई.डी.पी., विज्ञान विद्यापीठ, इग्नू को सीआरसी बनाने के लिए।

सितंबर, 2022

© इंदिरा गांधी राष्ट्रीय मुक्त विश्वविद्यालय, 2022

ISBN:

अस्वीकरण : इस पाठ्यक्रम में इंटरनेट से ली गई सामग्री का उपयोग केवल शैक्षणिक उद्देश्य के लिए किया गया है, व्यावसायिक उद्देश्य के लिए नहीं।

सर्वाधिकार सुरक्षित। इस कार्य का कोई भी अंश इंदिरा गांधी राष्ट्रीय मुक्त विश्वविद्यालय की लिखित अनुमति लिए बिना मिनियोग्राफ अथवा किसी अन्य साधन से पुनः प्रस्तुत करने की अनुमति नहीं है।

इंदिरा गांधी राष्ट्रीय मुक्त विश्वविद्यालय के पाठ्यक्रमों के विषय में और अधिक जानकारी विश्वविद्यालय के कार्यालय मैदान गढ़ी, नई दिल्ली-110 068 और इग्नू की वेबसाइट www.ignou.ac.in से प्राप्त की जा सकती है।

इंदिरा गांधी राष्ट्रीय मुक्त विश्वविद्यालय की ओर से प्रो. मीनल मिश्रा, निदेशक, विज्ञान विद्यापीठ द्वारा मुद्रित एवं प्रकाशित।

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र :

प्रयोगशाला – परिचय

आपको अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) नामक पाठ्यक्रम में इलेक्ट्रॉनिकी के विभिन्न सैद्धांतिक पहलुओं से परिचित कराया गया है। इस प्रयोगशाला पाठ्यक्रम में आप सैद्धांतिक पाठ्यक्रम में सीखे गए विभिन्न सिद्धांतों, तकनीकों और विधियों को लागू करके प्रयोग करने में सक्षम होंगे। यह प्रयोगशाला पाठ्यक्रम BPHE-143 की सामग्री से घनिष्ठ रूप से संबंधित है। इसलिए, हम आपको सलाह देते हैं कि संबंधित प्रयोगों से जुड़ी उचित इकाइयों को पढ़ें; (प्रत्येक प्रयोग के लेखन में, हमने सैद्धांतिक पाठ्यक्रम की संगत इकाई का उल्लेख किया है)। अपने अध्ययन केंद्र की प्रयोगशाला में किसी भी प्रयोग को करने से पहले, हम सलाह देते हैं कि प्रयोग को बेहतर ढंग से समझने और इसे बेहतर दक्षता के साथ करने के लिए आपको BPHE-143 की संगत इकाइयों को पढ़ना चाहिए।

इस प्रयोगशाला पाठ्यक्रम में 10 प्रयोग हैं।

प्रयोग 1 में आप NAND गेट, जिसे सार्वत्रिक गेट कहा जाता है, का उपयोग करके बुनियादी तर्क गेटों का निर्माण करेंगे। इस प्रयोग में आपको अंकीय एकीकृत परिपथ आई.सी. 7400 से परिचित कराया जाएगा, जिसमें चार NAND गेट होते हैं। प्रयोग पट्ट पर आई.सी. के विभिन्न पिनो के उचित संबंधन बनाकर, आप NOT, AND और OR गेटों का निर्माण और परीक्षण करेंगे।

प्रयोग 2 के पहले भाग में, आप डी मॉर्गन के प्रमेयों को सत्यापित करेंगे। दूसरे भाग में, आप बूलीय संबंधों और प्रमेयों का उपयोग करके दिए गए कुछ तर्क व्यंजकों का न्यूनतमीकरण करेंगे। फिर आप परिपथ बनाने के लिए अलग-अलग तर्क गेट आई.सी. का उपयोग करेंगे और मूल व्यंजकों की सत्यमान सारणियों के साथ उनके न्यूनतमीकृत रूपों को सत्यापित करेंगे।

प्रयोग 3 में आप तर्क गेट आई.सी. का उपयोग करके अर्ध योजक और पूर्ण योजक परिपथ बनाकर उनका परीक्षण करेंगे।

विशिष्ट उपयोगिता अनुपात (स्पंद का ऑन समय/स्पंद का कुल अवधि) वाली वांछित आवृत्ति की एक आयताकार तरंग उत्पन्न करने के लिए हम स्वचालित बहुकंपित्र का उपयोग करते हैं। प्रयोग 4 में आप आई.सी. 555, जो कि एक प्रसिद्ध कालद आई.सी. है, का उपयोग करके एक स्वचालित बहुकंपित्र बनाएंगे।

प्रयोग 5 में आप आई.सी. 555 का उपयोग करके एक एकस्थितिक बहुकंपित्र परिपथ बनाएंगे। यह परिपथ दिए गए प्रत्येक ट्रिगर सिग्नल के लिए निर्धारित अवधि का एक स्पंद देता है।

अर्धचालक डायोडों में n - और p -क्षेत्रों की मादन सांद्रता को नियंत्रित करके उन्हें विशिष्ट योग्यता का बनाया जा सकता है। यह प्रक्रम उनके विशेष I - V अभिलक्षणिकों को जन्म देता है। ऐसे विशेष उद्देश्य डायोड विभिन्न अनुप्रयोगों में उपयोगी हो सकते हैं। प्रयोग 6 में आप दो प्रकार के विशेष उद्देश्य डायोडों के साथ कार्य करेंगे – (i) जेनर डायोड और (ii) प्रकाश उत्सर्जक डायोड (LED)। आप इन युक्तियों को ठीक से बायसित करेंगे और जेनर डायोड के अग्रदिशिक और पश्चदिशिक बायसन तथा LED के केवल अग्रदिशिक बायसन अभिलक्षणिकों का अध्ययन करेंगे।

प्रवर्धक सबसे अधिक उपयोग में लाया जाने वाला परिपथ है। आम तौर पर एक द्विध्रुवी संधि ट्रांजिस्टर (BJT) का उपयोग प्रवर्धक परिपथ में एक प्रवर्धक तत्व के रूप में किया जाता है। प्रयोग 7 में आप एक ट्रांजिस्टर के निवेश और निर्गम अभिलक्षणिकों का अध्ययन करेंगे। आप इस ट्रांजिस्टर का उपयोग करके

वर्ग A प्रवर्धक का डिज़ाइन और निर्माण भी करेंगे और विभिन्न निवेश सिग्नल आवृत्तियों पर इसकी लब्धि को मापेंगे।

संक्रियात्मक प्रवर्धक (ऑप एम्प) आई.सी. के रूप में उपलब्ध एक बहुमुखी प्रवर्धक है। प्रयोग 8 में आप दी गयी लब्धियों के लिए प्रतिलोमी और अप्रतिलोमी प्रवर्धकों के निर्माण के लिए ऑप एम्प आई.सी. 741 का उपयोग करेंगे। प्रयोग 9 में आप एक ऑप एम्प का उपयोग करके अवकलक और समाकलक परिपथों का निर्माण करेंगे और ज्या-तरंग, वर्ग तरंग आदि जैसी विभिन्न निवेश तरंगों के लिए इन परिपथों की निर्गम तरंगों का निरीक्षण करेंगे।

dc शक्ति प्रदाय से एक ज्यावक्रीय तरंग का निर्माण दोलित्र परिपथ की सहायता से किया जाता है। प्रयोग 10 में आप वांछित आवृत्ति के कला-विस्थापन दोलित्र का डिज़ाइन और निर्माण करेंगे तथा इसके निर्गम तरंग-रूपों का निरीक्षण करेंगे।

हमें विश्वास है कि इस प्रयोगशाला पाठ्यक्रम में इन सभी प्रयोगों को करने में आपको आनंद आएगा। आप इलेक्ट्रॉनिकी के परिपथों का डिज़ाइन, समायोजन और परीक्षण करने के विभिन्न कौशल सीखेंगे।

इस प्रयोगशाला पाठ्यक्रम के प्रयोगों को करने के लिए हम आपको शुभकामनाएं देते हैं।



ignou
THE PEOPLE'S
UNIVERSITY

NAND गेटों का उपयोग करके तर्क गेटों का क्रियान्वयन

इकाई की रूपरेखा

- | | |
|--|--|
| <p>1.1 परिचय
अपेक्षित कौशल</p> <p>1.2 तर्क गेटों के मूल तत्व</p> | <p>1.3 NAND गेट का उपयोग करके
बुनियादी तर्क गेटों को प्राप्त करना
NOT गेट का कार्यान्वयन
AND गेट का कार्यान्वयन
OR गेट का कार्यान्वयन
परिशिष्ट 1क : प्रयोग पट्ट का विवरण</p> |
|--|--|

1.1 परिचय

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) नामक पाठ्यक्रम के दूसरे खंड में आपने अंकीय इलेक्ट्रॉनिक्स के बारे में पढ़ा है। आप जानते हैं कि अंकीय परिपथ तर्क गेटों का उपयोग करके बनाए जाते हैं। उस पाठ्यक्रम की इकाई 7 में आपने तीन बुनियादी तर्क गेटों (basic logic gates) अर्थात्, AND, OR और NOT गेटों के बारे में पढ़ा है। आपने उस इकाई में NAND, NOR, XOR और XNOR गेटों के बारे में भी जाना। इनमें से NAND और NOR गेटों को सार्वत्रिक गेट (universal gate) कहा जाता है क्योंकि इन गेटों का उपयोग करके हम अन्य सभी प्रकार के गेट प्राप्त कर सकते हैं।

इस प्रयोग में, आप NAND गेटों का उपयोग करके तीन बुनियादी गेटों का निर्माण करेंगे, जो कि AND, OR और NOT गेट हैं। इस प्रयोग को करते समय, आपको अंकीय आई.सी. के साथ काम करने और परिपथ बनाने के लिए प्रयोग पट्ट का उपयोग करने का अवसर मिलेगा। आप अंकीय परिपथ बनाने के लिए आवश्यक शक्ति प्रदाय

(power supply) से परिचित होंगे और साथ ही एकीकृत परिपथ के साथ काम करने के दौरान बरती जाने वाली सावधानियों के बारे में जानेंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ अंकीय आई.सी. को उनकी संख्या से पहचान सकेंगे;
- ❖ अंकीय आई.सी. का उपयोग करके परिपथ बनाने के लिए प्रयोग पट्ट का उपयोग कर सकेंगे;
- ❖ उचित सावधानी बरतते हुए अंकीय आई.सी. के साथ कार्य करना सीखेंगे;
- ❖ अंकीय परिपथ के लिए उचित शक्ति प्रदाय का चयन कर सकेंगे;
- ❖ NAND गेट का उपयोग करके NOT गेट बना सकेंगे और इसकी सत्यमान सारणी को सत्यापित कर सकेंगे;
- ❖ NAND गेट का उपयोग करके AND गेट बना सकेंगे और इसकी सत्यमान सारणी को सत्यापित कर सकेंगे; और
- ❖ NAND गेट का उपयोग करके एक OR गेट बना सकेंगे और उसकी सत्यमान सारणी सत्यापित कर सकेंगे।

इस प्रयोग को करने के लिए, आपको निम्नलिखित उपकरण और घटकों की आवश्यकता होगी।

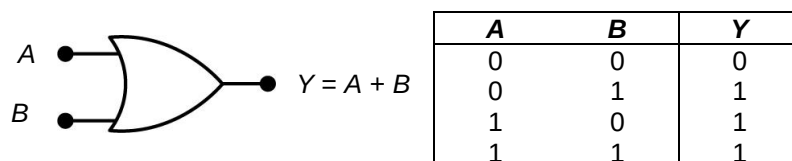
आवश्यक उपकरण

अंकीय आई.सी. 7400; + 5V शक्ति प्रदाय, प्रयोग पट्ट, संबंधन तार और वोल्टमीटर या dc वोल्टता मापन विधा में बहुलमापी।

1.2 तर्क गेटों के मूल तत्व

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHEL-143) नामक पाठ्यक्रम की इकाई 7 में आपने बुनियादी तर्क गेटों, उनके प्रतीकों और सत्यमान सारणियों के बारे में जाना है। परंतु, पूर्णता के लिए, यहां हम AND, OR, NOT और NAND गेटों के परिपथ प्रतीक और सत्यमान सारणियों को संक्षेप में दोहराते हैं।

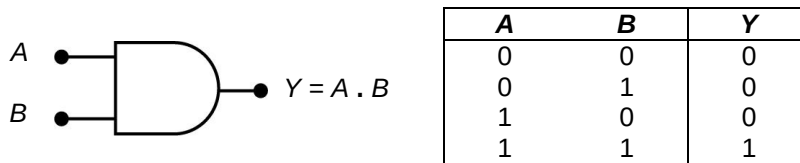
चित्र 1.1 में, OR गेट का परिपथ प्रतीक उसकी सत्यमान सारणी के साथ दिखाया गया है।



चित्र 1.1: OR गेट का परिपथ प्रतीक और सत्यमान सारणी।

सत्यमान सारणी से आप देख सकते हैं कि जब भी OR गेट का कोई एक निवेश (या दोनों) 1 होता है, तो इसका निर्गम उच्च होता है।

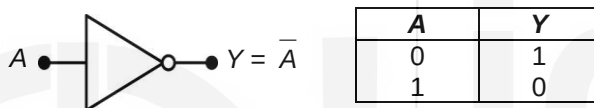
चित्र 1.2 में, AND गेट का परिपथ प्रतीक और सत्यमान सारणी दिखाए गए हैं।



चित्र 1.2: AND गेट का परिपथ प्रतीक और सत्यमान सारणी।

जब भी AND गेट के दोनों निवेश उच्च होते हैं, तो निर्गम 1 (या उच्च) होता है, अन्यथा निर्गम 0 (या निम्न) होता है।

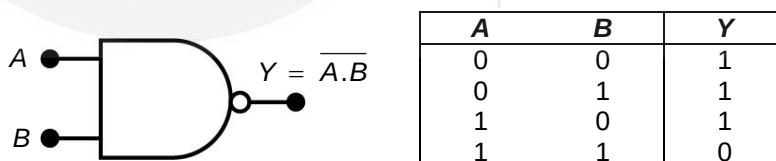
NOT गेट का परिपथ प्रतीक उसकी सत्यमान सारणी के साथ चित्र 1.3 में दिखाया गया है।



चित्र 1.3: NOT गेट का परिपथ प्रतीक और सत्यमान सारणी।

जैसा कि आप जानते हैं, NOT गेट में केवल एक निवेश और एक निर्गम होता है, और निवेश पर दिया गया सिग्नल निर्गम पर व्युत्क्रमित होता है।

इस प्रयोग में, आप तीनों बुनियादी तर्क गेटों के निर्माण के लिए केवल एक प्रकार के गेट का उपयोग करने जा रहे हैं। यह NAND गेट है। आप जानते हैं कि यह AND गेट के बाद NOT गेट का संयोजन होता है। इसका परिपथ प्रतीक इसकी सत्यमान सारणी के साथ चित्र 1.4 में दिखाया गया है।

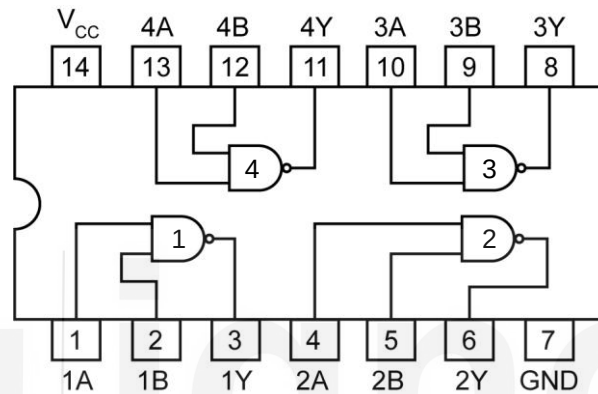


चित्र 1.4: NAND गेट का परिपथ प्रतीक और सत्यमान सारणी।

NAND गेट में जब भी कोई निवेश 0 या निम्न होता है, तो निर्गम उच्च होता है। केवल जब दोनों ही निवेश 1 होते हैं, तो निर्गम 0 होता है।

आप पहले ही जान चुके हैं कि तर्क गेट एकीकृत परिपथ (integrated circuits) यानी आई.सी. के रूप में बनाए जाते हैं। प्रत्येक आई.सी. के भीतर तर्क गेटों का एक समुच्चय होता है और इसे एक विशेष संख्या से पहचाना जाता है। इस प्रयोग में, आप अन्य गेटों को बनाने के लिए NAND गेट आई.सी. का उपयोग करने जा रहे हैं। सबसे अधिक प्रयोग किया जाने वाला NAND गेट आई.सी. 7400 है, जिसमें 2-निवेश और 1-निर्गम वाले चार NAND गेट होते हैं। इसलिए, इसे क्वाड 2-निवेश NAND गेट

आई.सी. कहा जाता है। NAND गेट आई.सी. के अन्य भी प्रकार हैं जैसे कि ड्युएल NAND गेट आई.सी. जिसमें दो NAND गेट होते हैं या ट्रिपल NAND गेट आई.सी. जिसमें 3 NAND गेट होते हैं। लेकिन 7400 सबसे लोकप्रिय आई.सी. है। एकीकृत परिपथ के विभिन्न निर्माता हैं परंतु वे सभी एक ही नंबर कोड और पिन-आउट संबंधन का उपयोग करते हैं। आई.सी. 7400 आम तौर पर, 14 पिन के साथ ड्युएल इन-लाइन पैक (DIP) में उपलब्ध होता है। आई.सी. 7400 का पिन-आउट आरेख चित्र 1.5 में दिया गया है। यहां चार NAND गेट 1, 2, 3 और 4 के निवेश क्रमशः 1A-1B, 2A-2B, 3A-3B और 4A-4B द्वारा निर्दिष्ट किए गए हैं। संबंधित निर्गमों को क्रमशः 1Y, 2Y, 3Y और 4Y से दर्शाया गया है।



चित्र 1.5: आई.सी. 7400 क्वाड 2-निवेश NAND गेट आई.सी. का पिन-आउट आरेख।

आई.सी. को वोल्टता की आपूर्ति के लिए दो और पिनो का उपयोग किया जाता है। पिन 14 + 5V प्रदाय से जबकि पिन 7 भौम से जोड़ा जाता है।

इस पृष्ठभूमि के साथ आप प्रयोग को करना शुरू कर सकते हैं जिसमें आप इस आई.सी. का उपयोग करके विभिन्न बुनियादी गेट बनाएंगे।

1.3 NAND गेट का उपयोग करके बुनियादी तर्क गेटों को प्राप्त करना

प्रयोग करने के लिए आप एक प्रयोग पट्ट पर परिपथ को जोड़ेंगे, जिसमें परिशिष्ट 1क में वर्णित संबंधनों को जोड़ने की व्यवस्था होती है। प्रयोग पट्ट पर आप बीच की रेल में आई.सी. रखेंगे और एकल तंतु संबंधन तार (single strand connecting wire) का उपयोग करके संबंधन बनाएंगे। आपको + 5V वोल्टता देने वाले शक्ति प्रदाय की आवश्यकता होगी। प्रयोग पट्ट पर आप प्रदाय के धनात्मक टर्मिनल से जोड़ने के लिए क्षैतिज रेलों में से एक और प्रदाय के भौम टर्मिनल के लिए दूसरा रेल चुनेंगे।

अब हम एक-एक करके बुनियादी तर्क गेट बनाने की प्रक्रिया का वर्णन करेंगे।

1.3.1 NOT गेट का कार्यान्वयन

NOT गेट को केवल एक NAND गेट का उपयोग करके प्राप्त किया जा सकता है, जैसा कि चित्र 1.6 में दिखाया गया है। यहां NAND गेट के दोनों निवेश एक साथ जुड़े हुए होते हैं और NAND गेट के इन लघुपथित निवेशों को निवेश सिग्नल दिया जाता है।



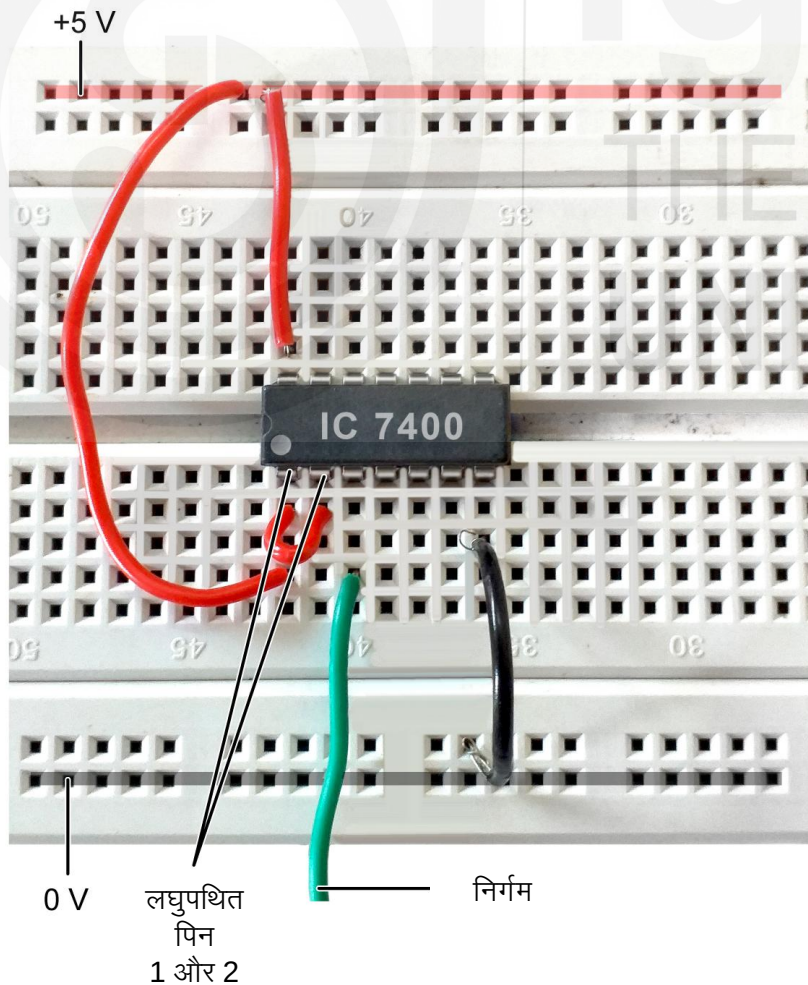
चित्र 1.6: NAND गेट का उपयोग करके NOT गेट का कार्यान्वयन।

यहां निवेश A को NAND गेट के दोनों निवेशों में दिया जाता है और निर्गम Y, NAND गेट का व्युत्क्रमित निर्गम होता है, अर्थात् $A \cdot A = \bar{A}$ ।

कार्य-विधि

परिपथ को बनाकर सत्यापित करने के लिए निम्नलिखित चरणों का अनुसरण कीजिए:

1. NAND गेट के दो निवेश [जैसे कि पिन नंबर 1(1A) और 2(1B)] को एक साथ जोड़ें जैसा कि परिपथ में दिखाया गया है (चित्र 1.6)।
2. बिजली की आपूर्ति का पहले बताए गए तरीके से संबंधन करें, यानी शक्ति प्रदाय के धनात्मक टर्मिनल (+5V) को पिन 14 और भौम टर्मिनल को पिन 7 से संबंधित करें। परिपथ चित्र 1.7 में दिखाए गए परिपथ के जैसा होगा।
3. वोल्टमीटर या बहुलमापी (dc वोल्टता विधा) को NAND गेट के निर्गम से जोड़ें जो हमारे उदाहरण में पिन 3 (1Y) है। कभी-कभी आप वोल्टमीटर के स्थान पर निर्गम की 'उच्च' और 'निम्न' स्थिति के संकेतक के रूप में LED का भी उपयोग कर सकते हैं। ऐसे में अपने परामर्शदाता के मार्गदर्शन में परिपथ संबंधन बनाएं।



चित्र 1.7: प्रयोग पट्ट पर आइ.सी. 7400 का उपयोग करते हुए NOT गेट का परिपथ।

4. +5V लाइन, यानी उच्च सिग्नल को पिन 1 से संबंधित करें (निवेश 1A को 1B से लघुपथित किया गया है)।
5. शक्ति प्रदाय शुरू (ऑन) करें।
6. वोल्टमीटर में वोल्टता पढ़ें (निर्गम 1Y)।
7. प्रेक्षण सारणी 1.1 में निवेश और निर्गम वोल्टताओं के प्रेक्षण दर्ज करें।
8. शक्ति प्रदाय बंद (ऑफ) करें।
9. अब निवेश तार को +5V से हटाकर भौम से जोड़ दें।
10. शक्ति प्रदाय शुरू (ऑन) करें।
11. निर्गम वोल्टता को मापें।
12. प्रेक्षण सारणी 1.1 में निवेश और निर्गम वोल्टता दर्ज करें।
13. शक्ति प्रदाय बंद (ऑफ) करें।

प्रेक्षण सारणी में आप 4V से अधिक वोल्टता को '1' दर्ज करेंगे और 0.8 V से कम वोल्टता को '0' दर्ज करेंगे।

प्रेक्षण सारणी 1.1: NAND गेट का उपयोग करके बनाए गए NOT गेट की सत्यमान सारणी

A	Y
1	...
0	...

प्रेक्षण सारणी 1.1 से सत्यापित करें कि आपने जो परिपथ बनाया है वह NOT गेट की तरह कार्य कर रहा है।

1.3.2 AND गेट का कार्यान्वयन

NAND गेट से AND गेट प्राप्त करना काफी सरल है क्योंकि इन दो गेटों की सत्यमान सारणी से आपको पता चलेगा कि NAND गेट का निर्गम अनिवार्य रूप से AND गेट के निर्गम का व्युत्क्रम है। इसलिए चित्र 1.8 में दर्शाए अनुसार दो NAND गेटों को सोपानी करके आप AND गेट प्राप्त कर सकते हैं। यहां पहले NAND गेट को निवेश दिए जाते हैं और इसका निर्गम दूसरे NAND गेट के लघुपथित किए गए निवेशों को दिया जाता है। दूसरा गेट यहां NOT गेट की तरह काम करता है।

आप उसी कार्य-विधि का अनुसरण करेंगे जिसका उपयोग आपने NOT गेट को सत्यापित करने में किया था।



चित्र 1.8: NAND गेट का उपयोग करके AND गेट का कार्यान्वयन।

कार्य-विधि

प्रयोग के इस भाग को करने के लिए, आप उस परिपथ से शुरुआत कर सकते हैं जिसे आपने NOT गेट के लिए बनाया था।

1. जैसा कि चित्र 1.8 में दिखाए गए परिपथ आरेख से स्पष्ट है, हमें AND गेट बनाने के लिए 2 NAND गेटों की आवश्यकता होगी। प्रयोग के पिछले भाग में आप पहले से ही NOT गेट बना चुके हैं।
2. अब आपको दो निवेशों को दूसरे NAND गेट पर लगाना है। उदाहरण के लिए, आप अपने AND गेट के निवेश सिग्नलों को लागू करने के लिए निवेश पिन 9 (3B) और 10 (3A) चुनते हैं। फिर उस NAND गेट के निर्गम यानी पिन 8 (3Y) को NOT गेट के निवेश अर्थात् लघुपथित पिन 1 और 2 से जोड़ दीजिए।
3. परिपथ के निर्गम को सत्यापित करने के लिए प्रयुक्त वोल्टमीटर को NOT गेट के निर्गम पर, यानी पिन 3 (1Y) पर बनाये रखें।
4. एक बार जब आपके परामर्शदाता सभी संबंधनों को जांच लें, तो आप तैयार किए गए परिपथ की सत्यमान सारणी प्राप्त कर सकते हैं।
5. प्रेक्षण सारणी 1.2 के अनुसार आपको निवेश सिग्नलों को पिन 9 और 10 पर लागू करना होगा। निवेश के विभिन्न संयोजनों के लिए आपको निर्गम (अर्थात् पिन 3) पर वोल्टता को मापना चाहिए, जो कि NOT गेट का निर्गम है।

प्रेक्षण सारणी 1.2: NAND गेटों का उपयोग करके बनाए गए AND गेट की सत्यमान सारणी

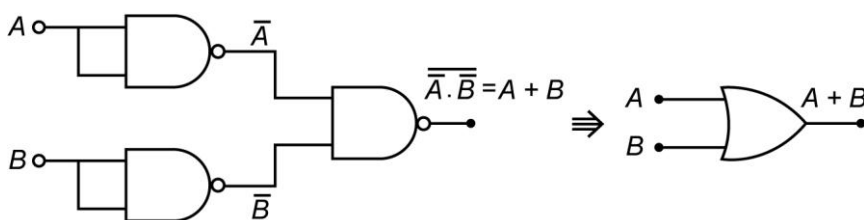
A (पिन 10)	B (पिन 9)	Y (पिन 3)
0	0	
0	1	
1	0	
1	1	

6. सत्यापित करें कि प्रेक्षण सारणी 1.2 में दर्ज निवेश और निर्गम के प्रेक्षण AND गेट की सत्यमान सारणी से मेल खा रहे हैं।
7. शक्ति प्रदाय बंद (ऑफ) करें।

अब आप NAND गेट का उपयोग करके OR गेट बनाना सीखेंगे।

1.3.3 OR गेट का कार्यान्वयन

NAND गेट का उपयोग करके एक OR गेट बनाने के लिए चित्र 1.2 देखें। आप देखेंगे कि यहां हम OR गेट प्राप्त करने के लिए डी मॉर्गन के प्रमेय का उपयोग कर रहे हैं।



चित्र 1.9: NAND गेट का उपयोग करके बनाया गया OR गेट।

आपको कुल तीन NAND गेटों की आवश्यकता होगी। पहले दो NAND गेट निवेश सिग्नल को व्युत्क्रमित करने के लिए प्रयुक्त किए जाते हैं, अर्थात्, उनका उपयोग NOT गेट के विन्यास में किया जाता है। और इन दो NOT गेटों के निर्गम तीसरे NAND गेट को दिए जाते हैं। डी मॉर्गन के प्रमेय को लागू करने से $(\overline{AB} = \overline{A} + \overline{B})$ और बूलीय सर्वसमिका $\overline{\overline{X}} = X$ का उपयोग करके तीसरे NAND गेट का निर्गम आपको OR गेट के रूप में परिणाम देगा।

कार्य-विधि

1. प्रयोग के पहले भाग में किए गए NOT गेट के विन्यास में दो NAND गेटों को संबंधित करें। उदाहरण के लिए, आप पिन 1 और 2 को लघुपथित कर सकते हैं और पिन 3 पर निर्गम को अंतिम NAND गेट के निवेश में से एक (जैसे पिन 10) के रूप में ले सकते हैं। इसी तरह, अंतिम NAND गेट के लिए दूसरा निवेश भी प्राप्त किया जा सकता है। इसके लिए दूसरे NAND गेट के निवेशों (यानी पिन 4 और 5) को लघुपथित करें और इसके निर्गम (पिन 6) को पिन 9 पर अंतिम NAND गेट के दूसरे निवेश के रूप में जोड़ें।
2. ऊपर बताए गए तरीके से तीनों गेटों को संबंधित करें और प्राप्त परिपथ को अपने परामर्शदाता द्वारा जांच लें।
3. प्रेक्षण सारणी 1.3 में सूचीबद्ध 0 और 1 के विभिन्न संयोजनों के रूप में दो NOT गेटों पर निवेश लागू करें। अंतिम NAND गेट के निर्गम (पिन 8) पर वोल्टमीटर लगाकर OR गेट के निर्गम को सत्यापित करें।

प्रेक्षण सारणी 1.3: NAND गेटों का उपयोग करके OR गेट का कार्यान्वयन

A	B	$Y = \overline{\overline{A} \cdot \overline{B}} = A + B$
0	0	
0	1	
1	0	
1	1	

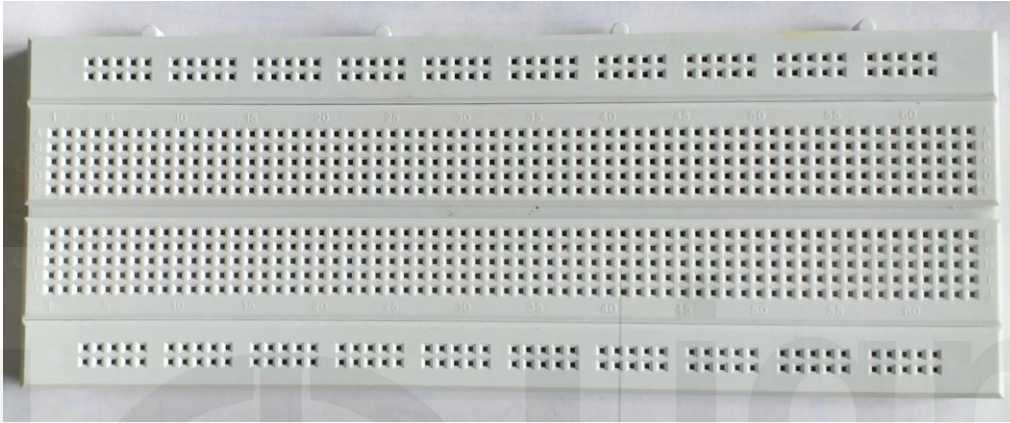
इस तरह से आपने NAND गेट का उपयोग करके बुनियादी तर्क गेट बनाए हैं और उनकी सत्यमान सारणियों का सत्यापन किया है।

अगले प्रयोग में आप कुछ अन्य अंकीय आई.सी. का उपयोग करके अधिक जटिल तर्क परिपथों का निर्माण करेंगे।

परिशिष्ट 1क: प्रयोग पट्ट का विवरण

कुछ अस्थायी परिपथों को जोड़ने के लिए इलेक्ट्रॉनिकी प्रयोगशालाओं में प्रयोग पट्ट का व्यापक रूप से उपयोग किया जाता है। इसमें टांका लगाने (सोल्डरिंग) की कोई आवश्यकता नहीं होती है। इसलिए परिपथ घटकों और संबंधनों को बदलना आसान होता है। घटक क्षतिग्रस्त नहीं होते हैं और इनका पुनः उपयोग किया जा सकता है।

चित्र 1क.1 एक विशिष्ट प्रयोग पट्ट की एक तस्वीर दिखाता है जो आम तौर पर साधारण परिपथ के निर्माण के लिए प्रयुक्त किया जाता है।

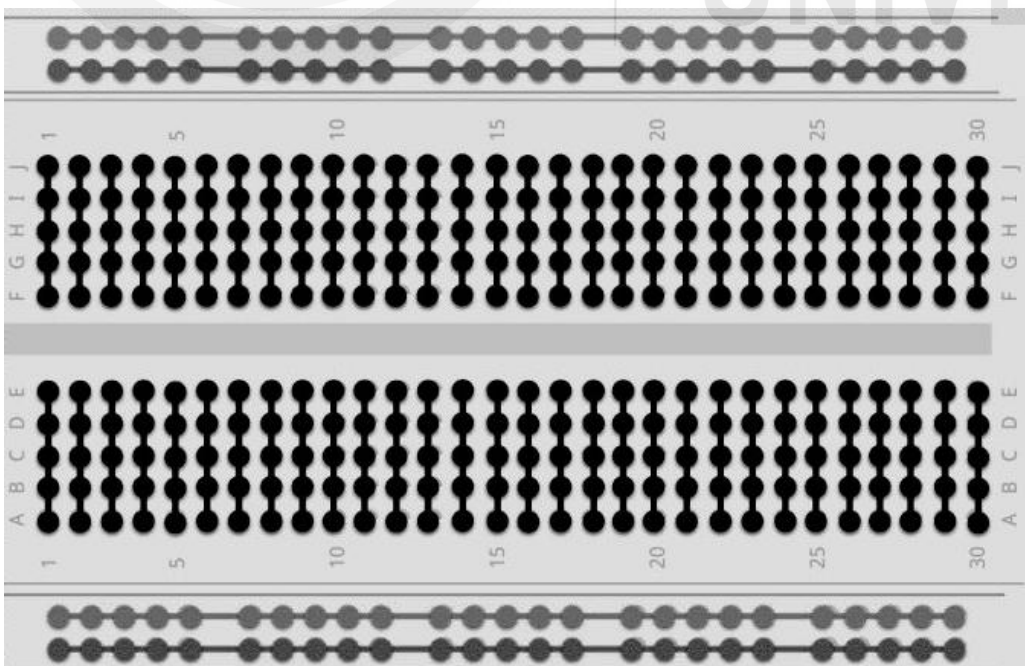


चित्र 1क.1: एक विशिष्ट प्रयोग पट्ट।

प्रयोग पट्ट पर संबंधन

प्रयोग पट्ट में 0.1" के ग्रिड पर व्यवस्थित कई छोटे छिद्र होते हैं। घटकों के लीड (संबंधन तार) को आसानी से छिद्रों में धकेला जा सकता है। आई.सी. को केंद्रीय रिक्त स्थान में उनके नोक या बिंदु को बाईं ओर रखकर डाला जाता है।

चित्र 1क.2 दिखाता है कि प्रयोग पट्ट पर छिद्र आंतरिक रूप से कैसे जुड़े हुए होते हैं।



चित्र 1क.2: प्रयोग पट्ट पर आंतरिक संबंधन।

ऊपर और नीचे की दो पंक्तियां क्षैतिज रूप से पूरी तरह से जुड़ी हुई हैं जैसा कि चित्र में क्षैतिज रेखाओं द्वारा दिखाया गया है। इन पंक्तियों से शक्ति प्रदाय को जोड़ा जाता है।

अन्य छिद्र ऊर्ध्वाधरतः 5 के खंडों में जुड़े हुए होते हैं। केंद्र के आर-पार कोई संबंधन नहीं है जैसा कि चित्र के बीच में भूरे रंग की रेखा द्वारा दिखाया गया है। इसलिए, यदि आई.सी. को इस मध्य भाग के छिद्रों में लगाया जाता है, तो आई.सी. के प्रत्येक पिन को संबंधन के अलग-अलग ब्लॉक से जोड़ा जा सकता है।



ignou
THE PEOPLE'S
UNIVERSITY

तर्क परिपथों का न्यूनतमीकरण

इकाई की रूपरेखा

- | | |
|---|--|
| <p>2.1 परिचय
अपेक्षित कौशल</p> <p>2.2 बुनियादी तर्क गेट आई.सी. से परिचय</p> <p>2.3 डी मॉर्गन के प्रमेयों का सत्यापन</p> | <p>2.4 तर्क व्यंजकों का सरलीकरण</p> <p>$Y = (A + B) \overline{AB}$ का सरलीकरण</p> <p>$Y = \overline{AB} + (\overline{A} + \overline{B})C$ का सरलीकरण</p> <p>$Y = \overline{AC} + AB(\overline{B} + C)$ का सरलीकरण</p> |
|---|--|

2.1 परिचय

पिछले प्रयोग में आपने सीखा कि NAND का उपयोग करके बुनियादी तर्क गेट कैसे बनाए जाते हैं। इस प्रयोग में आप विभिन्न बुनियादी तर्क गेटों के लिए उपलब्ध आई.सी. से परिचित होंगे और उनका उपयोग तर्क व्यंजकों के आधार पर तर्क परिपथ के निर्माण के लिए करेंगे। कुछ महत्वपूर्ण बूलीय नियम और प्रमेयों को सत्यापित करने के लिए आप इन तर्क परिपथों का उपयोग करेंगे। आप यह भी सीखेंगे कि जटिल तर्क समीकरणों का न्यूनतमीकरण कैसे किया जाता है, और मूल तर्क व्यंजकों तथा उनके न्यूनतम संस्करणों की सत्यमान सारणियों को सत्यापित करने के लिए तर्क परिपथ का निर्माण कैसे किया जा सकता है।

पिछले प्रयोग में आपने क्वाड 2-निवेश NAND गेट आई.सी. 7400 का व्यापक रूप से उपयोग किया है। इस प्रयोग में आप कुछ और आई.सी. का उपयोग करेंगे जिनमें बुनियादी तर्क गेट होते हैं। ये आई.सी. आम तौर पर निम्नवत् होते हैं :

1. आई.सी. 7432 : क्वाड 2-निवेश OR गेट
2. आई.सी. 7408 : क्वाड 2-निवेश AND गेट
3. आई.सी. 7404 : हेक्स इन्वर्टर (NOT) गेट

कई अन्य आई.सी. भी हैं जो इस तरह के कार्य करते हैं। लेकिन हम यहां केवल इन्हीं आई.सी. का वर्णन करेंगे। यदि प्रयोगशाला में आपको कुछ अन्य समकक्ष आई.सी. दिए गए हैं, तो पिन-आउट आरेख और आवश्यक वोल्टता प्रदाय जैसे विवरण प्राप्त करने के लिए अपने परामर्शदाता से संपर्क करें।

आप इन आई.सी. का उपयोग तर्क व्यंजकों द्वारा दर्शाए गए परिपथों के निर्माण के लिए करेंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ तर्क परिपथ बनाने के लिए आई.सी. 7404, 7408 और 7432 का उपयोग कर सकेंगे;
- ❖ डी मॉर्गन के प्रमेयों को सत्यापित कर सकेंगे;
- ❖ बूलीय नियमों और प्रमेयों का उपयोग करके दिए गए तर्क व्यंजक का न्यूनतमीकरण कर सकेंगे; और
- ❖ तर्क व्यंजकों की सत्यमान सारणी और उनके न्यूनतम संस्करणों को सत्यापित कर सकेंगे।

इस प्रयोग को करने के लिए आपको निम्नलिखित घटकों की आवश्यकता होगी।

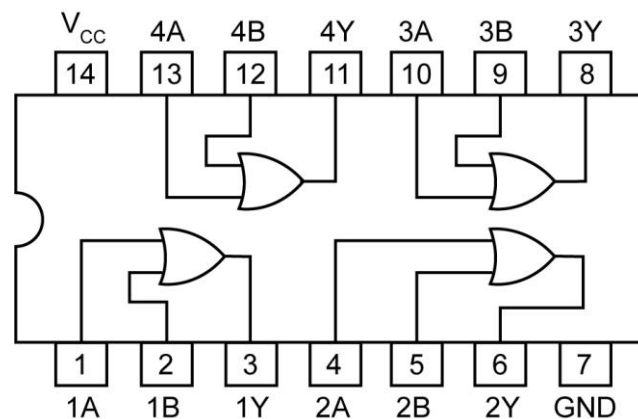
आवश्यक उपकरण

आई.सी. 7400, 7408, 7432; प्रयोग पट्ट; संबंधन तार; +5V विद्युत् प्रदाय; वोल्टमीटर या बहुलमापी।

2.2 बुनियादी तर्क गेट आई.सी. से परिचय

पिछले प्रयोग में आपने NAND गेट आई.सी. का उपयोग किया था जिसमें 4 NAND गेट थे। इसी तरह AND गेट, OR गेट और NOT गेट के अनुरूप आई.सी. भी होते हैं।

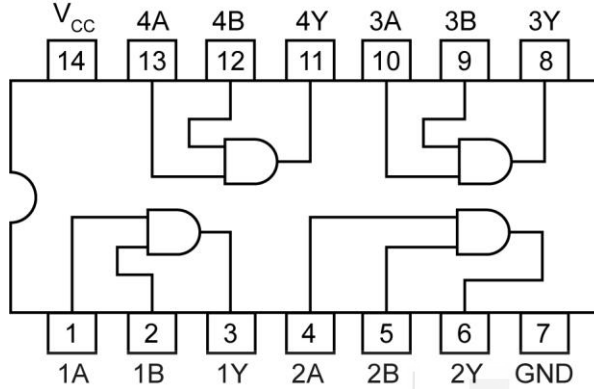
चित्र 2.1 में, हमने 14-पिन आई.सी. 7432 का पिन-आउट आरेख दिखाया है जिसमें चार OR गेट शामिल हैं और आई.सी. 7400 के समान ही पिन आवंटन है।



चित्र 2.1: क्वाड 2-निवेश OR गेट आई.सी. 7432 का पिन-आउट आरेख।

विद्युत् प्रदाय का धनात्मक टर्मिनल पिन 14 को दिया जाता है, तथा पिन 7 को भौम से जोड़ा जाता है। चार OR गेटों के निवेशों को चित्र में 1A-1B, 2A-2B, 3A-3B और 4A-4B द्वारा दर्शाया गया है और संगत निर्गमों को 1Y, 2Y, 3Y और 4Y से दर्शाया गया है।

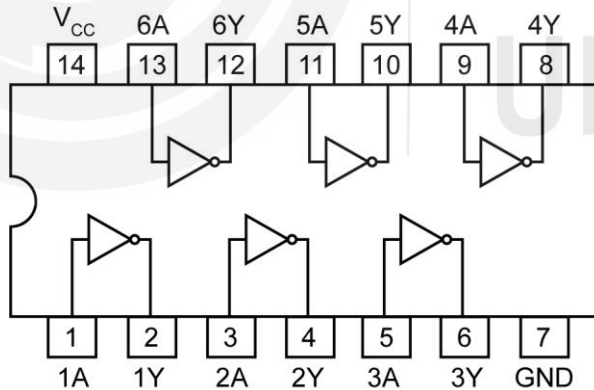
चित्र 2.2 में, हमने आई.सी. 7408 का पिन-आउट आरेख दिखाया है।



चित्र 2.2: क्वाड 2-निवेश AND गेट आई.सी. 7408 का पिन-आउट आरेख।

इस आई.सी. में 2-निवेश वाले चार AND गेट होते हैं। बिजली की आपूर्ति अन्य आई.सी. के समान पिन 14 और पिन 7 के बीच जोड़ी जाती है।

जैसा कि आप जानते हैं, NOT गेट में केवल एक निवेश और एक निर्गम टर्मिनल होता है। इसलिए एक 14-पिन ड्युएल इन-लाइन पैक आई.सी. में हमें छह NOT गेट मिलते हैं। चित्र 2.3 में हमने हेक्स इन्वर्टर आई.सी. 7404 का पिन-आउट आरेख दिखाया है।



चित्र 2.3: हेक्स इन्वर्टर आई.सी. 7404।

यहां भी बिजली की आपूर्ति पिन 14 और 7 के बीच प्रदान की जाती है और छह NOT गेटों के निवेश और निर्गम चित्र में दिखाए गए हैं।

इस प्रयोग में आप इन सभी आई.सी. का उपयोग करेंगे।

अब जब आप बुनियादी तर्क गेट आई.सी. से परिचित हो गए हैं, तो आप अपना प्रयोग शुरू कर सकते हैं। पहले भाग में आप डी मॉर्गन के प्रमेयों को सत्यापित करेंगे और दूसरे भाग में आप कुछ तर्क व्यंजकों को सरल करेंगे। इस प्रयोग के लिए आपको

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) पाठ्यक्रम की इकाइयों 7 और 8 का बहुत ध्यानपूर्वक अध्ययन करना चाहिए।

2.3 डी मॉर्गन के प्रमेयों का सत्यापन

आपने पाठ्यक्रम BPHE-143 की इकाई 7 में डी मॉर्गन के निम्नलिखित दो प्रमेयों के बारे में पढ़ा है :

$$\overline{X+Y} = \overline{X} \cdot \overline{Y} \quad (2.1)$$

$$\overline{X \cdot Y} = \overline{X} + \overline{Y} \quad (2.2)$$

ये बूलीय व्यंजकों को सरल बनाने में बहुत उपयोगी होते हैं। अब आप इन दोनों प्रमेयों को सत्यापित करने के लिए ऊपर वर्णित आई.सी. का उपयोग करके परिपथों का निर्माण करेंगे।

पहले प्रमेय को सत्यापित करने के लिए आपको $\overline{X+Y}$ की सत्यमान सारणी प्राप्त करनी होगी, और इसके लिए परिपथ का निर्माण करना होगा। फिर आप $\overline{X} \cdot \overline{Y}$ प्राप्त करने के लिए एक परिपथ का निर्माण करेंगे और इसकी तुलना पहले परिपथ की सत्यमान सारणी के साथ करेंगे। इससे आप समीकरण (2.1) को सत्यापित करेंगे।

कार्य-विधि

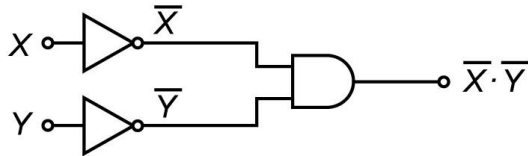
1. एक क्वाड 2-निवेश OR गेट आई.सी. 7432 और एक हेक्स इन्वर्टर आई.सी. 7404 लें। उनका प्रयोग पृष्ठ पर चित्र 2.4 में दिखाए अनुसार संबंधन करें।



चित्र 2.4: $\overline{X+Y}$ का परिपथ।

2. दोनों आई.सी. के पिन 14 को +5V से और पिन 7 को भौम से जोड़कर बिजली की आपूर्ति दें।
3. आई.सी. 7432 के किसी भी एक OR गेट के दो निवेशों को निवेश दिए जाने हैं। मान लें कि आप पिन 1 और 2 को निवेश देते हैं। इस OR गेट के निर्गम (यानी पिन 3) को आई.सी. 7404 के किसी एक NOT गेट के निवेश से (मान लें पिन 1) जोड़ दीजिए।
4. वोल्टमीटर या बहुलमापी (dc वोल्टता मापन विधा में) को आई.सी. 7404 के NOT गेट के निर्गम (पिन 2) से जोड़ दें।
5. विद्युत प्रदाय ऑन करें। अब प्रेक्षण सारणी 2.1 के अनुसार OR गेट पर निवेश के विभिन्न संयोजनों (0 और 1) को लागू करें। निवेश के प्रत्येक संयोजन के लिए प्राप्त निर्गम को प्रेक्षण तालिका 2.1 के तीसरे स्तंभ के अंतर्गत रिकॉर्ड करें, जो कि $\overline{X+Y}$ को निरूपित करते हैं।

6. विद्युत प्रदाय बंद कर दें।
7. अब OR और NOT आई.सी. के संबंधन खोल दीजिए और आई.सी. 7408 का एक AND गेट चुनें और साथ में आई.सी. 7404 का एक NOT गेट चुन लें।
8. आई.सी. 7408 और आई.सी. 7404 का प्रयोग पृष्ठ पर संबंधन करें जैसा कि चित्र 2.5 में दिखाया गया है।



चित्र 2.5: $\overline{X} \cdot \overline{Y}$ के लिए परिपथ।

यहां हम दो NOT गेट और एक AND गेट का उपयोग करने जा रहे हैं। दो निवेश X और Y दो NOT गेटों को दिए जाते हैं और इन दो NOT गेटों के निर्गम AND गेट के दो निवेशों को दिए जाते हैं।

9. आई.सी. के पिन 14 पर +5V लगाएं और पिन 7 भौम से जोड़ें। बिजली की आपूर्ति चालू करें।
10. इस परिपथ में निवेश 0 और 1 के विभिन्न संयोजनों को फिर से लागू करें और प्रत्येक स्थिति में निर्गम को नोट करें। अपने परिणामों को प्रेक्षण सारणी 2.1 के अंतिम स्तंभ में दर्ज करें।

प्रेक्षण सारणी 2.1: डी मॉर्गन का पहला प्रमेय

X	Y	$\overline{X + Y}$	$\overline{X} \cdot \overline{Y}$
0	0		
0	1		
1	0		
1	1		

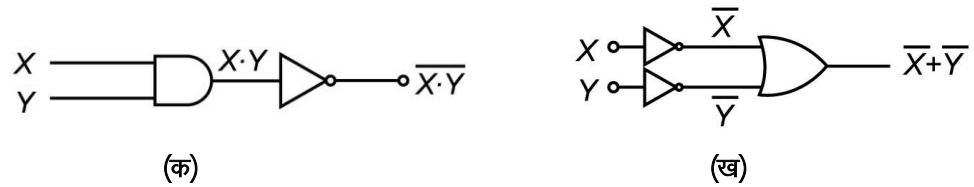
11. तीसरे और चौथे स्तंभ में दर्ज निर्गमों की तुलना करें। वे एकसमान होने चाहिए। यह डी मॉर्गन के पहले प्रमेय की पुष्टि करता है।

यदि दोनों स्तंभों में परिणाम मेल नहीं खा रहे हैं तो अपने परामर्शदाता से सलाह लें।

अब आप दूसरे प्रमेय को सत्यापित करने के लिए आगे बढ़ सकते हैं, अर्थात् $\overline{X \cdot Y} = \overline{X} + \overline{Y}$ ।

यहां आप व्यंजक के बाईं ओर की सत्यमान सारणी बनाने के लिए AND गेट और NOT गेट का उपयोग कर रहे होंगे, जबकि आपको व्यंजक के दाईं ओर को सत्यापित करने के लिए दो NOT गेट और एक OR गेट की आवश्यकता होगी।

इस प्रमेय को सत्यापित करने के लिए आपको जिन परिपथों की आवश्यकता होगी उन्हें चित्र 2.6क और ख में दिखाया गया है।



चित्र 2.6: क) $\overline{X \cdot Y}$ के लिए परिपथ; ख) $\overline{X} + \overline{Y}$ के लिए परिपथ।

आपको उसी कार्यविधि का अनुसरण करना चाहिए जिसका उपयोग आपने पहले प्रमेय को सत्यापित करने के लिए किया था और फिर आप प्रेक्षण सारणी 2.2 बनाएं। आपको यह सत्यापित करना है कि दोनों परिपथों के निर्गम मेल खा रहे हैं। यह डी मॉर्गन के दूसरे प्रमेय को सत्यापित करेगा।

प्रेक्षण सारणी 2.2: डी मॉर्गन के दूसरे प्रमेय का सत्यापन

X	Y	$\overline{X \cdot Y}$	$\overline{X} + \overline{Y}$
0	0		
0	1		
1	0		
1	1		

डी मॉर्गन के प्रमेयों को सत्यापित करने के बाद, अब आप दिए गए बूलीय व्यंजकों और उनके न्यूनतम स्वरूपों के लिए तर्क परिपथ का क्रियान्वयन करें।

2.4 तर्क व्यंजकों का सरलीकरण

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) नामक पाठ्यक्रम की इकाई 8 में आपने जटिल तार्किक व्यंजकों को बूलीय नियमों और प्रमेयों का उपयोग करके सरलीकृत किया था। प्रयोग के इस भाग में आप 3 बूलीय व्यंजकों को बूलीय नियमों और प्रमेयों का उपयोग करके सरलीकृत करेंगे। आप प्रयोगात्मक रूप से

सत्यापित करेंगे कि न्यूनतमीकरण भी निर्गम पर मूल व्यंजक के समान ही परिणाम देता है।

इसके लिए आप क) तर्क गेट आई.सी. का उपयोग करके तर्क व्यंजक के लिए एक परिपथ बनाएंगे, ख) उनकी सत्यमान सारणियों को सत्यापित करेंगे, ग) बूलीय नियमों और प्रमेयों का उपयोग करके व्यंजक का न्यूनतमीकरण करेंगे, घ) न्यूनतम बूलीय व्यंजक से संबद्ध तर्क परिपथ का निर्माण करेंगे, ङ.) इसकी सत्यमान सारणी प्राप्त करेंगे और च) दो सत्यमान सारणियों की तुलना करेंगे।

आप निम्नलिखित तीन बूलीय व्यंजकों के साथ कार्य करेंगे :

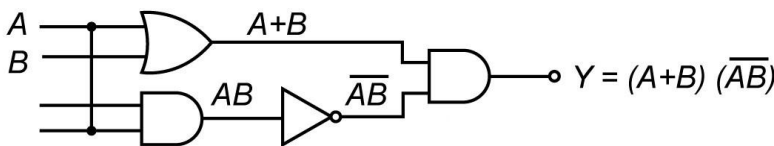
1. $Y = (A + B)\overline{AB}$
2. $Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$
3. $Y = \overline{AC} + AB(\overline{B} + C)$

इन तीनों व्यंजकों के साथ कार्य करने के लिए आप OR गेट, AND गेट और NOT गेट आई.सी. के संयोजनों का उपयोग करेंगे। आपको परिपथ का निर्माण ठीक वैसे ही करना चाहिए जैसे आपने प्रयोग के अन्य भागों के लिए किया था और निवेश के विभिन्न संयोजनों के लिए परिपथ के निर्गम को सत्यापित करना चाहिए और उन्हें प्रेक्षण सारणी में दर्ज करना चाहिए।

ध्यान रहे कि हमने यहां तीन प्रतिनिधि व्यंजकों की व्याख्या की है। लेकिन अपने परामर्शदाता के परामर्श से, आप अपनी प्रयोगशाला में उपलब्ध सुविधाओं के आधार पर अन्य व्यंजकों के साथ भी कार्य कर सकते हैं।

2.4.1 $Y = (A + B)\overline{AB}$ का सरलीकरण

व्यंजक $Y = (A + B)\overline{AB}$ के संगत एक परिपथ का निर्माण करने के लिए आप एक OR गेट, दो AND गेट और एक NOT गेट का उपयोग करेंगे जैसा कि चित्र 2.7 में दिखाया गया है।



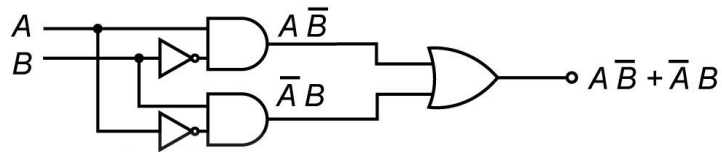
चित्र 2.7: $(A + B)\overline{AB}$ के लिए परिपथ।

आप आई.सी. 7404, 7408 और 7432 का उपयोग करके एक परिपथ का निर्माण करेंगे। फिर निवेश A और B के विभिन्न संयोजनों के लिए प्रेक्षण सारणी 2.3 के स्तंभ 3 में निर्गम दर्ज करेंगे।

डी मॉर्गन के प्रमेय का उपयोग करके इस व्यंजक को आप निम्नलिखित चरणों में सरल बना सकते हैं :

$$\begin{aligned}
 Y &= (A + B)(\overline{AB}) \\
 &= (A + B)(\overline{A} + \overline{B}) \\
 &= A\overline{A} + A\overline{B} + B\overline{A} + B\overline{B} = \overline{A}B + A\overline{B}
 \end{aligned}$$

व्यंजक $(\overline{A}B + A\overline{B})$ को कार्यान्वित करने के लिए आप दो NOT गेट, दो AND गेट और एक OR गेट का उपयोग करेंगे।



चित्र 2.8: $\overline{A}B + A\overline{B}$ का कार्यान्वयन।

इस परिपथ को बनाएं और निवेश A और B के विभिन्न संयोजनों के लिए निर्गम को प्रेक्षण सारणी 2.3 के अंतिम स्तंभ में दर्ज करें।

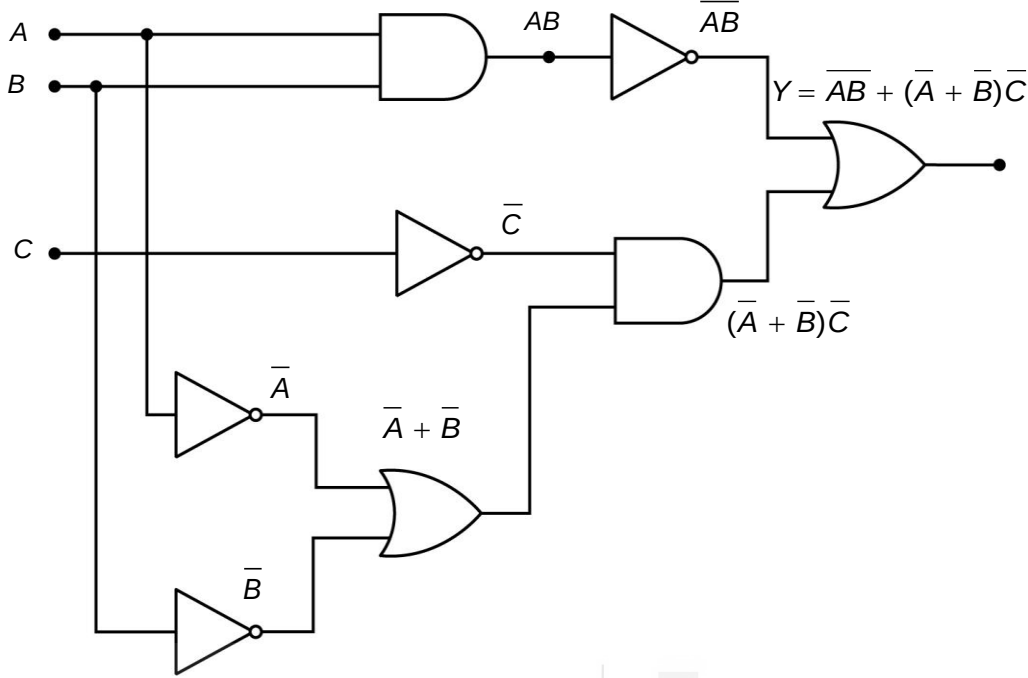
प्रेक्षण सारणी 2.3: $Y = (A + B)\overline{AB}$ और $Y = \overline{A}B + A\overline{B}$ के निर्गम

A	B	$Y = (A + B)\overline{AB}$	$Y = \overline{A}B + A\overline{B}$
0	0		
0	1		
1	0		
1	1		

आपको दोनों परिपथों के लिए समान निर्गम मिलना चाहिए। आपने पहचान लिया होगा कि यह व्यंजक XOR गेट से मेल खाता है।

2.4.2 $Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$ का सरलीकरण

व्यंजक $Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$ का परिपथ चित्र 2.9 में दिखाया गया है।



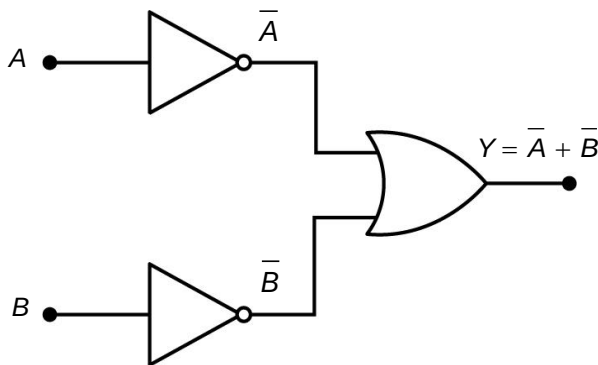
चित्र 2.9: $Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$ का परिपथ।

आप दो AND गेटों, चार NOT गेटों और दो OR गेटों का उपयोग करके परिपथ बनाएं और प्रेक्षण सारणी 2.4 में सत्यमान सारणी को रिकॉर्ड करें।

BPHE-143 पाठ्यक्रम की इकाई 7 में दिए गए बूलीय नियमों और प्रमेयों का उपयोग करके, आप इस व्यंजक का निम्न चरणों में न्यूनतमीकरण कर सकते हैं :

$$\begin{aligned}
 Y &= (\overline{A} + \overline{B})C + \overline{AB} \\
 &= (\overline{A} + \overline{B})C + (\overline{A} + \overline{B}) \quad \text{डी मॉर्गन के दूसरे प्रमेय 26 से} \\
 &= (\overline{A} + \overline{B})(C + 1) \quad (\overline{A} + \overline{B}) \text{ उभयनिष्ठ लेकर} \\
 &= (\overline{A} + \overline{B}).1 = \overline{A} + \overline{B} \quad \text{प्रमेयों 7 और 3 से}
 \end{aligned}$$

इस तरह, न्यूनतम व्यंजक $Y = \overline{A} + \overline{B}$ है। इस व्यंजक को कार्यान्वित करने वाला परिपथ चित्र 2.10 में दिखाया गया है।



चित्र 2.10: $Y = \overline{A} + \overline{B}$ के लिए अंकीय परिपथ।

आपको इस परिपथ को बनाने के लिए केवल दो NOT गेटों और उसके बाद एक OR गेट की आवश्यकता होगी। यहां कोई C निवेश नहीं है और C का कोई भी मूल्य सत्यमान सारणी में निर्गम को नहीं बदलेगा। निवेश के प्रत्येक मूल्य के लिए आपको चित्र 2.9 में दिखाए गए परिपथ के लिए निर्गम और चित्र 2.10 में दिखाए गए परिपथ के लिए संगत निर्गम को मापकर अपने प्रेक्षणों को प्रेक्षण सारणी तालिका 2.4 में दर्ज करना चाहिए। आप पाएंगे कि दोनों निर्गम मेल खा रहे हैं। यह सत्यापित करता है कि व्यंजक का न्यूनतमीकरण सही है।

प्रेक्षण सारणी 2.4: व्यंजक $Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$ का न्यूनतमीकरण

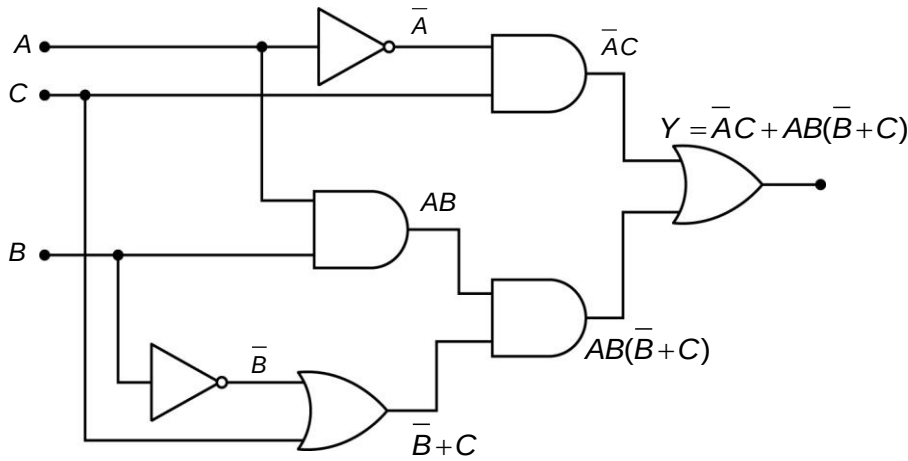
A	B	C	$Y = \overline{AB} + (\overline{A} + \overline{B})\overline{C}$	$Y = \overline{A} + \overline{B}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

परिणाम : क्या मूल व्यंजक और इसके न्यूनतम रूप के निर्गम समान हैं?

2.4.3 $Y = \overline{AC} + AB(\overline{B} + C)$ का सरलीकरण

व्यंजक $Y = \overline{AC} + AB(\overline{B} + C)$ के लिए परिपथ को चित्र 2.11 में दिखाया गया है।

इस परिपथ को बनाने के लिए आपको दो NOT गेटों, तीन AND गेटों और दो OR गेटों की आवश्यकता होगी। अतः आप आई.सी. 7404, 7408 और 7432 का उपयोग करेंगे।



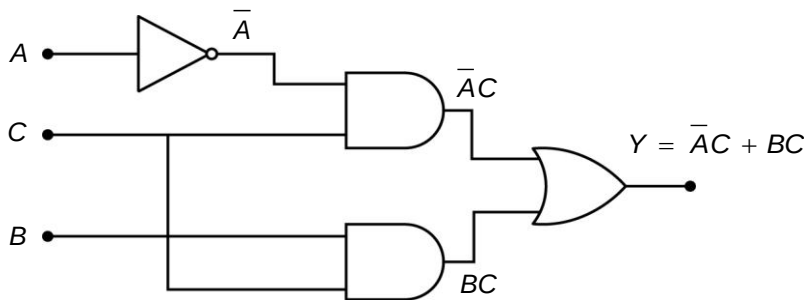
चित्र 2.11: $Y = \bar{A}C + AB(\bar{B} + C)$ को कार्यान्वित करने के लिए परिपथ।

प्रयोग पट्ट पर इन तीन आई.सी. का उपयोग करके परिपथ बनाएं। निवेश A, B और C लागू करें और प्रेक्षण सारणी 2.5 में संगत निर्गम दर्ज करें।

आप निम्न चरणों में बूलीय नियमों और प्रमेयों का उपयोग करके व्यंजक का न्यूनतमीकरण कर सकते हैं :

$$\begin{aligned}
 Y &= \bar{A}C + AB(\bar{B} + C) = \bar{A}C + AB\bar{B} + ABC \\
 &= \bar{A}C + A.0 + ABC && \text{प्रमेय 10 से} \\
 &= \bar{A}C + ABC && \text{प्रमेय 1 से} \\
 &= (\bar{A} + AB)C && C \text{ उभयनिष्ठ लेकर} \\
 &= (\bar{A} + B)C && \text{प्रमेय 23 से} \\
 &= \bar{A}C + BC && \text{प्रमेय 7 से}
 \end{aligned}$$

अतः, $Y = \bar{A}C + BC$ तर्क व्यंजक का न्यूनतम रूप है। अब इस व्यंजक को प्राप्त करने के लिए एक परिपथ बनाइए जैसा कि चित्र 2.12 में दिखाया गया है।



चित्र 2.12: $Y = \bar{A}C + BC$ को कार्यान्वित करने के लिए परिपथ।

इस परिपथ के लिए आपको केवल एक NOT गेट, दो AND गेटों और एक OR गेट की आवश्यकता होगी। आई.सी. 7404, 7408 और 7432 का उपयोग करके इस परिपथ

को प्रयोग पट्ट पर बनाएं। निवेश के विभिन्न संयोजन (0 और 1) दें और प्रेक्षण सारणी 2.5 के अंतिम स्तंभ में संगत निर्गम को दर्ज करें।

प्रेक्षण सारणी 2.5: $Y = \bar{A}C + AB(\bar{B} + C)$ का न्यूनतमीकरण

A	B	C	$Y = \bar{A}C + AB(\bar{B} + C)$	$Y = \bar{A}C + BC$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

दोनों परिपथों के निर्गमों की तुलना करें और सत्यापित करें कि वे मेल खाते हैं।

तर्क गेटों का उपयोग करके योजक परिपथों का क्रियान्वयन

इकाई की रूपरेखा

- | | |
|----------------------------|----------------|
| 3.1 परिचय
अपेक्षित कौशल | 3.3 पूर्ण योजक |
| 3.2 अर्ध योजक | |

3.1 परिचय

पिछले दो प्रयोगों में, आपको तर्क गेटों से परिचित कराया गया था और आपने अंकीय आई.सी. का उपयोग करके विभिन्न तर्क परिपथ बनाए थे। इस प्रयोग में, आप तर्क गेटों के कुछ और अनुप्रयोगों के साथ कार्य करेंगे। तर्क गेटों का मुख्य अनुप्रयोग योजक परिपथ है। अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHET-143) नामक पाठ्यक्रम की इकाई 9 में आपने अर्ध योजक और पूर्ण योजक परिपथ के सिद्धांत को सीखा है। इस प्रयोग में, आप अंकीय आई.सी. का उपयोग करके इन दो योजक परिपथों का निर्माण करेंगे। आप जानते हैं कि अर्ध योजक परिपथ का उपयोग द्वि-आधारी रूप में 2 बिटों को जोड़ने के लिए किया जाता है। इसमें दो निवेश और दो निर्गम होते हैं : योगफल (sum) और हासिल (carry)। पूर्ण योजक परिपथ में आप 3 बिट जोड़ सकते हैं और निर्गम को योगफल और हासिल के रूप में प्राप्त कर सकते हैं। अर्ध योजक परिपथ में XOR गेट का उपयोग करके योगफल प्राप्त किया जाता है जबकि हासिल AND गेट का उपयोग करके प्राप्त किया जाता है। पूर्ण योजक को दो अर्ध योजक या 3-निवेश XOR गेट का उपयोग करके कार्यान्वित किया जा सकता है।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ अर्ध योजक का परिपथ बना सकेंगे और इसकी सत्यमान सारणी लिख सकेंगे;
- ❖ NAND गेटों का उपयोग करके अर्ध योजक के परिपथ का निर्माण कर सकेंगे और योगफल और हासिल निर्गम प्राप्त कर सकेंगे;
- ❖ अर्ध योजक की सत्यमान सारणी सत्यापित कर सकेंगे;
- ❖ NAND गेटों का उपयोग करके पूर्ण योजक का परिपथ चित्र खींच सकेंगे;
- ❖ NAND गेटों का उपयोग करके पूर्ण योजक का परिपथ बना सकेंगे; और
- ❖ पूर्ण योजक की सत्यमान सारणी सत्यापित कर सकेंगे।

इस प्रयोग को करने के लिए, आपको निम्नलिखित उपकरणों और घटकों की आवश्यकता होगी।

आवश्यक उपकरण

आई.सी. 7400 – 5; प्रयोग पट्ट; संबंधन तार; + 5V विद्युत् प्रदाय; दो वोल्टमीटर या dc वोल्टता मापन विधा में बहुलमापी।

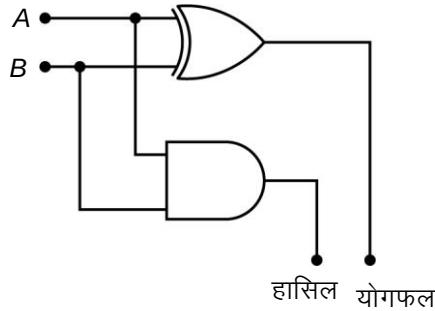
3.2 अर्ध योजक

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHEL-143) नामक पाठ्यक्रम की इकाई 9 में आपने अर्ध योजक के बारे में विस्तार से पढ़ा है। यहां हम संदर्भ के लिए केवल आवश्यक बातें दोहरा रहे हैं। अर्ध योजक की सत्यमान सारणी 3.1 में दी गई है।

सारणी 3.1: अर्ध योजक की सत्यमान सारणी

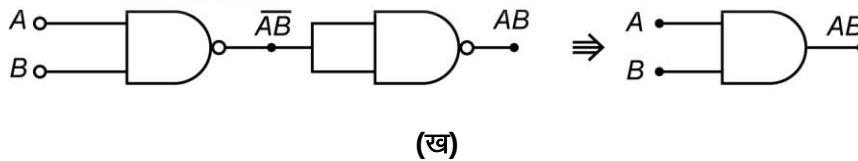
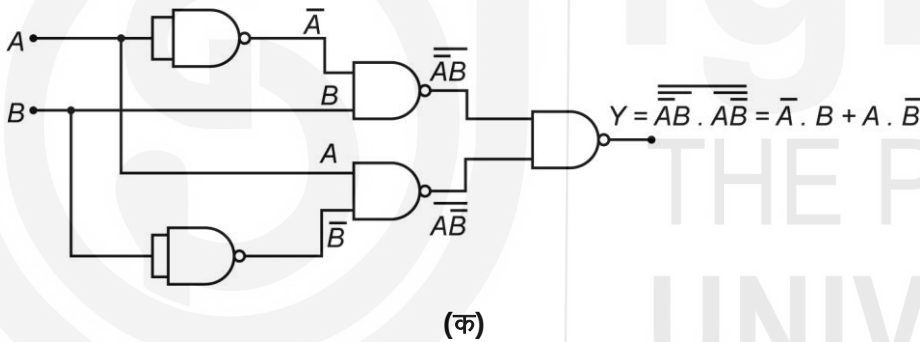
A	B	हासिल	योगफल
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

आप आसानी से देख सकते हैं कि योगफल एक XOR संक्रिया करके प्राप्त किया जाता है, जबकि हासिल एक AND संक्रिया द्वारा प्राप्त किया जाता है। अर्ध योजक को निरूपित करने वाला परिपथ आरेख चित्र 3.1 में दिखाया गया है।



चित्र 3.1: अर्ध योजक के लिए परिपथ।

अब आपको केवल NAND गेट का उपयोग करके योगफल परिणाम और हासिल परिणाम प्राप्त करना होगा। आप इसे प्रथम प्रयोग में पहले ही कर चुके हैं। परंतु चित्र 3.2क में हमने केवल NAND गेटों का उपयोग करके XOR गेट बनाने के लिए आवश्यक परिपथ दिखाया है, और चित्र 3.2ख में NAND गेटों से AND गेट प्राप्त करने के लिए परिपथ दिखाया है।



चित्र 3.2 : क) योगफल प्राप्त करने के लिए NAND गेटों का उपयोग करके XOR गेट;
ख) हासिल प्राप्त करने के लिए NAND गेटों का उपयोग करते हुए AND गेट।

चित्र 3.2क से यह स्पष्ट है कि आपको XOR गेट बनाने के लिए 5 और AND गेट के लिए दो NAND गेट चाहिए। अतः अर्ध योजक बनाने के लिए आपको 7 NAND गेटों की आवश्यकता होगी। अब आप जानते हैं कि आई.सी. 7400 एक क्वाड NAND गेट आई.सी. है। इसका मतलब है कि इसमें केवल 4 NAND गेट होते हैं। तो प्रयोग के इस भाग को करने के लिए आपको दो NAND गेट आई.सी. 7400 की आवश्यकता होगी। बनाए जाने वाले परिपथों को ठीक से समझ लेने के बाद, प्रयोग को पूरा करने के लिए निम्नलिखित कार्य-विधि का अनुसरण करें।

कार्य-विधि

1. एक प्रयोग पट्ट लें और उस पर दो आई.सी. 7400 रखें।
2. दोनों आई.सी. के पिन 14 को + 5V वोल्टता दें और दोनों के पिन 7 को भौम से जोड़ दें।
3. चित्र 3.2क देखें और बाई ओर के आई.सी. 7400 से चार NAND गेट और दूसरे आई.सी. से एक NAND गेट का उपयोग करके XOR गेट बनाएं। इससे अर्ध योजक का योगफल निर्गम बनेगा।
4. दूसरे आई.सी. 7400 के शेष तीन NAND गेटों में से किन्हीं दो का उपयोग करके AND गेट बनाएं। यह अर्ध योजक का हासिल निर्गम होगा।
5. अब आपको परिपथ के दोनों हिस्सों के लिए, यानी योगफल (XOR) परिपथ के साथ-साथ हासिल परिपथ के लिए समान निवेश A और B देने होंगे।
6. निवेश A और B पर 0 और 1 के विभिन्न संयोजनों को लागू करें और योगफल और हासिल इन दोनों निर्गमों पर वोल्टताओं को मापें और उन्हें प्रेक्षण सारणी 3.2 में दर्ज करें।

प्रेक्षण सारणी 3.2: NAND गेटों का उपयोग करके निर्मित अर्ध योजक

A	B	हासिल	योगफल
0	0		
0	1		
1	0		
1	1		

7. प्रेक्षण सारणी 3.2 में आपके द्वारा दर्ज सत्यमान सारणी को सारणी 3.1 में दी गई सत्यमान सारणी के साथ सत्यापित करें।

3.3 पूर्ण योजक

आपने अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र नामक पाठ्यक्रम की इकाई 9 में पूर्ण योजक के बारे में पढ़ा है। इस योजक के साथ हम तीन बिटों को जोड़ सकते हैं और निर्गम को योगफल और हासिल के रूप में प्राप्त कर सकते हैं। पूर्ण योजक के लिए सत्यमान सारणी सारणी 3.3 में दी गई है।

सारणी 3.3: एक पूर्ण योजक की सत्यमान सारणी

A	B	C	हासिल	योगफल
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

A, B और C निवेश हैं, जबकि योगफल और हासिल निर्गम हैं। आप गुणनफल के योगफल (SOP) विधि का उपयोग करके योगफल और हासिल के लिए बूलीय व्यंजक प्राप्त कर सकते हैं।

$$\text{योगफल} = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

$$= \bar{A}\bar{B}C + \bar{C}(\bar{A}B + A\bar{B}) + ABC = \bar{C}(A \oplus B) + C(\bar{A}\bar{B} + AB)$$

$$= \bar{C}(A \oplus B) + C(\overline{A \oplus B})$$

$$= \bar{C}x + C\bar{x} \quad (x = A \oplus B \text{ eku dj})$$

$$= x \oplus C$$

$$= A \oplus B \oplus C \quad (3.1)$$

$$\text{हासिल} = \bar{A}BC + A\bar{B}C + ABC\bar{C} + ABC$$

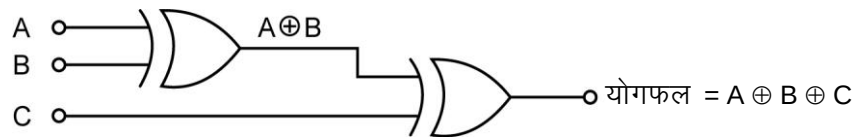
$$= AB(C + \bar{C}) + (\bar{A}B + A\bar{B})C$$

$$= AB + (A \oplus B)C \quad (3.2)$$

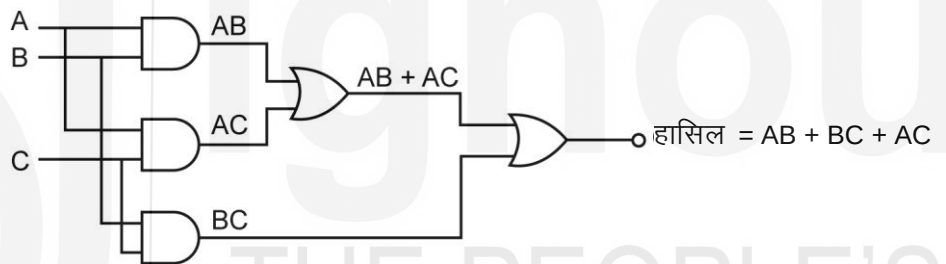
पाठ्यक्रम BPHEL-143 में, आपने सीखा है कि हासिल को निम्नलिखित व्यंजक द्वारा भी निरूपित कर सकते हैं :

$$\text{हासिल} = AB + BC + CA \quad (3.3)$$

इसलिए यह स्पष्ट है कि योगफल A , B और C निवेशों पर XOR संक्रिया है। यह दो XOR गेटों को सोपानी करके प्राप्त की जा सकती है जैसा कि चित्र 3.3क में व्यवस्थात्मक आरेख द्वारा दिखाया गया है। चित्र 3.3ख में दिखाए गए अनुसार AND गेट और OR गेट के संयोजन से हासिल प्राप्त किया जा सकता है।



(क)



(ख)

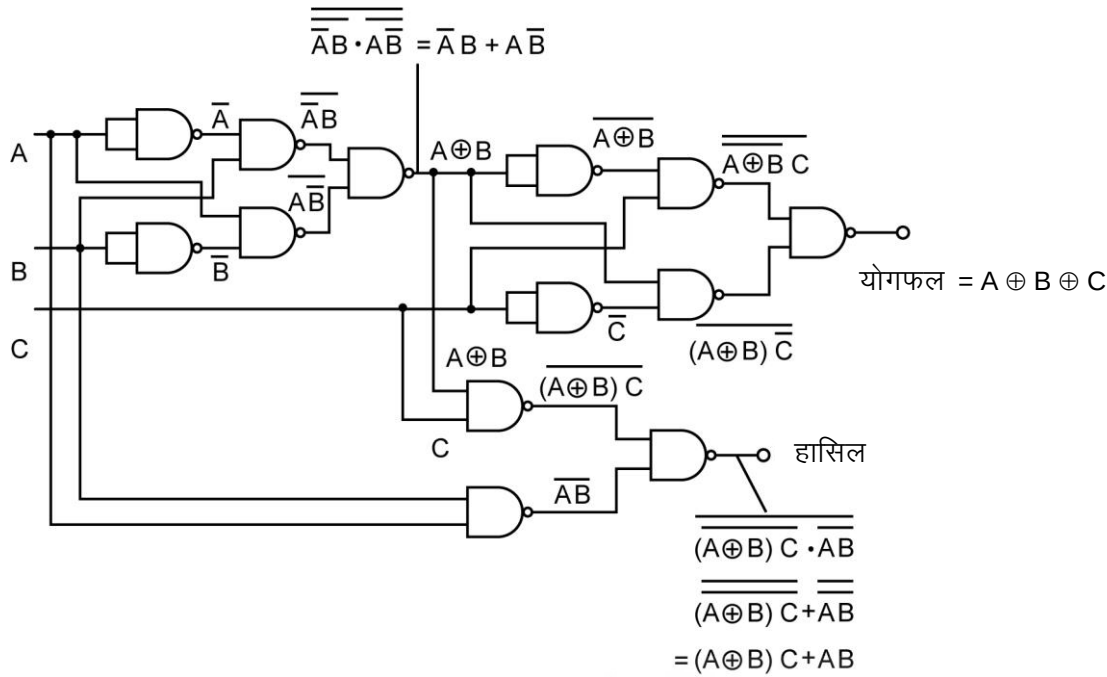
चित्र 3.3: पूर्ण योजक के क) योगफल; और ख) हासिल का व्यवस्थात्मक आरेख।

योगफल और हासिल के लिए परिपथ या तो केवल NAND गेटों या बुनियादी तर्क गेटों का उपयोग करके बनाए जा सकते हैं। निम्नलिखित कार्य-विधि में हम केवल NAND गेटों का उपयोग करके परिपथ बनाना समझाएंगे। अपने परामर्शदाता के परामर्श से, आप बुनियादी तर्क गेटों का उपयोग करके भी परिपथ बना सकते हैं। आपको किसी एक तरीके से परिपथ बनाना होगा और उसकी सत्यमान सारणी प्राप्त करनी होगी।

कार्य-विधि

पूर्ण योजक बनाने के लिए, आपको कुल 13 NAND गेटों की आवश्यकता होगी जो कि आप पांच NAND आई.सी. 7400 से प्राप्त कर सकते हैं। चित्र 3.4 में, केवल NAND गेटों का उपयोग करते हुए समीकरणों (3.1) और (3.2) के व्यंजकों के कार्यान्वयन के लिए एक पूर्ण योजक का परिपथ दिखाया गया है।

1. प्रयोग पट्ट पर पांच NAND गेट आई.सी. 7400 लगाएं।
2. पिन 14 को +5V वोल्टता से जोड़कर सभी आई.सी. को शक्ति आपूर्ति करें। पिन 7 को भौम से जोड़ दें।



चित्र 3.4: पूर्ण योजक का NAND गेट परिपथ।

3. NAND गेटों को चित्र 3.4 में दर्शाए गए परिपथ के अनुसार जोड़िए।
4. योगफल निर्गम प्राप्त करने के लिए उपयोग किए जाने वाले NAND गेटों की सोपानी श्रृंखला के निर्गम पर वोल्टमीटर जोड़ें। आप हासिल निर्गम पर दूसरे वोल्टमीटर का उपयोग कर सकते हैं। यदि केवल एक ही वोल्टमीटर उपलब्ध है, तो आप इसका उपयोग वैकल्पिक रूप से योगफल और हासिल निर्गम, दोनों पर वोल्टता का मापन करने के लिए कर सकते हैं।
5. A, B और C निवेशों पर 0 और 1 के विभिन्न संयोजनों को लागू करें और प्रेक्षण सारणी 3.4 में संगत योगफल और हासिल निर्गमों पर वोल्टताएं दर्ज करें।

प्रेक्षण सारणी 3.4 : NAND गेट

A	B	C	हासिल	योगफल
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

6. तालिका 3.3 में दी गई सत्यमान सारणी के साथ अपने द्वारा दर्ज किए गए हासिल और योगफल के निर्गमों की तुलना करें।
7. अपने परिणामों को लिखें और प्रयोग करते समय बरती गई सावधानियों को लिखें।



ignou
THE PEOPLE'S
UNIVERSITY

कालद आई.सी. का उपयोग करके स्वचालित बहुकंपित्र का डिज़ाइन

इकाई की रूपरेखा

4.1	परिचय अपेक्षित कौशल	4.4	प्रायोगिक व्यवस्था नियत उपयोगिता अनुपात के साथ परिवर्तनीय आवृत्ति वाला स्वचालित बहुकंपित्र
4.2	कालद आई.सी. 555 और इसका प्रचालन		
4.3	स्वचालित बहुकंपित्र के रूप में परिपथ का परिचय और प्रचालन	4.5	परिवर्तनीय उपयोगिता अनुपात के साथ नियत आवृत्ति वाला स्वचालित बहुकंपित्र अतिरिक्त अन्वेषणात्मक अभ्यास

4.1 परिचय

बहुकंपित्र एक इलेक्ट्रॉनिकी परिपथ है जो अपने निर्गम टर्मिनल की स्थिर स्थितियों की संख्या से अपना नाम प्राप्त करता है। ऐसे परिपथ अनुरूप के साथ-साथ अंकीय इलेक्ट्रॉनिकी में भी उपयोगी होते हैं। जैसा कि आपने अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) नामक पाठ्यक्रम की इकाई 16 में सीखा है, बहुकंपित्र परिपथ तीन संवर्गों में आते हैं – स्वचालित, एकस्थितिक और द्वि-स्थितिक।

एक स्वचालित बहुकंपित्र के निर्गम पर कोई एक स्थिर स्थिति नहीं होती है। एक बार जब यह संचालित हो जाता है, तो निर्गम स्थिति तार्किक 0 और 1 के बीच लगातार बदलती रहती है। इस प्रकार एक स्वचालित बहुकंपित्र एक वर्ग तरंग दोलित्र है जो उस क्षण से शुरू होता है जब वह शक्ति प्राप्त करता है। अंकीय इलेक्ट्रॉनिकी, इलेक्ट्रॉनिकी संचार और कंप्यूटर की आज की दुनिया में आयताकार (वर्ग) तरंग प्रमुख है।

एक एकस्थितिक बहुकंपित्र में या तो 0 या 1 (सामान्य रूप से निम्न या उच्च) स्थिर निर्गम स्थिति हो सकती है। जब यह एक क्षणिक ट्रिगर प्राप्त करता है, तो परिपथ अपनी स्थिर (शांत) अवस्था से दूसरी अवस्था में संक्रमण करता है; पूर्व निर्धारित समय अवधि के लिए उस अवस्था में रहता है और फिर अपने आप ही शांत अवस्था में लौट आता है।

एक द्वि-स्थितिक बहुकंपित्र में दो निर्गम अवस्थाएं होती हैं। एकस्थितिक बहुकंपित्र की तरह, यह भी एक उपयुक्त ट्रिगर स्पंद की अनुक्रिया में अपनी निर्गम स्थिति को बदल देता है लेकिन यह अपने आप पूर्व स्थिति में वापस नहीं आता है। इसे पूर्व स्थिति में वापस लाने के लिए, एक और स्पंद बाहर से प्रदान करना पड़ता है।

स्वचालित और एकस्थितिक बहुकंपित्र परिपथ बनाने के लिए, कालद आई.सी. 555 सबसे लोकप्रिय विकल्पों में से एक रहा है। आप इस प्रयोग में आई.सी. 555 का उपयोग करके एक स्वचालित बहुकंपित्र का डिज़ाइन और परीक्षण करेंगे। आपने सिद्धांत पाठ्यक्रम की इकाई 16 में आई.सी. 555 के आंतरिक ब्लॉक आरेख का अध्ययन किया है।

ऐसा माना जाता है कि इस आई.सी. के भीतर दो तुलनित्रों के लिए संदर्भ वोल्टता प्राप्त करने के लिए विभव विभाजक विन्यास में तीन समान $5\text{ k}\Omega$ प्रतिरोधों के उपयोग के कारण से इसका नाम 555 पड़ा। इसके अलावा, ये संदर्भ वोल्टताएं आई.सी. को दी गई dc वोल्टता में उच्चावचन से स्वतंत्र रहकर एक दूसरे के साथ अपना अनुपात बनाए रखती हैं। यही एकमात्र कारण है कि जनित स्पंदों की अवधि सराहनीय रूप से स्थिर रहती है।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ बाहरी निष्क्रिय घटकों का उपयोग करके आई.सी. 555 के साथ एक ऐसे स्वचालित बहुकंपित्र का निर्माण कर सकेंगे जो वांछित आवृत्ति की एक आयताकार तरंग उत्पन्न कर सकें;
- ❖ आयताकार तरंग के उपयोगिता अनुपात को परिभाषित कर सकेंगे; और
- ❖ वांछित उपयोगिता अनुपात को प्राप्त करने के लिए एक स्वचालित बहुकंपित्र परिपथ डिज़ाइन कर सकेंगे।

इस प्रयोग को करने के लिए, आपको निम्नलिखित उपकरणों और घटकों की आवश्यकता होगी।

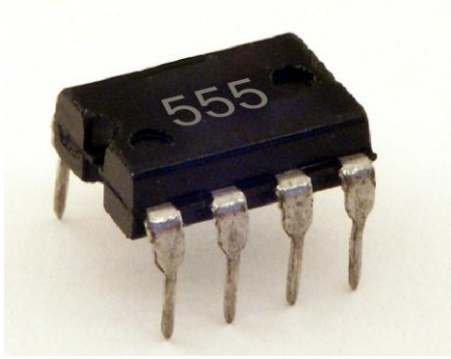
आवश्यक उपकरण

आई.सी. 555, वांछित आवृत्ति और उपयोगिता अनुपात प्राप्त करने के लिए आवश्यक कई प्रतिरोधक या परिवर्ती प्रतिरोधक, उपयुक्त मान के संधारित्र; दो सामान्य अनुप्रयोग वाले डायोड; + 5V से + 15V का dc शक्ति प्रदाय या +9 V की बैटरी; कैथोड किरण दोलनदर्शी (CRO); प्रयोग पट्ट; संबंधन तार।

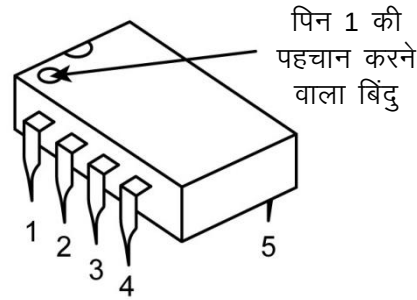
4.2 कालद आई.सी. 555 और इसका प्रचालन

आपने पाठ्यक्रम BPHEL-143 में एक स्वचालित या एक एकस्थितिक बहुकंपित्र के रूप में काम करने वाले आई.सी. 555 के बुनियादी ब्लॉकों के बारे में सीखा है। अतः, यहां हम केवल उन पहलुओं पर चर्चा करते हैं जिनका संबंध सीधे प्रयोग की प्रक्रिया को समझने से है।

आई.सी. 555 कैसा दिखता है, यह जानने के लिए चित्र 4.1 देखें।



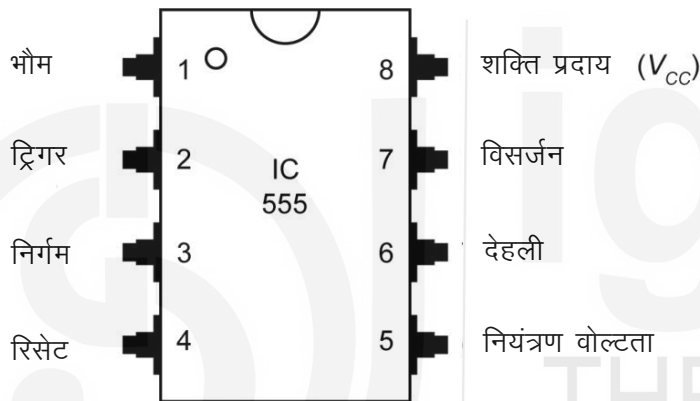
(क)



(ख)

चित्र 4.1: क) फोटोग्राफ; ख) आई.सी. 555 के ड्युएल इन लाइन पैकेज पिनो की पहचान।

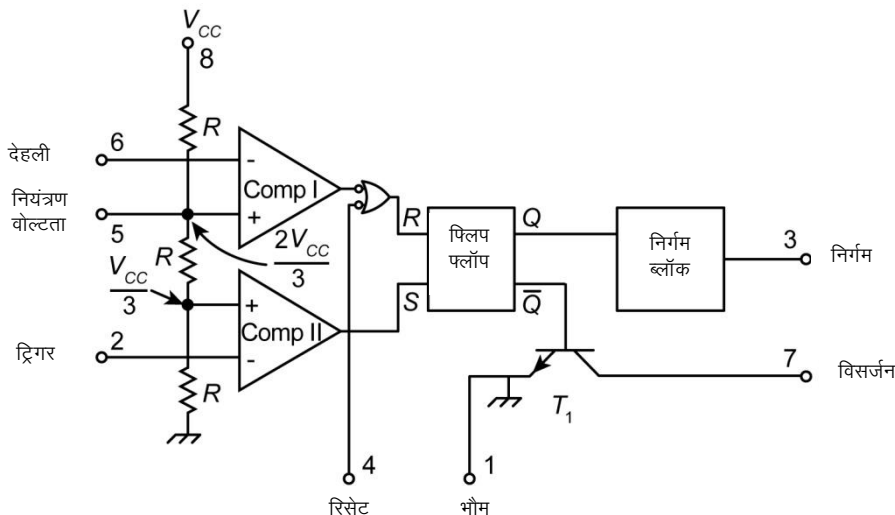
आई.सी. 555 का पिन-आउट आरेख चित्र 4.2 में दिखाया गया है।



चित्र 4.2: आई.सी. 555 का पिन-आउट आरेख।

आपने इन सभी 8 पिनो के कार्यों और आई.सी. 555 के ब्लॉक आरेख का अध्ययन पाठ्यक्रम BPHE-143 की इकाई 16 में किया है। परंतु, तुरत संदर्भ के लिए हम यहां फिर से ब्लॉक आरेख देते हैं।

चित्र 4.3 में हमने आई.सी. 555 का एक कार्यात्मक ब्लॉक आरेख दिखाया है।



चित्र 4.3: आई.सी.555 का कार्यात्मक ब्लॉक आरेख।

इसमें दो तुलनित्र (Comparator) हैं : Comp-I और Comp-II। इन दो तुलनित्रों के निवेशों के बीच प्रत्येक $5\text{ k}\Omega$ के तीन समान आंतरिक प्रतिरोधों की श्रृंखला के रूप में एक वोल्टता विभाजक जुड़ा होता है, जैसा कि चित्र में दिखाया गया है।

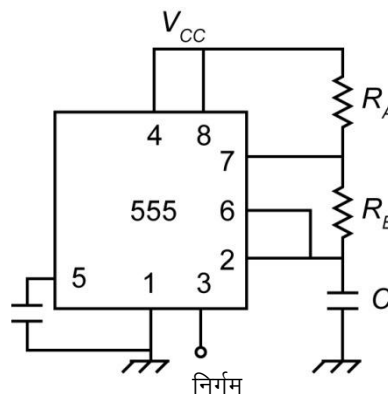
इस प्रतिरोधक विभाजक नेटवर्क का उपयोग तुलनित्र के (वोल्टता) स्तरों को सेट करने के लिए किया जाता है। चूंकि सभी तीनों प्रतिरोधक समान मान के हैं, इसलिए देहली तुलनित्र (Comp-I) को आपूर्ति वोल्टता स्तर के $2/3$ पर आंतरिक रूप से संदर्भित किया जाता है और ट्रिगर तुलनित्र (Comp-II) को आपूर्ति वोल्टता के $1/3$ पर संदर्भित किया जाता है। Comp-I और Comp-II के निर्गम फ्लिप-फ्लॉप से जुड़े होते हैं। फ्लिप-फ्लॉप के निर्गम Q को आई.सी. के निर्गम के रूप में (पिन 3) प्रयुक्त किया जाता है तथा निर्गम $\bar{Q}$ विसर्जन ट्रांजिस्टर T_1 के आधार से जुड़ा होता है जो अपनी अरैखिक विधा में प्रचालित होता है (अर्थात्, यह या तो कट-ऑफ या संतृप्त होता है)। आधार पर निम्न वोल्टता ($\bar{Q} = 0$) के साथ, T_1 कट-ऑफ हो जाता है जबकि $\bar{Q} = 1$ के लिए यह पूरी तरह से ऑन रहता है।

जब ट्रिगर वोल्टता को आपूर्ति के $1/3$ से नीचे ले जाया जाता है, तो ट्रिगर तुलनित्र स्थिति बदलता है और फ्लिप-फ्लॉप निर्गम Q उच्च स्थिति में चला जाता है। साथ ही, ट्रांजिस्टर T_1 बंद हो जाता है और बाह्य काल समंजन संधारित्र आवेशित होने लगता है। देहली पिन सामान्य रूप से बाह्य प्रतिरोधक-संधारित्र से बने काल समंजन नेटवर्क के संधारित्र की वोल्टता की निगरानी करता है, जैसा कि अगले भागों में बताया जाएगा। जब संधारित्र वोल्टता आपूर्ति के $2/3$ से अधिक हो जाती है, तो देहली तुलनित्र फ्लिप-फ्लॉप को रिसेट करता है जो बदले में निर्गम को निम्न स्थिति में ले जाता है। जब निर्गम निम्न स्थिति में होता है, तो विसर्जन ट्रांजिस्टर T_1 चालू हो जाता है, जिससे बाह्य काल समंजन संधारित्र का विसर्जन होता है। एक बार संधारित्र विसर्जित हो जाने पर एक समय चक्र पूरा हो जाएगा, और कालद अगले ट्रिगर स्पंद की प्रतीक्षा करेगा।

अब हम आई.सी. 555 का उपयोग करते हुए एक स्वचालित बहुकंपित्र बनाने के लिए आवश्यक संबंधनों का वर्णन करते हैं।

4.3 स्वचालित बहुकंपित्र के रूप में परिपथ का परिचय और प्रचालन

आई.सी. 555 का उपयोग करते हुए एक स्वचालित बहुकंपित्र का परिपथ आरेख चित्र 4.4 में दिखाया गया है।



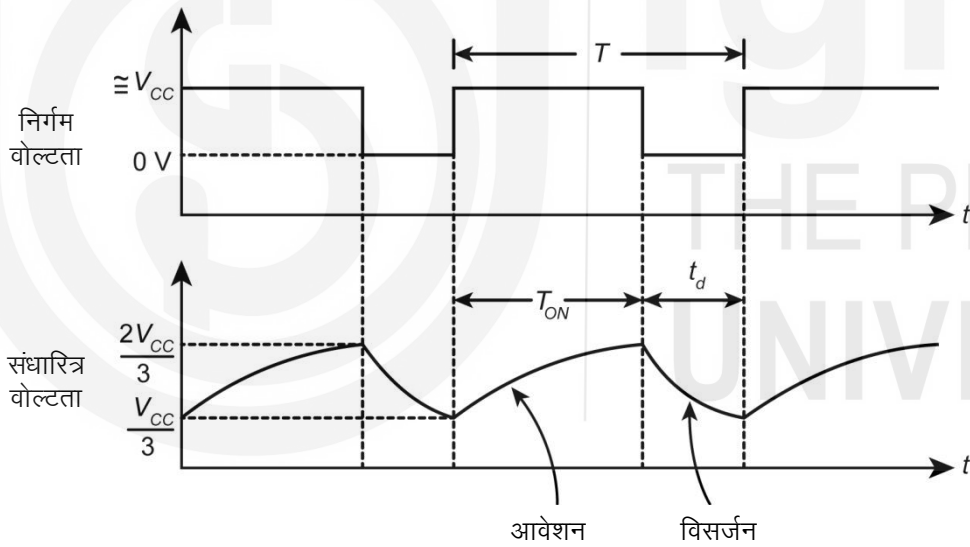
चित्र 4.4: स्वचालित बहुकंपित्र।

स्वचालित विधा में ट्रिगर देहली पिन से बंधा होता है। उस समय जब शक्ति प्रदाय ऑन किया जाता है, संधारित्र विसर्जित होता है, और तब ट्रिगर निम्न स्तर पर रहता है। इससे कालद ट्रिगर हो जाता है, और R_A और R_B के द्वारा संधारित्र का आवेशन शुरू हो जाता है। संधारित्र का देहली स्तर ($2V_{CC}/3$) तक पहुँच जाता है; तब निर्गम निम्न हो जाता है और विसर्जन ट्रांजिस्टर ऑन होता है।

काल समंजन संधारित्र अब R_B के द्वारा विसर्जित होता है। जब संधारित्र वोल्टता $V_{CC}/3$ तक कम होती है, ट्रिगर तुलनित्र अपनी स्थिति बदलता है और स्वचालित रूप से कालद को फिर से ट्रिगर करता है। इस प्रकार यह एक निरंतर चलने वाला दोलित्र परिपथ बनाता है।

निर्गम पिन 3 और संधारित्र के पार (पिन 6 और भौम के बीच) स्वचालित बहुकंपित्र द्वारा उत्पन्न तरंगों को चित्र 4.5 में दिखाया गया है। (यहां हमने विद्युत् प्रदाय ऑन करने के ठीक बाद के पहले तरंग चक्र को छोड़ दिया है, जब संधारित्र 0 V से $2V_{CC}/3$ तक आवेशित होता है।)

ऊपरी तरंग आयताकार तरंग निर्गम निरूपित करती है। आपने देखा होगा कि इस आयताकार तरंग की ऑन अवधि संधारित्र के आवेशन समय से तथा ऑफ अवधि संधारित्र के विसर्जन समय से निर्धारित होती है।



चित्र 4.5: एक स्वचालित बहुकंपित्र के तरंग-रूप ।

अतः, ऑन अवधि (उच्च) संधारित्र द्वारा $V_{CC}/3$ से $2V_{CC}/3$ तक प्रतिरोधों R_A के R_B के ज़रिए आवेशित होने में लगा समय है।

$$\therefore T_{ON} = 0.69(R_A + R_B)C \quad (4.1)$$

जहां R_A और R_B ओम में हैं और C फ़ैरड में है।

इसी तरह, तरंग-रूप की ऑफ अवधि संधारित्र द्वारा प्रतिरोधक R_B के ज़रिए $2V_{CC}/3$ से $V_{CC}/3$ तक विसर्जित होने में लगा समय है।

$$\text{अर्थात्} \quad T_{OFF} = 0.69R_BC \quad (4.2)$$

जहां R_B ओम में है और C फ़ैरड में है।

इसलिए, निर्गम तरंग के एक चक्र की कुल अवधि है :

$$\begin{aligned} T_{TOTAL} &= T_{ON} + T_{OFF} \\ &= 0.69(R_A + R_B)C + 0.69R_B C \\ &= 0.69(R_A + 2R_B)C \end{aligned} \quad (4.3)$$

इस आयताकार तरंग दोलित्र की आवृत्ति है :

$$\begin{aligned} f &= \frac{1}{T_{TOTAL}} = \frac{1}{0.69(R_A + 2R_B)C} \\ &= \frac{1.45}{(R_A + 2R_B)C} \end{aligned} \quad (4.4)$$

जब हम एक आयताकार तरंग का वर्णन करते हैं, तो इसकी आवृत्ति के साथ-साथ हम इसका **उपयोगिता अनुपात** (duty cycle) भी निर्दिष्ट करते हैं। एक तरंग के उपयोगिता अनुपात को हम निम्नवत् परिभाषित करते हैं :

$$\text{उपयोगिता अनुपात} = DC = \frac{T_{ON}}{T_{TOTAL}} = \frac{T_{ON}}{T_{ON} + T_{OFF}} \quad (4.5)$$

इसे कभी-कभी प्रतिशत के रूप में भी व्यक्त किया जाता है :

$$\% \text{उपयोगिता अनुपात} = \frac{T_{ON}}{T_{TOTAL}} \times 100\% \quad (4.5)$$

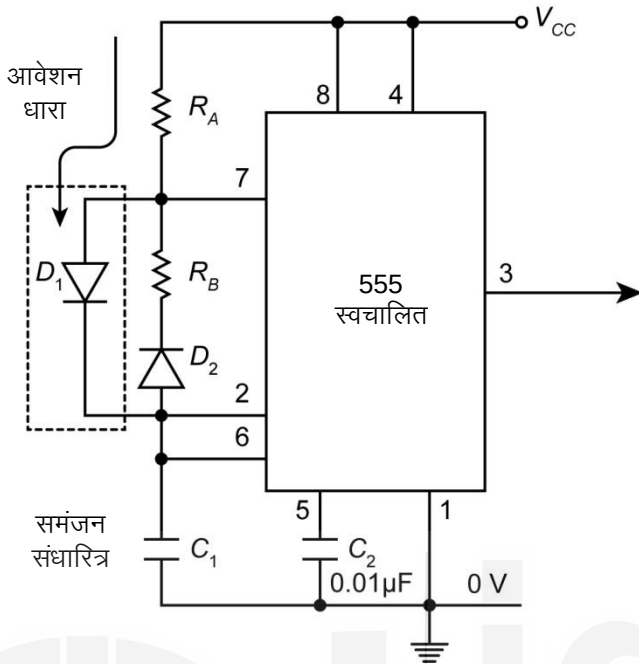
समीकरणों (4.1) और (4.3) से T_{ON} और T_{TOTAL} के मानों को प्रतिस्थापित करने पर हमें निम्नलिखित व्यंजक मिलता है :

$$\begin{aligned} \text{उपयोगिता अनुपात} &= \frac{0.69(R_A + R_B)C}{0.69(R_A + 2R_B)C} \\ &= \frac{R_A + R_B}{R_A + 2R_B} \end{aligned} \quad (4.6)$$

वर्ग तरंग आयताकार तरंग की एक विशेष स्थिति होती है, जब $T_{ON} = T_{OFF}$ या उपयोगिता अनुपात = 50% होता है। आप देखेंगे कि R_B की तुलना में R_A को बहुत अधिक लेने से लगभग वर्ग तरंग (50% उपयोगिता अनुपात) प्राप्त की जा सकती है। परंतु अगर हम चाहते हैं कि उपयोगिता अनुपात 0.5 से कम हो, जैसे कि 0.1 (= 1/10), तो एक अजीब स्थिति उत्पन्न होती है। ऐसी स्थिति में R_A का मान ऋणात्मक होना चाहिए, जो बेतुका है। इसलिए पारंपरिक परिपथ 0 से 50% को उत्पन्न करने में असमर्थ होता है।

स्पंदों की एक ट्रेन प्राप्त करने के लिए जिसका उपयोगिता अनुपात 50% से कम होना चाहिए, एक या दो डायोड का, जो काल समंजन संधारित्र C के आवेशन और विसर्जन

पथों को अलग कर दे, उपयोग किया जा सकता है। ऐसा ही एक परिपथ चित्र 4.6 में दिखाया गया है।



चित्र 4.6: 50% से कम के उपयोगिता अनुपात उत्पन्न करने के लिए स्वचालित बहुकंपित्र परिपथ।

चित्र 4.6 के परिपथ में, काल समंजन संधारित्र डायोड D_1 और प्रतिरोधक R_A के माध्यम से आवेशित होता है; जबकि संधारित्र प्रतिरोधक R_B और डायोड D_2 के श्रेणी संयोजन के माध्यम से विसर्जित होता है। समय की सटीकता बनाए रखने और तापमान परिवर्तन के कारण आवृत्ति में उच्चावचन को कम करने के लिए अग्रदिशिक बायसित डायोड के गतिशील प्रतिरोध से R_A और R_B प्रतिरोधकों का मान बहुत अधिक रखना चाहिए। इस धारणा के साथ, डायोड के अग्रदिशिक प्रतिरोध की उपेक्षा करते हुए हम लिख सकते हैं :

$$T_{ON} = 0.69R_A C$$

और $T_{OFF} = 0.69R_B C$

$$\therefore T_{TOTAL} = 0.69(R_A + R_B)C \quad (4.7)$$

और

$$\text{उपयोगिता अनुपात} = \frac{R_A}{R_A + R_B} \quad (4.8)$$

अब $R_A = R_B$ के साथ हम एक वर्ग तरंग (50% उपयोगिता अनुपात) प्राप्त कर सकते हैं और जब R_A, R_B से छोटा होता है, तो उपयोगिता अनुपात 50% से कम हो सकता है।

इस स्थिति में दोलनों की आवृत्ति निम्नलिखित होती है :

$$f = \frac{1}{T_{TOTAL}} = \frac{1.45}{(R_A + R_B)C} \quad (4.9)$$

4.4 प्रायोगिक व्यवस्था

हालांकि स्वचालित बहुकंपित्र परिपथ के अनुसार तैयार किए गए मुद्रित परिपथ बोर्ड (printed circuit board – PCB) का उपयोग करके उसे बनाना एक बेहतर विकल्प है जहां अनजाने में किए गए ढीले संबंधन, जो कार्यक्षमता को प्रभावित करते हैं, से बचा जा सकता है; परंतु यह परिपथ व्यापक प्रयोजन (general purpose) मुद्रित परिपथ या प्रयोग पट्ट पर भी संयोजित किया जा सकता है। चूंकि आपको न केवल आवृत्ति बल्कि तरंग के उपयोगिता अनुपात को भी मापना होगा, अतः, आपको एक दोलनदर्शी की आवश्यकता होगी। आई.सी. 555 को बिजली की आपूर्ति 5 V से 15 V के बीच कहीं भी हो सकती है। 9 V dc बैटरी सेल का उपयोग सुविधाजनक होगा क्योंकि यह परिपथ को एक ऊर्मिका-मुक्त dc वोल्टता प्रदान करेगा। चित्र 4.4 और 4.6 में R_A और R_B प्रतिरोधों के मानों से निश्चित की गई सीमाओं में काल समंजन प्रतिरोधकों के रूप में परिवर्ती प्रतिरोधकों का उपयोग करना तरंग-रूप के संकुचन या विस्तारण का प्रेक्षण करने में सहायक होगा।

आप इस प्रयोग को दो भागों में करेंगे। पहले भाग में, आपको उपयोगिता अनुपात को स्थिर रखते हुए आवृत्तियों के कम से कम 10 अलग-अलग प्रेक्षण करने चाहिए और अगले भाग में आवृत्ति को स्थिर रखते हुए कम से कम तीन अलग-अलग उपयोगिता अनुपात प्राप्त करने चाहिए।

4.4.1 नियत उपयोगिता अनुपात के साथ परिवर्तनीय आवृत्ति वाला स्वचालित बहुकंपित्र

मान लीजिए कि आपको 50% उपयोगिता अनुपात के साथ आवृत्तियों का एक सेट बनाना है। इसका अर्थ यह होगा कि आप चाहते हैं कि $T_{ON} = T_{OFF}$ हो। चित्र 4.4 के परिपथ का उपयोग करने के लिए, आप R_A को R_B से बहुत छोटा ले लें। तब आपको लगभग बराबर ON और OFF काल समंजन मिलेगा। आवृत्ति को व्यापक रूप से बदलने के लिए, आप R_B का मान R_A के मान से 25 से 100 गुना तक समायोजित कर सकते हैं।

यदि आप चित्र 4.6 के परिपथ का उपयोग करते हैं तो आपके पास यह सीमा नहीं होगी। हालांकि यदि आप पहले से ही आवृत्तियों के मानों को तय करते हैं और समीकरण (4.9) का उपयोग करके प्रत्येक वांछित आवृत्ति के प्रतिरोधक $R_A = R_B$ के मान का परिकलन गणना करते हैं तो आपको आसानी होगी। आम तौर पर, विस्तृत आवृत्ति परास को समाविष्ट करने के लिए काल समंजन संधारित्र का मान लगभग $0.01 \mu F$ होना चाहिए। विद्युत-अपघटन संधारित्र ($1 \mu F$ या अधिक मान) का उपयोग करने से बचें।

परिपथ का निर्माण करें जैसा कि चित्र 4.6 में दिखाया गया है। प्रयोग पट्ट का उपयोग करने से हर वांछित आवृत्ति के लिए घटकों को बदलना आसान होगा। निर्गम तरंग को देखने के लिए निर्गम (पिन 3) को CRO से जोड़ें।

$R_A = R_B$ के प्रत्येक समायोजन के लिए CRO स्क्रीन पर दिखने वाले समयावधि का प्रेक्षण दर्ज करें। स्पंदों के ऑन और ऑफ अवधि का प्रेक्षण भी प्रेक्षण सारणी 4.1 में दर्ज करें। R और C के मानों से स्पंदों की परिकलित अपेक्षित आवृत्ति को भी दर्ज करें।

प्रेक्षण सारणी 4.1: नियत उपयोगिता अनुपात के साथ परिवर्तनीय आवृत्ति

क्रम सं.	$R_A = R_B$ (Ω)	C (μF)	ऑन अवधि $t_1(\mu s)$	ऑफ अवधि $t_2(\mu s)$	आवर्त काल $(t_1+t_2) = T$ (μs)	उपयोगिता अनुपात $= t_1/T$	प्रेक्षित आवृत्ति $F_{obs} = 1/T$ (Hz)	अपेक्षित आवृत्ति F_{calc} (Hz)
1								
2								
3								
4								
5								
..								
10								

आप आवृत्ति और उपयोगिता अनुपात के परिकलित (अपेक्षित) और प्रेक्षित मानों के बीच के अंतर का परिकलन करके घटक सह्यता (tolerance) और मापन में व्यक्तिगत त्रुटि के कारण परिणाम में त्रुटि का निर्धारण कर सकते हैं।

अपेक्षित और प्रेक्षित मानों में देखे गए विचलन का कारण बताइए।

4.4.2 परिवर्तनीय उपयोगिता अनुपात के साथ नियत आवृत्ति वाला स्वचालित बहुकंपित्र

प्रयोग के दूसरे भाग में, चित्र 4.4 में दिखाए गए परिपथ का उपयोग करें। समीकरणों (4.4) और (4.6) का उपयोग करके आवृत्ति को स्थिर रखते हुए तीन अलग-अलग उपयोगिता अनुपात प्राप्त करने के लिए R_A और R_B के मानों को परिकलित करें। एक उदाहरण के रूप में, आप आवृत्ति को 5 kHz पर स्थिर रख सकते हैं और तीन अलग-अलग उपयोगिता अनुपात मान (जैसे) 80%, 70% और 60% रख सकते हैं। प्रयोगशाला में उपलब्ध घटकों के आधार पर आवृत्ति तय करने के लिए आप अपने परामर्शदाता से परामर्श करें।

प्रयोग पट्ट पर स्वचालित बहुकंपित्र का परिपथ बनाएं। निर्गम (पिन 3) को CRO से जोड़ें। R_A और R_B के प्रत्येक संयोजन के लिए तरंग-रूप के कुल आवर्त काल तथा ऑन और ऑफ अवधियों को प्रेक्षण तालिका 4.2 में दर्ज करें।

प्रेक्षण सारणी 4.2: नियत आवृत्ति पर परिवर्ती उपयोगिता अनुपात

क्रम सं.	R_A (Ω)	R_B (Ω)	C (μF)	ऑन अवधि t_1 (s)	ऑफ अवधि t_2 (s)	आवर्तकाल ($t_1 + t_2$) = T (s)	उपयोगिता अनुपात = t_1/T	प्रेक्षित आवृत्ति $F_{obs} = 1/T$ (Hz)	अपेक्षित आवृत्ति F_{calc} (Hz)	अपेक्षित उपयोगिता अनुपात
1										
2										
3										

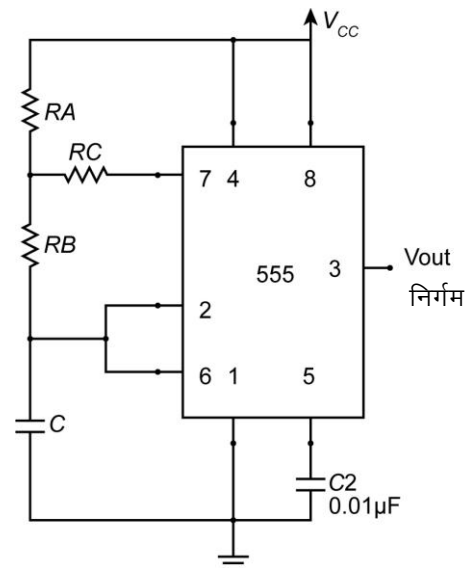
आप आवृत्ति और उपयोगिता अनुपात के परिकलित (अपेक्षित) और प्रेक्षित मानों के बीच के अंतर का परिकलन करके घटक सह्यता (tolerance) और मापन में व्यक्तिगत त्रुटि के कारण परिणाम में त्रुटि का निर्धारण कर सकते हैं।

अपेक्षित और प्रेक्षित मानों में देखे गए विचलन का कारण बताइए।

4.5 अतिरिक्त अन्वेषणात्मक अभ्यास

आई.सी. 555 सबसे लोकप्रिय और व्यापक रूप से उपयोग किए जाने वाले कालद आई.सी. में से एक है। आप इसके बाद के विभिन्न संस्करणों और उनके द्वारा प्रदान किए जाने वाले लाभों को सूचीबद्ध कर सकते हैं। इसके अलावा, आप कुछ महत्वपूर्ण अनुप्रयोगों की एक सूची भी बना सकते हैं जिसमें कालद का उपयोग एक स्वचालित बहुकंपित्र के रूप में किया जाता है।

यदि आपका मन जिज्ञासु है, तो आप चित्र 4.7 में दिखाए गए परिपथ पर भी ध्यान दे सकते हैं। इस परिपथ में, काल समंजन संधारित्र श्रेणी प्रतिरोधों R_A और R_B के संयोजन के माध्यम से आवेशित होता है जबकि श्रेणी प्रतिरोधों R_B और R_C के माध्यम से विसर्जित होता है। इस परिपथ से पारंपरिक 555 परिपथ के उपयोगिता अनुपात पर प्रतिबंधों के साथ-साथ चित्र 4.6 के परिपथ पर डायोड द्वारा लायी गयी कुछ अवांछित तापमान निर्भरता पर काबू पाया जा सकता है। इसके लाभ और सीमाएं भी जानने की कोशिश करें।



चित्र 4.7: IC 555 का उपयोग करके संकीर्ण स्पंद उत्पन्न करने के लिए विशेष परिपथ।

कालद आई.सी. का उपयोग करके एकस्थितिक बहुकंपित्र का डिज़ाइन

इकाई की रूपरेखा

5.1 परिचय अपेक्षित कौशल	5.4 निर्गम स्पंद चौड़ाई का मापन और सूत्र का सत्यापन
5.2 एकस्थितिक बहुकंपित्र के रूप में कालद आई.सी. 555 का प्रचालन	5.5 अतिरिक्त अन्वेषणात्मक अभ्यास
5.3 प्रायोगिक व्यवस्था	

5.1 परिचय

आप पिछले प्रयोग में कालद आई.सी. 555 और बहुकंपित्र वर्ग के परिपथ से परिचित हो चुके हैं। इसलिए हम इस प्रयोग में अपनी चर्चा केवल एकस्थितिक बहुकंपित्र तक ही सीमित रखेंगे। क्या आप ऐसी किसी स्थिति का अनुमान लगा सकते हैं जहां आपको एक एकस्थितिक बहुकंपित्र की आवश्यकता हो? आइए ऐसी ही एक साधारण स्थिति का हवाला देते हैं। कल्पना कीजिए कि एक दूध पैकेजिंग प्लांट में, आप दूध की थैली में आधा लीटर दूध डालने के बाद पैकेट को सील करना चाहते हैं। एक हीटर का उपयोग करके 5 सेकंड में संतोषजनक ढंग से सीलिंग की जा सकती है। आप हीटर को बिजली की मुख्य आपूर्ति को जोड़कर इस आवश्यकता को पूरा कर सकते हैं, जिसे एक एकस्थितिक बहुकंपित्र द्वारा नियंत्रित किया जा सकता है। यदि आप आधा लीटर दूध डालने के बाद इसे एक क्षणिक नियंत्रण स्पंद देते हैं, तो इसका निर्गम इसकी शांत (आम तौर पर '0') अवस्था से '1' में बदल कर एक रिले परिपथ को सक्रिय कर सकता है। रिले परिपथ केवल 5 सेकंड के लिए हीटर को ऑन कर देगा और उसके बाद यह स्वतः से बंद हो जाएगा, क्योंकि एकस्थितिक परिपथ अपनी स्थिर स्थिति में वापस आकर रिले को बंद कर देगा। यह उल्लेखनीय है कि एक एकस्थितिक परिपथ उपयुक्त घटकों के साथ विस्तृत परास में स्पंद की चौड़ाई उत्पन्न कर सकता है। इस सुविधा के कारण, आप एकस्थितिक बहुकंपित्र के कई अनुप्रयोग देख सकते हैं जैसे कालद, लापता स्पंद संसूचक (missing pulse detector), बाउंस-फ्री स्विच, टच स्विच, आवृत्ति विभाजक, धारिता मापक, स्पंद-चौड़ाई मॉड्यूलक (PWM), आदि।

इस प्रयोग में आप आई.सी. 555 का उपयोग करके एक एकस्थितिक बहुकंपित्र परिपथ बनाएंगे, जो उसको ट्रिगर देने पर वांछित समय चौड़ाई का एक स्पंद उत्पन्न करेगा।

अपेक्षित कौशल

इस प्रयोग को करने के बाद आप :

- ❖ एकस्थितिक बहुकंपित्र से वांछित स्पंद चौड़ाई प्राप्त करने के लिए घटकों के मानों का परिकलन कर सकेंगे;
- ❖ आई.सी. 555 का उपयोग करके एक एकस्थितिक बहुकंपित्र बना सकेंगे; और
- ❖ ट्रिगर सिग्नल का उपयोग करके वांछित अवधि की एक आयताकार स्पंद उत्पन्न कर सकेंगे।

इस प्रयोग को करने के लिए आपको निम्नलिखित उपकरणों और घटकों की आवश्यकता होगी।

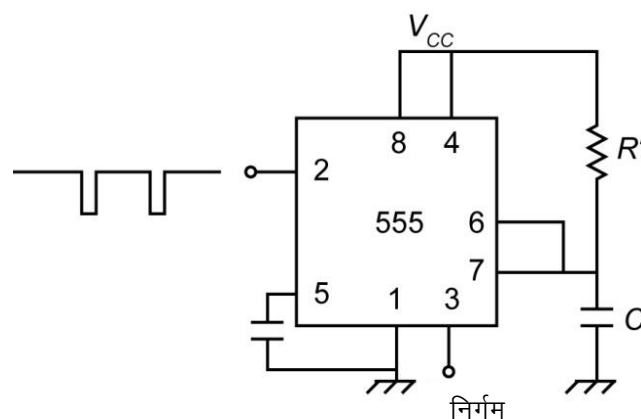
आवश्यक उपकरण

आई.सी. 555; वांछित स्पंद चौड़ाई के लिए उपयुक्त मानों के प्रतिरोधक / परिवर्तनीय प्रतिरोधक; उचित मान का संधारित्र; + 5 से + 15 V का dc विद्युत् प्रदाय; अनुरूप वोल्टमीटर; टैप कुंजी (tap key); विराम घड़ी (stop watch); आयताकार ट्रिगर स्पंद उत्पन्न करने के लिए सिग्नल जनित्र; कैथोड किरण दोलनदर्शी (CRO); प्रयोग पट्ट; संबंधन तार।

5.2 एकस्थितिक बहुकंपित्र के रूप में कालद आई.सी. 555 का प्रचालन

आपने पिछले प्रयोग में कालद आई.सी. के बारे में पर्याप्त ज्ञान प्राप्त किया है; अब हम केवल उन पहलुओं पर चर्चा करते हैं जो सीधे इस प्रयोग की आपकी प्रक्रियात्मक समझ से संबंधित हैं।

एकस्थितिक बहुकंपित्र बनाने के लिए आवश्यक विन्यास चित्र 5.1 में दिखाया गया है।



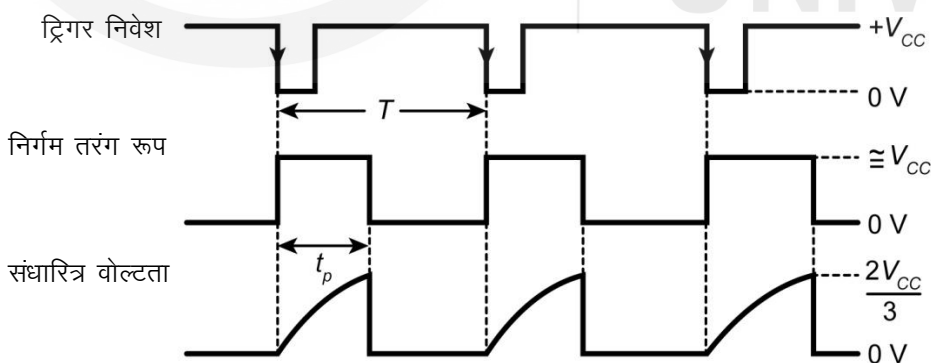
चित्र 5.1: एकस्थितिक बहुकंपित्र।

घटनाओं का क्रम तब शुरू होता है जब $V_{CC}/3$ से कम वोल्टता ट्रिगर तुलनित्र (COMP-II) द्वारा संवेदित की जाती है। ट्रिगर आम तौर पर एक संकीर्ण ऋणात्मक-गामी स्पंद के रूप में लागू होता है। स्पंद की ऋणात्मक-गामी कोर पर युक्ति ट्रिगर होती है, निर्गम उच्च हो जाता है और विसर्जन ट्रांजिस्टर ऑफ हो जाता है। ध्यान दें कि निवेश ट्रिगर स्पंद से पहले, विसर्जन ट्रांजिस्टर ऑन रहता है और समय समंजन संधारित्र को भौम से लघुपथित करता है। ट्रिगर निवेश के बाद, काल समंजन संधारित्र, C , प्रतिरोधक R' के माध्यम से आवेशित होने लगता है। संधारित्र पर वोल्टता कालांक $T = R'C$ के साथ चरघातांकी दर से बढ़ने लगती है। संधारित्र के क्षरण की उपेक्षा करने पर, संधारित्र $2V_{CC}/3$ वोल्टता तक 1.1 गुना कालांक की अवधि में पहुंचेगा। अर्थात्,

$$t_p = 1.1R'C \quad (5.1)$$

जहां t_p सेकंड में है, R' ओम में है, और C फैरड में है। यह वोल्टता स्तर देहली तुलनित्र (COMP-II) की निर्गम स्थिति को बदल देता है, जो बदले में फिलप-फ्लॉप के निर्गम को निम्न करता है और विसर्जन ट्रांजिस्टर को ऑन कर देता है। ट्रांजिस्टर, संधारित्र C को तेजी से विसर्जित करता है। इस प्रकार कालद अपना एक चक्र पूरा करता है और अगले ट्रिगर स्पंद की प्रतीक्षा करता है।

चित्र 5.2 एकस्थितिक प्रचालन के तरंग-रूपों को दर्शाता है। सबसे ऊपरी तरंग-रूप पिन 2 को दिया गया ट्रिगर स्पंद निवेश है। एक बार ट्रिगर स्पंद लागू हो जाने पर COMP-II फिलप-फ्लॉप निर्गम (पिन 3) को उच्च स्थिति में सेट करता है। इसकी वोल्टता 0 से V_{CC} वोल्ट तक जाती है। इसके साथ ही विसर्जन ट्रांजिस्टर T_1 ऑफ हो जाता है और संधारित्र $R'C$ कालांक के साथ आवेशित होने लगता है। प्रारंभ में संधारित्र पूरी तरह से विसर्जित होता है, इसलिए, यह 0 V से आवेशित होना शुरू हो जाता है। आवेशन तब तक होता रहता है जब तक देहली तुलनित्र (Comp-I) अपनी अवस्था नहीं बदल लेता। यह तब होता है जब संधारित्र वोल्टता $2V_{CC}/3$ होती है। इस क्षण पर फिलप-फ्लॉप रिसेट होता है, निर्गम (पिन 3) 0 V पर आता है और ट्रांजिस्टर T_1 ऑन होता है। इसके कारण संधारित्र 0 V तक तत्काल विसर्जित होता है।



चित्र 5.2: एक एकस्थितिक बहुकंपित्र के तरंग-रूप।

इस तरह हम आई.सी. के निर्गम पर t_p चौड़ाई का एक स्पंद उत्पन्न करते हैं। इस स्पंद की चौड़ाई समीकरण (5.1) द्वारा दिए गए संबंध से निर्धारित होती है।

यह ध्यान देने योग्य है कि पिन 2 को दिए जाने वाले ट्रिगर स्पंद की चौड़ाई वांछित स्पंद चौड़ाई $t_p = 1.1R'C$ की तुलना में हमेशा कम होनी चाहिए। पिन 3 पर निर्गम उच्च होते हुए भी पिन 2 को एक और स्पंद दिया जाए तो इसका कोई प्रभाव नहीं

पड़ेगा। लेकिन यदि ट्रिगर स्पंद $1.1R'C$ अवधि से अधिक विस्तृत है, तो निर्गम स्पंद अपेक्षा के अनुसार समाप्त नहीं होगा।

5.3 प्रायोगिक व्यवस्था

एकस्थितिक बहुकंपित्र के परिपथ को व्यापक प्रयोजन मुद्रित परिपथ या प्रयोग पट्ट पर आसानी से बनाया जा सकता है; परंतु परिपथ के अनुसार तैयार किए गए मुद्रित परिपथ बोर्ड का उपयोग करना एक बेहतर विकल्प है जो अनजाने में किए गए ढीले कनेक्शन से बचाता है, और कार्यक्षमता को प्रभावित करता है। पिछले प्रयोग की तरह, आई.सी. 555 को बिजली की आपूर्ति 5 वोल्ट से 15 वोल्ट के बीच कहीं भी हो सकती है; और 9 V dc बैटरी सेल का उपयोग सुविधाजनक होगा क्योंकि यह परिपथ को एक ऊर्मिका-मुक्त dc प्रदान करेगा।

चित्र 5.1 में काल समंजक प्रतिरोधक R' के रूप में प्रतिरोधों और परिवर्ती प्रतिरोधक के श्रेणी संयोजन का उपयोग करना ठीक रहेगा। यदि आप उचित R' और C के चयन से कुछ सेकंड से अधिक की स्पंद चौड़ाई अवधि चुनते हैं तो आप केवल अनुरूप वोल्टमीटर का उपयोग करके बिना दोलनदर्शी के भी बहुकंपित्र के निर्गम को उच्च होते हुए और शून्य अवस्था में लौटते हुए देख सकते हैं। ऐसी स्थिति में, आप केवल एक छोटी अवधि के ट्रिगर स्पंद को हाथ से देने के लिए आई.सी. 555 के टर्मिनल 2 और भौम के बीच एक टैप कुंजी लगा सकते हैं।

लेकिन, यदि आप निर्गम पर एक स्पंद ट्रेन देखना चाहते हैं, तो आपको एक आयताकार तरंग सिग्नल जनित्र के निर्गम को टर्मिनल 2 से जोड़ना होगा और इसकी आवृत्ति के साथ-साथ उपयोगिता अनुपात को ठीक से समायोजित करना होगा। इस स्थिति में, एकस्थितिक निर्गम की स्पंद अवधि (t_p) एक सेकंड से बहुत छोटी (ms या μs) हो सकती है। सुनिश्चित करें कि ट्रिगर स्पंद की ऑफ अवधि दोलनदर्शी से जुड़े निर्गम (टर्मिनल 3) पर उपलब्ध वांछित स्पंद चौड़ाई से कम है।

आपको ध्यान देना चाहिए कि एक निश्चित निम्न मान वाले प्रतिरोधक की श्रेणी में एक परिवर्ती प्रतिरोधक का उपयोग करके उपलब्ध स्पंद अवधि का निरंतर परिवर्तन प्राप्त करना एक आकर्षक विकल्प है, लेकिन R' के वास्तविक मान का मापन कुछ मुश्किल होता है। इससे पहले कि आप किसी विशेष संयोजन में परिवर्ती प्रतिरोधक के प्रतिरोध को मापने के लिए बहुलमापी का उपयोग कर सकें, आपको परिपथ से परिवर्ती प्रतिरोधक के दोनों में किसी एक छोर का संबंधन निकालना पड़ेगा और dc शक्ति प्रदाय को बंद करने की आवश्यकता होगी।

जहां तक संभव हो, विद्युत्-अपघटनी संधारित्र का उपयोग करने से बचें क्योंकि इसकी सह्यता काफी उच्च होती है, जिसके परिणामस्वरूप धारिता के मुद्रित मानों से इसमें बड़ा विचलन होता है। इस कारण से, निर्गम स्पंद चौड़ाई के अपेक्षित और प्रेक्षित मान काफी भिन्न हो सकते हैं। यदि आपको कुछ सेकंड के चौड़ाई का स्पंद उत्पन्न करना ही हो तो आप सुरक्षित रूप से टैंटलम संधारित्र का उपयोग कर सकते हैं।

5.4 निर्गम स्पंद चौड़ाई का मापन और सूत्र का सत्यापन

आप प्रेक्षण सारणी 5.1 में प्रस्तुत प्रेक्षणों की सरल योजना का अनुसरण करके आसानी से यह प्रयोग कर सकते हैं। याद रखें कि प्रतिरोधों के मूल्यों को आम तौर पर $k\Omega$ में

उद्धृत किया जाता है, जबकि संधारित्र को μF में। आपको माइक्रो/मिलीसेकंड या यहां तक कि सेकंड में अपेक्षित स्पंद चौड़ाई का परिकलन करने के लिए ली गई इकाइयों के संबंध में उचित सावधानी बरतनी चाहिए।

कार्य-विधि

1. परिपथ को चित्र 5.1 के अनुसार जोड़ें।
2. यदि आप एक लंबी अवधि के स्पंद का अध्ययन कर रहे हैं, तो निर्गम (पिन 3) को एक अनुरूप बहुलमापी/वोल्टमीटर से जोड़ें और ट्रिगर निवेश (पिन 2) और भौम के बीच एक टैप कुंजी लगा दें।
3. यदि आप छोटी अवधि की स्पंद चौड़ाई का अध्ययन कर रहे हैं, तो सिग्नल जनित्र को ट्रिगर निवेश से जोड़ें। आपको जनित्र से बहुत बड़े उपयोगिता अनुपात वाले आयताकार तरंग निर्गम का चयन करना चाहिए, ताकि ट्रिगर के रूप में कार्य करने वाली ऋणात्मक-गामी स्पंद की अवधि कम हो। साथ ही, इस तरंग को CRO के चैनल 1 से भी जोड़ें। बहुकंपित्र परिपथ के निर्गम (पिन 3) को CRO के चैनल II से जोड़ें।
4. स्पंद चौड़ाई और ट्रिगर आवृत्ति के मानों के अनुसार, विराम घड़ी या CRO की मदद से परिपथ के निर्गम पर स्पंद चौड़ाई को मापें।
5. R' और C के प्रत्येक मान के लिए स्पंद अवधि के अपने प्रेक्षण को प्रेक्षण सारणी 5.1 में दर्ज करें।
6. समीकरण (5.1) का उपयोग करके परिकलित की गई अपेक्षित स्पंद अवधि को भी सारणी में दर्ज करें।
7. प्रेक्षित और अपेक्षित स्पंद अवधि में प्रतिशत त्रुटि परिकलित करें।
8. चरण 4 से 7 को R' और C के मानों के कम से कम 5 विभिन्न संयोजनों के लिए दोहराएं।

प्रेक्षण सारणी 5.1: एकस्थितिक बहुकंपित्र की स्पंद चौड़ाई

क्रम सं.	R' (Ω)	C (μF)	अपेक्षित स्पंद अवधि $t_{p(\text{exp})} = 1.1R'C$ (s)	प्रेक्षित स्पंद अवधि $t_{p(\text{obs})}$ (s)	% त्रुटि = $\frac{t_{p(\text{exp})} - t_{p(\text{obs})}}{t_{p(\text{exp})}} \times 100$
1					
2					
3					
4					
5					

परिणाम : क्या स्पंद अवधि के प्रेक्षित मान अपेक्षित मानों से मेल खाते हैं?

अपने प्रेक्षणों में प्रतिशत त्रुटि लिखें।

देखे गए विचलन के कारणों का उल्लेख करें।

5.5 अतिरिक्त अन्वेषणात्मक अभ्यास

आई.सी. 555 सबसे लोकप्रिय और व्यापक रूप से उपयोग किए जाने वाले कालद आई.सी. में से एक है। आप इसके बाद के विभिन्न संस्करणों और उनके द्वारा प्रदान किए जाने वाले लाभों को सूचीबद्ध कर सकते हैं। इसके अलावा, आप कुछ महत्वपूर्ण अनुप्रयोगों की एक सूची भी बना सकते हैं, जिसमें कालद एकस्थितिक बहुकंपित्र के रूप में काम करता है।

यदि आप जिज्ञासु हैं, तो आप एक पूरक परिपथ पर भी विचार करना पसंद कर सकते हैं। इस तरह के परिपथ में शांत अवस्था में तार्किक स्तर 1 होना चाहिए। एक बाह्य स्पंद (कहां?) प्रदान करने पर, परिपथ को 0 (शून्य) स्थिति में संक्रमण करना चाहिए और पूर्व निर्धारित अवधि के बाद, अपनी शांत अवस्था में वापस लौटना चाहिए। महत्वपूर्ण शर्त यह है कि इस तरह के एक बुनियादी विन्यास (परिपथ) में किसी बाह्य ट्रांजिस्टर को व्युत्क्रमक (inverter) के रूप में प्रयुक्त नहीं करना चाहिए।



विशेष डायोडों (जेनर और LED) के I - V अभिलक्षणिकों का अध्ययन

इकाई की रूपरेखा

- | | |
|---|--|
| <p>6.1 परिचय
अपेक्षित कौशल</p> <p>6.2 जेनर डायोड
जेनर डायोड का प्रचालन
जेनर डायोड के I-V अभिलक्षणिक</p> | <p>6.3 प्रकाश उत्सर्जक डायोड (LED) के
I-V अभिलक्षणिक</p> |
|---|--|

6.1 परिचय

अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHE-143) नामक पाठ्यक्रम की इकाई 2 में आपको अर्धचालक संधि डायोडों से परिचित कराया गया है। आपको याद होगा कि प्रतिरोधकता के आधार पर पदार्थों को मोटे तौर पर तीन वर्गों में – चालक, विद्युत्-रोधी और अर्धचालक – वर्गीकृत किया जा सकता है। किसी चालक की प्रतिरोधकता $10^{-7} \Omega \text{ m}$ की कोटि की होती है, तथा एक विद्युत्-रोधी की प्रतिरोधकता $10^{12} - 10^{24} \Omega \text{ m}$ की कोटि की होती है। एक अर्धचालक की प्रतिरोधकता चालक और विद्युत्-रोधी की प्रतिरोधकताओं के बीच होती है। जर्मेनियम (Ge) और सिलिकॉन (Si) सबसे अधिक इस्तेमाल किए जाने वाले अर्धचालक हैं। परम शून्य तापमान पर, अर्धचालक भी विद्युत्-रोधी के समान कार्य करता है। लेकिन तापमान में वृद्धि के साथ, अर्धचालक की चालकता बढ़ जाती है। तापमान के

साथ चालकता में यह परिवर्तन विभिन्न अर्धचालक पदार्थों के लिए भिन्न होता है। अर्धचालक की चालकता को कुछ अपद्रव्य तत्वों (impurity elements) का **मादन** (doping) करके भी प्रभावित किया जा सकता है। बोरॉन, फास्फोरस, आर्सेनिक इत्यादि का मादन तत्वों के रूप में उपयोग किया जाता है। मादन द्वारा समाविष्ट किए गए वाहक के प्रकार के आधार पर, अर्धचालक को p -प्रकार (विवर वाहक) या n -प्रकार (इलेक्ट्रॉन वाहक) में वर्गीकृत किया जाता है। p -अपद्रव्य **ग्राही** (acceptor) प्रकार का होता है, जबकि n -अपद्रव्य **दाता** (donor) प्रकार का होता है।

आम तौर पर p - n संधि को शुद्ध अर्धचालक के एक हिस्से को ग्राही अपद्रव्य का और शेष को दाता अपद्रव्य का मादन करके बनाया जाता है। अर्धचालकों में बहुत उपयोगी गुणधर्म होते हैं (छोटा आकार, हल्का वजन और दक्ष प्रचालन) और इन्हें इलेक्ट्रॉनिकी के उपकरणों में व्यापक रूप से प्रयुक्त किया जाता है। आपको याद होगा कि सूक्ष्म इलेक्ट्रॉनिकी चिप्स कंप्यूटर के क्रोड होते हैं और इन्हें भी अर्धचालक संधियों का उपयोग करके बनाया जाता है। अब यह सीमा नैनो-इलेक्ट्रॉनिकी उपकरणों तक बढ़ गयी है।

एक p - n संधि को **डायोड** कहा जाता है। विभिन्न प्रकार के डायोड होते हैं। आपने विद्युत और चुंबकत्व : प्रयोगशाला (BPHCL-134) नामक पाठ्यक्रम के प्रयोग 9 में p - n संधि डायोड के I - V अभिलक्षणिकों का अध्ययन किया है।

इस प्रयोग में आप दो विशिष्ट डायोड – ज़ेनर डायोड और प्रकाश उत्सर्जक डायोड (LED) के I - V अभिलक्षणिक आरेखित करेंगे। पाठ्यक्रम BPHCL-134 की इकाई 2 में आपने पढ़ा है कि इन डायोडों को अर्धचालक के उचित मादन द्वारा बनाया जाता है। इन दोनों डायोडों का उपयोग विभिन्न अनुप्रयोगों के लिए किया जाता है : ज़ेनर डायोड का उपयोग नियमित शक्ति प्रदाय परिपथ में एक स्थिर वोल्टता संदर्भ के रूप में किया जाता है जैसा कि पाठ्यक्रम BPHE-143 की इकाई 12 में बताया गया है। LED वाहनों, घरों की रोशनी और विभिन्न उपकरणों पर संकेतक लैंप के रूप में प्रकाश का एक लोकप्रिय स्रोत हैं।

इस प्रयोग में आप ज़ेनर डायोड के अग्रदिशिक और पश्चदिशिक अभिलक्षणिकों का और विभिन्न रंगों के LED के अग्रदिशिक अभिलक्षणिकों का अध्ययन करने के लिए परिपथ बनाएंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ ज़ेनर डायोड का अग्रदिशिक और पश्चदिशिक बायसन करने के लिए परिपथ बना सकेंगे;
- ❖ ज़ेनर डायोड के अग्रदिशिक और पश्चदिशिक I - V अभिलक्षणिकों को आरेखित कर सकेंगे और इसकी भंजन वोल्टता का निर्धारण कर सकेंगे;
- ❖ एक प्रकाश उत्सर्जक डायोड को अग्रदिशिक बायसित करने के लिए परिपथ बना सकेंगे; और
- ❖ LED के अग्रदिशिक I - V अभिलक्षणिकों को आरेखित करके इसकी नी (knee) वोल्टता मालूम कर सकेंगे।

इस प्रयोग को करने के लिए, आपको निम्नलिखित उपकरणों और घटकों की आवश्यकता होगी।

जब डायोड के एनोड को विद्युत् प्रदाय के धनात्मक टर्मिनल से और कैथोड को ऋणात्मक टर्मिनल से जोड़ते हैं, तब डायोड **अग्रदिशिक** बायसित होता है। जब एनोड को ऋणात्मक और कैथोड को धनात्मक टर्मिनल से जोड़ते हैं, तब वह **पश्चदिशिक** बायसित होता है।

आवश्यक उपकरण

जेनर डायोड और LED के अग्रदिशिक I - V अभिलक्षणिकों को मापने के लिए तैयार किट (kit)

या

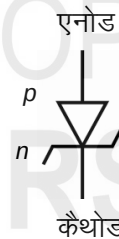
जेनर डायोड, 2-3 विभिन्न रंगों के प्रकाश उत्सर्जक डायोड (LED), 0-15V वाला परिवर्ती विद्युत् प्रदाय, dc वोल्टमीटर, मिलीऐमीटर (0-50mA), बहुलमापी, प्रतिरोधक बक्स, प्रयोग पट्ट, संबंधन तार।

6.2 जेनर डायोड

BPHET-143 पाठ्यक्रम की इकाई 2 के भाग 2.3.1 में आपने जेनर डायोड के बारे में पढ़ा है। फिर भी हम यहां जेनर डायोड की महत्वपूर्ण विशेषताओं को संक्षेप में दोहराते हैं। आप जानते हैं कि जेनर डायोड धारा को दिष्टकारी डायोड की तरह न केवल आगे की दिशा में ही प्रवाहित होने देता है, बल्कि भंजन वोल्टता से अधिक वोल्टता पर पश्चदिशिक दिशा में भी प्रवाहित करता है। इस वोल्टता को **जेनर वोल्टता** भी कहते हैं।

6.2.1 जेनर डायोड का प्रचालन

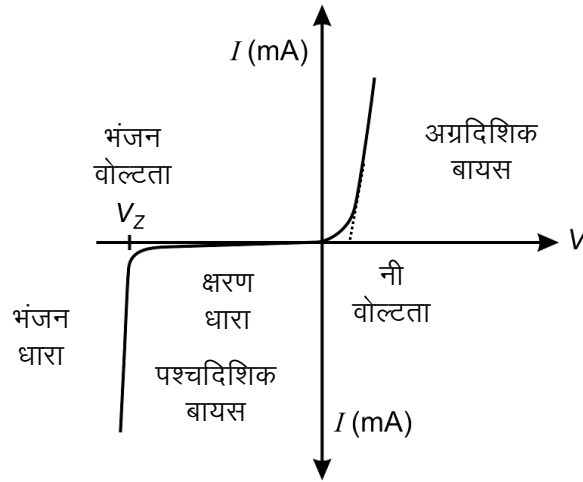
जेनर डायोड में p -और n -क्षेत्र भारी मात्रा में मादित किए जाते हैं। संधि के पास पुनःसंयोजन के लिए बड़ी संख्या में वाहकों की उपलब्धता के कारण अवक्षय क्षेत्र बहुत संकीर्ण होता है। हालांकि, डायोड में तापीय उत्तेजनाओं के परिणामस्वरूप मौजूद अल्पसंख्यक आवेश वाहक संधि के रोधिका विभव के कारण उसे पार नहीं कर सकते। जब एक पश्चदिशिक बायस लागू किया जाता है, तो संधि के पार एक बड़ा विद्युत्-क्षेत्र स्थापित होता है। यह क्षेत्र (i) पहले से उपलब्ध अल्पसंख्यक आवेश वाहकों को त्वरित करता है, जो बदले में, अर्धचालक पदार्थ के परमाणुओं से टकराते हैं और ऊर्जा हस्तांतरण के माध्यम से और अधिक इलेक्ट्रॉनों को उत्क्षेपित करते हैं (ऐवेलॉश प्रभाव) और (ii) संधि क्षेत्र में सहसंयोजक बंधनों को तोड़कर अतिरिक्त इलेक्ट्रॉन-विवर उत्पन्न करता है (जेनर प्रभाव)। इन दोनों प्रक्रमों के कारण पश्चदिशिक बायस वोल्टता में थोड़ी सी भी वृद्धि के कारण बृहत् पश्चदिशिक धारा उत्पन्न होती है। इस प्रक्रम को **जेनर भंजन** कहते हैं। हालांकि, चूंकि पश्चदिशिक वोल्टता का मान छोटा है, संधि क्षतिग्रस्त नहीं होती है। सिलिकन डायोड में, लगभग 5.6 V तक जेनर प्रभाव का और इससे आगे ऐवेलॉश प्रभाव का प्रभुत्व रहता है। जेनर डायोड का प्रतीक चित्र 6.1 में दिखाया गया है।



चित्र 6.1 : जेनर डायोड का प्रतीक।

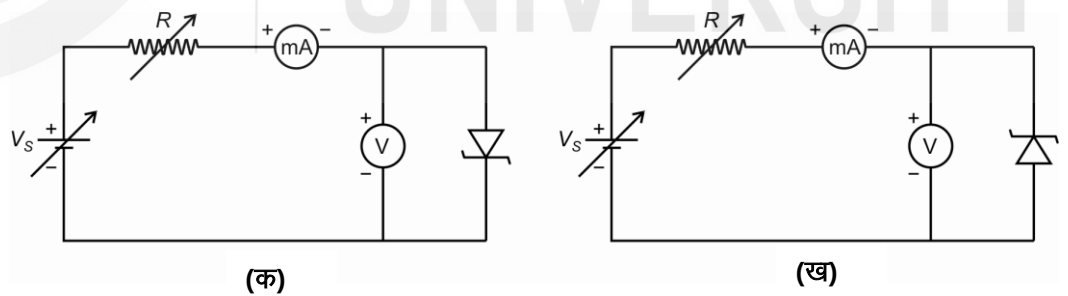
6.2.2 जेनर डायोड के I - V अभिलक्षणिक

जेनर डायोड का एक विशिष्ट I - V अभिलक्षणिक आरेख चित्र 6.2 में दिखाया गया है। जेनर वोल्टता को V_z से दर्शाया गया है। जेनर डायोड का एक वोल्टता नियामक के रूप में प्रयोग करते समय जेनर भंजन वोल्टता (V_z) का बहुत महत्व होता है।

चित्र 6.2: जेनर डायोड के I - V अभिलक्षणिक।

आप जानते हैं कि जेनर डायोड पश्चदिशिक भंजन की स्थिति में इसके पार एक निरंतर वोल्टता बनाए रख सकता है। इस कारण से, इसे हमेशा पश्चदिशिक बायस में वोल्टता संदर्भ के रूप में उपयोग किया जाता है। चूंकि भंजन क्षेत्र में प्रतिरोध बहुत कम होता है, इसलिए डायोड में प्रवाहित धारा को परिपथ में प्रतिरोध को बदलकर सीमित करना पड़ता है। प्रतिरोध का मान इस तरह चुना जाता है कि जेनर भंजन वोल्टता और जेनर में प्रवाहित पश्चदिशिक धारा का गुणनफल, यानी, संधि के पार क्षयित शक्ति, डायोड के शक्ति अनुमतांक से अधिक नहीं हो। यदि यह सीमा पार हो जाती है, तो उच्च धारा डायोड को नुकसान पहुंचा सकती है।

जेनर डायोड के अग्रदिशिक I - V अभिलक्षणिकों के अध्ययन के लिए आवश्यक परिपथ चित्र 6.3 में दिखाया गया है। इस परिपथ में, प्रतिरोधक R का मान जेनर डायोड के शक्ति अनुमतांक द्वारा निर्धारित किया जाता है। R से होकर बहने वाली अधिकतम धारा जेनर डायोड के धारा अनुमतांक I_Z से कम होनी चाहिए।

चित्र 6.3: क) अग्रदिशिक बायसन; ख) पश्चदिशिक बायसन में जेनर डायोड के I - V अभिलक्षणिकों को निर्धारित करने के लिए परिपथ आरेख।

0-15 V की सीमा में परिवर्तनीय dc वोल्टता स्रोत V_s लें। यदि जेनर भंजन वोल्टता (V_Z) 10 V है और अधिकतम धारा अनुमतांक (I_Z) 100 mA है, तो R का मान निम्नलिखित व्यंजक द्वारा दिया जाता है :

$$R = \frac{V_{max} - V_Z}{I_Z} = \frac{(15 - 10) \text{ V}}{100 \text{ mA}} = 50 \Omega.$$

कार्य-विधि

1. पहले एक बहुलमापी का उपयोग करके जांच लें कि डायोड संधि ठीक से काम कर रही है।
2. अब अग्रदिशिक I - V अभिलक्षणिकों के लिए एक परिपथ बनाएं जैसा कि चित्र 6.3क में दिखाया गया है।
3. V_s एक परिवर्तनीय वोल्टता स्रोत है। वोल्टता नियंत्रक को न्यूनतम स्थिति में रखें और शक्ति प्रदाय ऑन करें।
4. वोल्टता को 0.1V के चरणों में बढ़ाएं और मिलीऐमीटर में कोई विक्षेपण दिखने तक धारा के संगत मानों को नोट करें। आप देखेंगे कि परिपथ में धारा तब तक कम रहती है जब तक लागू वोल्टता रोधिका विभव से कम होती है। एक बार जब वह विभव पार हो जाता है, तो वोल्टता में थोड़ी वृद्धि के साथ धारा तेजी से बढ़ती है। संधि को चालन विधा में लाने के लिए आवश्यक अग्रदिशिक वोल्टता को **नी वोल्टता** (knee voltage) कहते हैं। इस वोल्टता से आगे, धारा तेजी से बढ़ती है।
5. प्रेक्षण सारणी 6.1 में अपने पाठ्यांकों को दर्ज करें। ध्यान दें कि कभी भी अग्रदिशिक बायस प्रेक्षणों में डायोड की अधिकतम अग्रदिशिक धारा उसके अग्रदिशिक धारा अनुमतांक से अधिक नहीं होनी चाहिए।
6. इसके बाद वोल्टता को समान चरणों में कम करें और संगत धारा मानों को नोट करें। इन धारा और वोल्टता मानों को भी प्रेक्षण तालिका 6.1 में दर्ज करें। क्या दोनों स्थितियों में धारा का मान समान है? V के प्रत्येक मान के लिए धारा का माध्य मान परिकलित करें।

प्रेक्षण सारणी 6.1: अग्रदिशिक बायसित जेनर डायोड के अभिलक्षणिक

क्रम सं.	अग्रदिशिक वोल्टता (V)	अग्रदिशिक धारा (mA)		माध्य अग्रदिशिक धारा (mA)
		बढ़ती वोल्टता	घटती वोल्टता	
1.	0.0			
2.	0.1			
3.	0.2			
4.	0.3			
.	.			
.	.			

7. अब जेनर डायोड के कैथोड को विद्युत् प्रदाय के धनात्मक सिरे से और एनोड को ऋणात्मक सिरे से जोड़कर बायसन को उलट दें। यह विन्यास चित्र 6.3ख में दिखाया गया है। ध्यान दें कि यहां भी, आपको एक मिलीऐमीटर का उपयोग करना होगा।

8. शून्य वोल्ट से वोल्टता आपूर्ति शुरू करें और 0.5 V के चरणों में वोल्टता बढ़ाएं। जेनर डायोड के पार वोल्टता और परिपथ में प्रवाहित संगत धारा को नोट करें।
9. प्रेक्षण तालिका 6.2 में अपने पाठ्यांकों को दर्ज करें।
10. जेनर डायोड के अग्रदिशिक और पश्चदिशिक I - V अभिलक्षणिक वक्र खींचें। क्या आपके वक्र चित्र 6.2 में दर्शाए गए I - V अभिलक्षणिकों से मेल खाते हैं?

प्रेक्षण सारणी 6.2: पश्चदिशिक बायसित जेनर डायोड के I - V अभिलक्षणिक

क्रम सं.	पश्चदिशिक वोल्टता (V)	पश्चदिशिक धारा (mA)		माध्य पश्चदिशिक धारा (mA)
		बढ़ती वोल्टता	घटती वोल्टता	
1.	0.0			
2.	0.5			
3.	1.0			
.	.			
.	.			
.	.			

परिणाम: नी-वोल्टता = ...V
भंजन वोल्टता = ...V

जेनर डायोड पर प्रयोग करने के बाद, अब आप प्रकाश उत्सर्जक डायोड के अभिलक्षणिकों का अध्ययन करें।

सारणी 6.3: कुछ प्रतिरूपी LED पदार्थ और LED से उत्पन्न प्रकाश के रंग (nm में तरंग-दैर्घ्य)

6.3 प्रकाश उत्सर्जक डायोड (LED) के I - V अभिलक्षणिक

LED पदार्थ	रंग
गैलियम फॉस्फाइड	लाल (610-760)
गैलियम आर्सेनाइड फॉस्फाइड	पीला (570-590)
गैलियम इंडियम फॉस्फाइड	हरा (500-570)
इंडियम गैलियम नाइट्राइड	बैंगनी (400-450)

प्रकाश उत्सर्जक डायोड या LED एक p - n संधि डायोड होता है जो अग्रदिशिक बायसन में प्रकाश उत्सर्जित करता है। भारी मात्रा में मादन किए हुए विशेष यौगिक अर्धचालकों का उपयोग करके LED का निर्माण किया जाता है। भारी मादन के कारण, LED में अवक्षय क्षेत्र बहुत संकीर्ण होता है। संधि क्षेत्र में इलेक्ट्रॉन और विवर पुनःसंयोजन करते हैं और प्रकाश उत्सर्जित करते हैं क्योंकि इन पदार्थों में प्रकाश उत्सर्जन के लिए उपयुक्त प्रत्यक्ष बैंड अंतराल होते हैं। इनमें से कुछ पदार्थों को उनके द्वारा उत्पादित प्रकाश के रंगों के साथ सारणी 6.3 में सूचीबद्ध किया गया है।

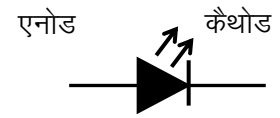
आपने अर्धचालकों और p - n संधि डायोड में इलेक्ट्रॉन-विवर युग्मों के निर्माण और पुनःसंयोजन के बारे में सीखा है। दृश्य क्षेत्र में फोटॉन की ऊर्जा 2 से 3 eV के अनुरूप होती है।

गैलियम आर्सेनाइड फॉस्फाइड (GaAsP) और गैलियम फॉस्फाइड (GaP) जैसे यौगिक अर्धचालकों, जिनमें प्रत्यक्ष बैंड अंतराल होता है, से बने p - n संधि डायोड में जब

इलेक्ट्रॉन-विवर युग्म संकीर्ण संधि क्षेत्र में पुनःसंयोजन करते हैं तब ऊर्जा (बजाय ऊष्मा के) प्रकाश के रूप में उत्सर्जित होती है। गैलियम आर्सेनाइड आदि जैसे अर्धचालक पदार्थों के उपयुक्त मादन द्वारा लाल, हरे, पीले, नारंगी, बैंगनी प्रकाश, या अवरक्त विकिरण उत्सर्जित करने वाले LED का उत्पादन किया जा सकता है। इन रंगों को आपने त्योहारों की रोशनी में लगाई जाने वाली LED की लड़ियों में देखा होगा।

एक LED का प्रतीक चित्र 6.4क में दिखाया गया है। सभी संधि डायोडों की तरह, LED में भी एक एनोड और एक कैथोड टर्मिनल होता है। चित्र 6.4ख में दिए गए फोटोग्राफ में विशिष्ट LED दिखाए गए हैं। आप देखेंगे कि LED के दो अग्र (टर्मिनल तार) असमान लंबाई के हैं। लंबा टर्मिनल एनोड को इंगित करता है और छोटा कैथोड को।

LED मूल रूप से एक अग्रदिशिक बायसित p - n संधि डायोड होता है जिसमें अवक्षय क्षेत्र की चौड़ाई और परिणामी रोधिका विभव कम होते हैं। अतः, n -क्षेत्र से इलेक्ट्रॉन तथा p -क्षेत्र से विवर विपरीत प्रकार के क्षेत्र में अधिक आसानी से प्रवाहित होते हैं। इस प्रकार, बाह्य वोल्टता के अनुप्रयोग द्वारा अल्पसंख्यक आवेश वाहकों को प्रभावी तौर पर संधि के पार अंतःक्षिप्त किया जाता है और धारा उत्पन्न होती है। अग्रदिशिक बायसित LED में विपरीत प्रकार के क्षेत्र में अल्पसंख्यक आवेश वाहकों की बड़ी हुई सांद्रता के परिणामस्वरूप बैंड अंतराल के पार आवेशों का पुनःसंयोजन होता है और फोटॉनों के रूप में ऊर्जा के उत्सर्जन होता है।



(क)

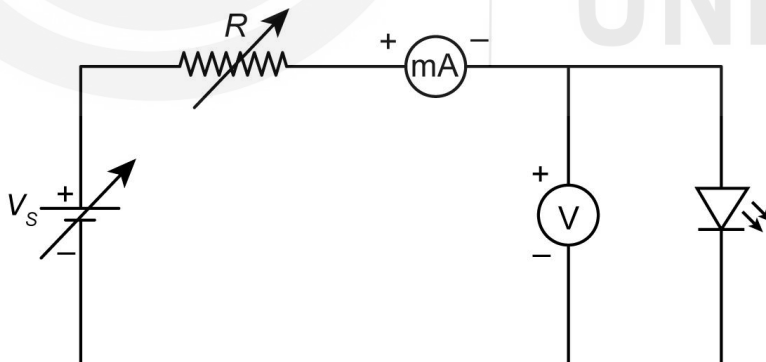


(ख)

चित्र 6.4: LED का क) प्रतीक; ख) फोटोग्राफ।

आपको ध्यान रखना चाहिए कि **LED को केवल अग्रदिशिक बायसन में ही प्रचालित किया जाता है। पश्चदिशिक बायसन में प्रचालित करने पर LED क्षतिग्रस्त हो सकता है।**

LED के I - V अभिलक्षणिकों का मापन करने के लिए एक अग्रदिशिक बायसन परिपथ बनाएं जैसा कि चित्र 6.5 में दिखाया गया है।



चित्र 6.5: LED के अग्रदिशिक बायसित I - V अभिलक्षणिकों को मापने के लिए परिपथ।

अग्रदिशिक बायसित जेनर डायोड के लिए उपयोग की जाने वाली क्रिया-विधि का अनुसरण करते हुए, एक LED के I - V अभिलक्षणिकों को मापें और प्रेक्षण सारणी 6.4 में वोल्टता और धारा के प्रेक्षणों को दर्ज करें। आप 0.2 V के चरणों में वोल्टता की वृद्धि कर सकते हैं।

आप देखेंगे कि आरंभ में, धारा काफी कम है और LED नहीं चमकता है। लेकिन जैसे-जैसे वोल्टता बढ़ती है, धीरे-धीरे धारा बढ़ने लगती है और साथ ही साथ LED भी

चमकने लगता है। प्रेक्षण सारणी 6.4 में, आपको LED की द्युति (brightness) को भी बिना चमक, मंद, मध्यम उज्ज्वल, उज्ज्वल आदि के रूप में दर्ज करना चाहिए।

प्रेक्षण सारणी 6.4: अग्रदिशिक बायसित LED के अभिलक्षणिक

अध्ययन किए जा रहे LED का रंग :

क्रम सं.	अग्रदिशिक वोल्टता (V)	अग्रदिशिक धारा (mA)		माध्य अग्रदिशिक धारा (mA)	LED द्युति
		बढ़ती वोल्टता	घटती वोल्टता		
1.	0.0				
2.	0.2				
3.	0.4				
4.	0.6				
.	.				

अब अलग रंग का एक LED लें और परिपथ में जोड़ें। इसके I - V अभिलक्षणिकों को मापें। एक प्रेक्षण सारणी में जिसे आप स्वयं तैयार करेंगे प्रेक्षणों को दर्ज करें।

यदि उपलब्ध हो तो एक और रंगीन LED के लिए इस प्रक्रिया को दोहराएं।

सभी अग्रदिशिक बायसित LED के I - V अभिलक्षणिकों को एक ही ग्राफ पेपर पर आरेखित करें।

प्रत्येक रंग के LED के लिए नी वोल्टता का निर्धारण करें और परिणामों में इनको लिखें। प्रयोग के पहले भाग में मापी गई जेनर डायोड की नी वोल्टता से उनकी नी वोल्टता की तुलना करें।

परिणाम

LED क्रमांक	LED का रंग	नी वोल्टता
1		
2		
3		
जेनर डायोड	-----	

सावधानियां

1. LED के एनोड और कैथोड टर्मिनलों को ठीक से पहचानें।
2. अग्रदिशिक और पश्चदिशिक बायसित जेनर डायोड के प्रेक्षणों के लिए परिपथ को सावधानी से जोड़ें।
3. सुनिश्चित करें कि आप परिपथ में प्रतिरोधक के उचित मान का उपयोग करते हैं, ताकि डायोड में धारा इसकी अधिकतम निर्दिष्ट सीमा से अधिक न हो।
4. LED को केवल अग्रदिशिक बायसन में ही जोड़ें।

CE विधा में ट्रांजिस्टर अभिलक्षणिकों का अध्ययन और CE प्रवर्धक का डिज़ाइन

इकाई की रूपरेखा

7.1	परिचय अपेक्षित कौशल	7.4	CE प्रवर्धक का डिज़ाइन BJT प्रवर्धक परिपथ का बायसन सार्वत्रिक बायस विन्यास लिए परिपथ घटकों का निर्धारण प्रवर्धक की लब्धि और आवृत्ति अनुक्रिया
7.2	ट्रांजिस्टर के मूलभूत तत्वों का पुनरावलोकन ट्रांजिस्टर के विन्यास		
7.3	ट्रांजिस्टर के टर्मिनलों की पहचान		
7.4	CE विन्यास में ट्रांजिस्टर के अभिलक्षणिक निवेश अभिलक्षणिक निर्गम अभिलक्षणिक अंतरण अभिलक्षणिक		परिशिष्ट 7क: कुछ आम ट्रांजिस्टर पैकेज

7.1 परिचय

पिछले प्रयोग में आपने ज़ेनर डायोड और LED के I - V अभिलक्षणिकों को आरेखित करना सीखा। एक अधिक उपयोगी अर्धचालक युक्ति द्विध्रुवी संधि ट्रांजिस्टर (BJT) है। ट्रांजिस्टर हमारे दैनिक जीवन में गैस लाइट और खिलौनों से लेकर प्रवर्धकों, रेडियो सेट और टीवी तक में प्रयुक्त होते हैं। वास्तव में,

उनका उपयोग लगातार बढ़ रहा है। स्वचन युक्तियों के रूप में इनका उपयोग सड़कों पर वाहनों के यातायात को नियंत्रित करने के लिए किया जा सकता है। ये कंप्यूटर, अंतरिक्ष वाहनों, बिजली प्रणालियों, उपग्रहों और संचार के प्रमुख तत्व हैं। एक मायने में, ट्रांजिस्टर ने एक क्रांति ला दी है, जिसने प्रौद्योगिकी को उन्नत करने और दक्षता में सुधार करने में मदद की है।

अर्धचालक युक्ति का इलेक्ट्रॉनिकी परिपथ में व्यावहारिक उपयोग उसके धारा और वोल्टता (I - V) संबंधों पर निर्भर करता है क्योंकि ये परिपथ के डिजाइनर और तकनीशियन को महत्वपूर्ण जानकारी देते हैं। इसलिए, पहली महत्वपूर्ण बात यह है कि एक ट्रांजिस्टर पर लागू वोल्टता पर वह कैसे अनुक्रिया करता है? क्या यह अनुक्रिया रैखिक होती है? अपने स्कूल के भौतिकी पाठ्यक्रम में आपने सीखा है कि एक प्रतिरोधक के लिए अभिलक्षणिक वक्र (I - V आरेख) मूल बिंदु से गुजरने वाली एक सीधी रेखा होती है। यह ओम के नियम की अभिव्यक्ति है। p - n संधि डायोड के अभिलक्षणिक वक्र अरैखिक होते हैं। अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र (BPHEL-143) नामक पाठ्यक्रम की इकाई 4 में आपने ट्रांजिस्टर के निवेश-निर्गम I - V अभिलक्षणिकों के बारे में पढ़ा है। इस प्रयोग में आप उभयनिष्ठ-उत्सर्जक विधा में एक ट्रांजिस्टर के लिए अभिलक्षणिक वक्र प्राप्त करेंगे और धारा लब्धि, निवेश प्रतिरोध और निर्गम प्रवेश्यता परिकलित करेंगे।

ट्रांजिस्टर का सबसे अधिक अनुप्रयोग प्रवर्धक परिपथ में होता है। इसलिए, यह उपयुक्त है कि आप एक बुनियादी प्रवर्धक परिपथ का अध्ययन करें। आप उभयनिष्ठ-उत्सर्जक प्रवर्धक को डिजाइन और इसके निष्पादन की जांच करना सीखेंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद आप :

- ❖ उभयनिष्ठ-उत्सर्जक (CE) विन्यास में आधार और उत्सर्जक के बीच विभवांतर पर आधार धारा की निर्भरता (निवेश अभिलक्षणिक) का अध्ययन कर सकेंगे;
- ❖ उभयनिष्ठ-उत्सर्जक (CE) विन्यास में संग्राही और उत्सर्जक के बीच विभवांतर पर संग्राही धारा की (निवेश अभिलक्षणिक) निर्भरता का अध्ययन कर सकेंगे;
- ❖ CE -विन्यास में संग्राही धारा और आधार धारा के बीच संबंध (अंतरण अभिलक्षणिकों) की जांच कर सकेंगे;
- ❖ अभिलक्षणिक वक्रों में धारा लब्धि, निवेश प्रतिरोध और निर्गम प्रवेश्यता का परिकलन कर सकेंगे;
- ❖ सार्वत्रिक बायस विन्यास में CE प्रवर्धक का परिपथ बना सकेंगे;
- ❖ उभयनिष्ठ-उत्सर्जक विन्यास में RC -युग्मित श्रव्य आवृत्ति प्रवर्धक समायोजित कर सकेंगे; और
- ❖ प्रवर्धक के वोल्टता प्रवर्धन कारक का निर्धारण कर सकेंगे।

इस प्रयोग को करने के लिए, आपको निम्नलिखित उपकरणों की आवश्यकता होगी।

आवश्यक उपकरण

ट्रांजिस्टर अभिलक्षणिकों के लिए :

दो निम्न परास (0-3V और 0-15V) वाले परिवर्तनीय विद्युत् प्रदाय; बहुलमापी बहु परिसर सूक्ष्मऐमीटर (100 μ A तक), दो बहु-परिसर मिलीऐमीटर (100mA तक), दो बहु-परिसर वोल्टमीटर, BC107 (या और कोई) $n-p-n$ ट्रांजिस्टर (साकेट के साथ), दो 2.5 k Ω /2W परिवर्ती प्रतिरोधक (पोटेन्शियोमीटर), एक (500-1000) Ω का परिवर्ती प्रतिरोधक, संबंधन तार, प्रयोग पट्ट या ट्रांजिस्टर अभिलक्षणिक किट।

उभयनिष्ठ उत्सर्जक प्रवर्धक के डिज़ाइन के लिए :

BJT (श्रव्य आवृत्ति $n-p-n$ ट्रांजिस्टर), 4 चुने हुए मानों के $\frac{1}{2}$ W प्रतिरोधक, 3 विद्युत्-अपघटनी, संधारित्र (10 μ F; >16V), सिग्नल जनित्र, CRO, dc विद्युत्-प्रदाय, प्रयोग पट्ट, संबंधन तार।

7.2 ट्रांजिस्टर के मूलभूत तत्वों का पुनरावलोकन

पाठ्यक्रम BPHE-143 की इकाई 3 और 4 में आपने ट्रांजिस्टर के बारे में मूल अवधारणाओं जैसे इसकी संरचना और कार्य-प्रणाली का अध्ययन किया है। उन इकाइयों में आप ट्रांजिस्टर के निम्नलिखित आवश्यक प्राचलों से परिचित हो गए हैं।

ट्रांजिस्टर का dc अल्फा इंगित करता है कि संग्राही धारा (I_C) और उत्सर्जक धारा (I_E) कितनी करीब हैं। इसे निम्नलिखित रूप में परिभाषित किया जाता है :

$$\alpha_{dc} = \frac{I_C}{I_E} \quad (7.1)$$

dc अल्फा को बृहत् सिग्नल धारा लब्धि भी कहते हैं। आप जानते हैं कि α_{dc} का मान लगभग 1 के बराबर होता है लेकिन हमेशा 1 से कम होता है।

इसी तरह, हम संग्राही धारा को आधार धारा से संबंधित कर सकते हैं। इसे ट्रांजिस्टर के dc बीटा के रूप में जाना जाता है :

$$\beta_{dc} = \frac{I_C}{I_B} \quad (7.2)$$

बीटा, उभयनिष्ठ-उत्सर्जक विन्यास में ट्रांजिस्टर की धारा लब्धि को दर्शाता है। β_{dc} का मान 1 से काफी बड़ा होता है।

क्योंकि उत्सर्जक धारा, संग्राही धारा और आधार धारा का योग होती है, इसलिए हम लिख सकते हैं :

$$I_E = I_C + I_B$$

$$\text{या} \quad \frac{I_E}{I_C} = 1 + \frac{I_B}{I_C} \quad (7.3)$$

α_{dc} और β_{dc} के पदों में हम इसे निम्नवत् लिख सकते हैं :

$$\frac{1}{\alpha_{dc}} = 1 + \frac{1}{\beta_{dc}}$$

या

$$\beta_{dc} = \frac{\alpha_{dc}}{1 - \alpha_{dc}} \quad (7.4)$$

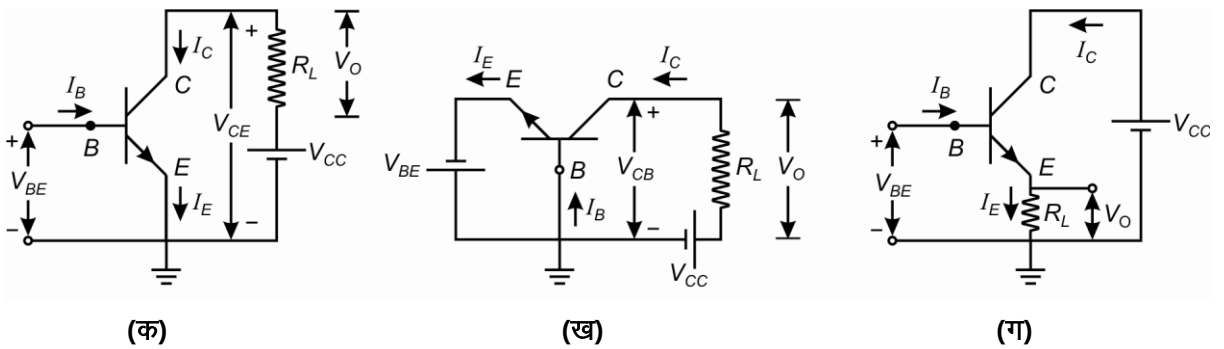
पाठ्यक्रम BPHE-143 में, आपने परिपथ में ट्रांजिस्टर के विभिन्न विन्यासों के बारे में पढ़ा है।

7.2.1 ट्रांजिस्टर के विन्यास

ट्रांजिस्टर एक दो-सिरे वाली युक्ति है। यह एक निवेश (सिग्नल) लेकर एक निर्गम (सिग्नल) दे सकता है। निवेश और निर्गम दोनों के लिए दो टर्मिनलों की आवश्यकता होती है। यह एक ट्रांजिस्टर में तीन टर्मिनलों में से एक को उभयनिष्ठ बनाकर किया जा सकता है। ट्रांजिस्टर के ऐसे विन्यास जिनमें एक टर्मिनल, निवेश और निर्गम, दोनों के लिए उभयनिष्ठ है, चित्र 7.1 में दिखाए गए हैं :

- जब उत्सर्जक निवेश और निर्गम परिपथ, दोनों के लिए उभयनिष्ठ होता है, तो हमें उभयनिष्ठ उत्सर्जक (CE) विन्यास प्राप्त होता है (चित्र 7.1क);
- जब आधार, निवेश और निर्गम परिपथ, दोनों के लिए उभयनिष्ठ होता है, तो हमें उभयनिष्ठ आधार (CB) विन्यास प्राप्त होता है (चित्र 7.1ख); और
- जब संग्राही, निवेश और निर्गम परिपथ, दोनों के लिए उभयनिष्ठ होता है, तो हमें उभयनिष्ठ संग्राही (CC) विन्यास प्राप्त होता है (चित्र 7.1ग)।

इनमें से प्रत्येक विन्यास में, ट्रांजिस्टर अभिलक्षणिक अद्वितीय होते हैं। CE विन्यास का व्यापक रूप से उपयोग किया जाता है क्योंकि यह वोल्टता, धारा और शक्ति लब्धि प्रदान करता है। CB विन्यास में, ट्रांजिस्टर का उपयोग निरंतर धारा स्रोत के रूप में किया जा सकता है जबकि CC विन्यास का उपयोग अक्सर प्रतिबाधा सुमेलन (impedance matching) के लिए किया जाता है।



चित्र 7.1: ट्रांजिस्टर विन्यास क) CE; ख) CB; ग) CC।

प्रत्येक विन्यास के लिए हम तीन अलग-अलग अभिलक्षणिकों को आरेखित कर सकते हैं: क) निवेश अभिलक्षणिक; ख) निर्गम अभिलक्षणिक; और ग) स्थानांतरण अभिलक्षणिक जो ली गई भौतिक राशियों पर आधारित हैं।

सारणी 7.1 में तीनों विन्यासों के विभिन्न अभिलक्षणिकों से संबंधित भौतिक राशियां और और ट्रांजिस्टर नियतांक दिए गए हैं। जब प्राचल के रूप में V_{CE} हो।

7.1: ट्रांजिस्टर के विभिन्न अभिलक्षणिकों में भौतिक राशियां

विन्यास	निवेश अभिलक्षणिक	निर्गम अभिलक्षणिक	अंतरण अभिलक्षणिक	महत्वपूर्ण ट्रांजिस्टर नियतांक
CE	V_{BE} और I_B जब प्राचल के रूप में V_{CE} हो।	V_{CE} और I_C जब प्राचल के रूप में I_B हो।	I_B और I_C	धारा लब्धि, β
CB	V_{BE} और I_E जब प्राचल के रूप में V_{CB} हो।	V_{CB} और I_C जब प्राचल के रूप में I_E हो।	I_E और I_C	बृहत् सिग्नल धारा लब्धि, α
CC	V_{CB} और I_B जब प्राचल के रूप में V_{CE} हो।	V_{CE} और I_E जब प्राचल के रूप में I_B हो।	I_B और I_E	

प्रयोग शुरू करने से पहले, आपके लिए यह जानना आवश्यक है कि दिए गए ट्रांजिस्टर के आधार, उत्सर्जक और संग्राही टर्मिनलों को कैसे पहचाना जाता है। अब आप इसके बारे में सीखेंगे।

7.3 ट्रांजिस्टर के टर्मिनलों की पहचान

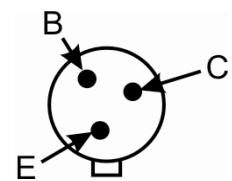
एक ट्रांजिस्टर आम तौर पर धातु के आवरण में रखा जाता है। यह आवरण इलेक्ट्रॉनों के प्रवाह के कारण उत्पन्न ऊष्मा का परिवेश में विकिरण कर देता है। इस आवरण पर एक छोटा सा खांचा (notch) होता है और खांचे के पास वाला टर्मिनल उत्सर्जक होता है। अन्य दो टर्मिनलों की पहचान करने के लिए, ट्रांजिस्टर को उल्टें। चित्र 7.2 देखकर, आप आसानी से आधार और संग्राही की पहचान कर सकते हैं। (ट्रांजिस्टर के कुछ अन्य पैकेज परिशिष्ट 7क में दिखाए गए हैं)।

β के मान को मापने के लिए प्रायः अंकीय बहुलमापी में खांचे बने होते हैं। इन खांचों में ट्रांजिस्टर के टर्मिनल डालने से इसके β का मान बहुलमापी के पैनल पर प्रदर्शित होता है। आम तौर पर β का मान 50 से 150 तक होता है और उपयोग के आधार पर, उचित β मान के ट्रांजिस्टर को चुना जा सकता है। BC107 और BC108 जैसे आम तौर पर उपयोग किए जाने वाले ट्रांजिस्टर $n-p-n$ ट्रांजिस्टर हैं जिनके β का मान लगभग 100 होता है।

अब आप एक बोध प्रश्न का उत्तर दें।

बोध प्रश्न 1 - एक ट्रांजिस्टर की पहचान

एक बहुलमापी का उपयोग करके आप $n-p-n$ और $p-n-p$ ट्रांजिस्टरों में कैसे भेद कर सकते हैं?



चित्र 7.2: तल के दृश्य में ट्रांजिस्टर के टर्मिनलों की पहचान।

इस प्रयोग में आप ट्रांजिस्टर के CE विन्यास में कार्य करेंगे।

7.4 CE -विन्यास में ट्रांजिस्टर के अभिलक्षणिक

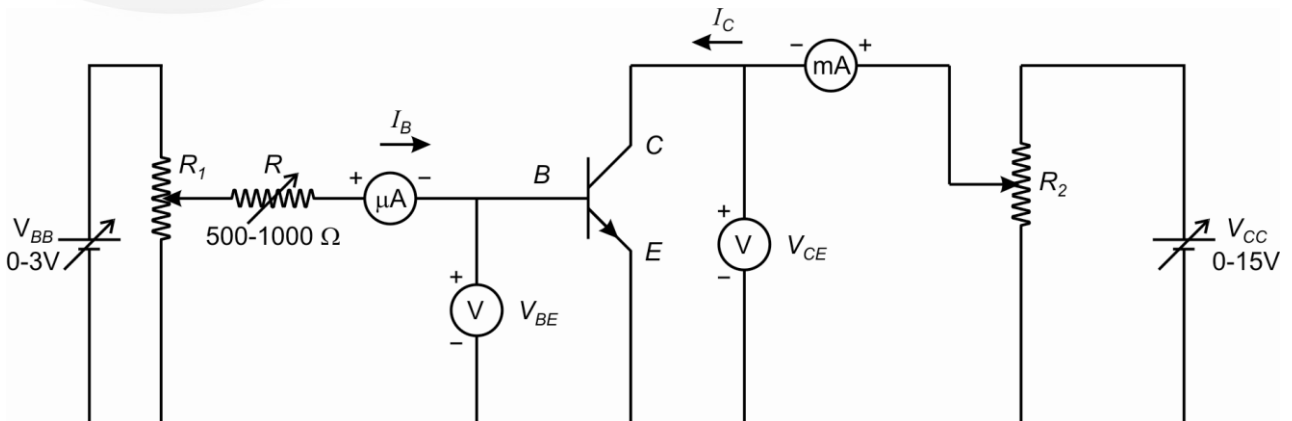
सबसे पहले, ऊपर दिए गए चरणों का अनुसरण करते हुए दिए गए ट्रांजिस्टर के उत्सर्जक, आधार और संग्राही की पहचान करें। इसके बाद, एक बहुलमापी का उपयोग करके जांच लें कि ट्रांजिस्टर ठीक से काम कर रहा है; अर्थात्, यह जांच लें कि उत्सर्जक-आधार और संग्राही-आधार संधियां ठीक हैं। अब, निवेश और निर्गम अभिलक्षणिकों को प्राप्त करने के लिए नीचे दी गई कार्य-विधि का अनुसरण करें।

7.4.1 निवेश अभिलक्षणिक

1. चित्र 7.3 के अनुसार परिपथ संबंधन करें। V_{BB} एक परिवर्तनीय 0-3V का dc वोल्टता स्रोत और V_{CC} की एक परिवर्तनीय 0-15V का dc वोल्टता स्रोत है। R_1 और R_2 2.5 k Ω /2W के पोटेंशियोमीटर हैं, और R एक परिवर्तनीय प्रतिरोधक है।

यदि आपको एक ट्रांजिस्टर किट दी जाती है, तो सुनिश्चित करें कि चित्र 7.3 में दिया गया मूल परिपथ ठीक से कार्य कर रहा है। (यदि आपको एक $p-n-p$ ट्रांजिस्टर दिया जाता है, तो आपको बैटरी और विभिन्न मीटरों की ध्रुवाएं व्युत्क्रमित करनी होंगी।) पोटेंशियोमीटर R_1 और R_2 का उपयोग करके आप क्रमशः आधार और संग्राही परिपथों में वोल्टता को समायोजित कर सकते हैं।

2. संग्राही-उत्सर्जक वोल्टता (V_{CE}) को शून्य वोल्ट पर रखें।
3. V_{BE} को 0 से 0.1V के चरणों में बदलें और I_B का (μA में) प्रेक्षण करें। प्रेक्षण सारणी 7.2 में अपने प्रेक्षण दर्ज करें। जब तक $V_{BE} < 0.5V$ है, आपको कोई मापने योग्य आधार धारा नहीं प्राप्त होगी, अर्थात्, $I_B = 0$ ।
4. जब V_{BE} लगभग 0.5V या 0.6V तक पहुंचेगा तब लगभग 2 μA की आधार धारा प्रवाहित होगी। इसके बाद वोल्टता में किंचित वृद्धि के साथ (जैसे, 0.1V), आधार धारा, I_B में तेजी से वृद्धि (20 μA या अधिक) हो सकती है। तब वोल्टता को और नहीं बढ़ाया जाना चाहिए।

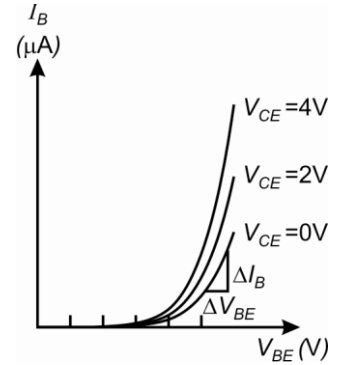


चित्र 7.3: CE विन्यास में $n-p-n$ ट्रांजिस्टर के अभिलक्षणिकों के निर्धारण के लिए परिपथ आरेख।

5. अब R_2 को परिवर्तित करके V_{CE} के कुछ और मानों के लिए (मान लीजिए = 2V, 4V, 6V आदि) चरण 3 और 4 को दोहराएं। ध्यान दें कि किसी भी स्थिति में V_{CE} 12V से अधिक नहीं होना चाहिए।

प्रेक्षण सारणी 7.2: CE-विन्यास में एक ट्रांजिस्टर के निवेश अभिलक्षणिक

V_{BE} (V)	I_B (μA)			
	$V_{CE} = 0$	$V_{CE} = 2V$	$V_{CE} = 4V$	$V_{CE} = 6V$
0.1				
0.2				
0.3				
0.4				
0.5				
0.6				



चित्र 7.4: CE-विन्यास में ट्रांजिस्टर के प्रतिरूप निवेश अभिलक्षणिक।

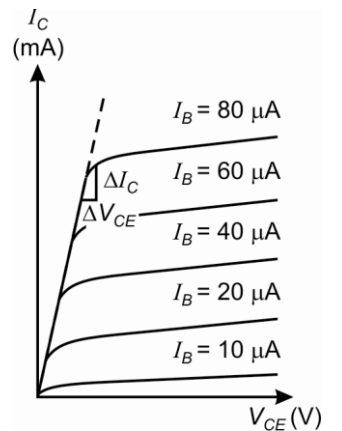
अब I_B को y -अक्ष और V_{BE} को x -अक्ष के अनुदिश लेकर V_{CE} के प्रत्येक मान के लिए वक्र खींचें, जैसा कि चित्र 7.4 में दिखाया गया है। इन्हें निवेश अभिलक्षणिक कहते हैं। रैखिक भाग में एक उपयुक्त बिंदु का चयन करें और एक स्पर्श रेखा खींचकर उस बिंदु पर इसकी प्रवणता परिकलित करें। इससे आपको निवेश प्रतिरोध का मान प्राप्त होगा, जिसे निम्नलिखित रूप में परिभाषित किया जाता है : $h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B}$, जहां ΔV_{BE} और ΔI_B उत्सर्जक वोल्टता और आधार धारा में हुए लघु परिवर्तनों को दर्शाते हैं।

परिणाम : दिए गए ट्रांजिस्टर के लिए निवेश प्रतिरोध, $h_{ie} = \dots\dots\dots \Omega$ है।

7.4.2 निर्गम अभिलक्षणिक

निर्गम अभिलक्षणिक प्राप्त करने के लिए भी, आप चित्र 7.3 में दिखाए गए परिपथ का उपयोग करें और नीचे दिए गए चरणों का अनुसरण करें :

1. R_1 और R को इस प्रकार समायोजित करें कि आधार धारा I_B का मान $20\mu A$ प्राप्त हो।
2. R_2 को परिवर्तित करके V_{CE} के मान को $0.5V$ के चरणों में 0 से $10V$ तक परिवर्तित करें।
3. हर बार संग्राही धारा I_C मापें और इसे प्रेक्षण सारणी 7.3 में दर्ज करें।
4. $I_B = 40\mu A$, $60\mu A$, और $80\mu A$ के लिए चरण 2 और 3 दोहराएं। सुनिश्चित करें कि ट्रांजिस्टर में प्रवाहित अधिकतम आधार धारा अनुमतांक धारा से अधिक नहीं हैं।
5. I_B के विभिन्न मानों के लिए V_{CE} बनाम I_C आलेख खींचें। I_B के प्रत्येक मान के लिए निष्कोण वक्र खींचें। ये निर्गम अभिलक्षणिक हैं। सामान्य ट्रांजिस्टर के प्रतिरूपी निर्गम अभिलक्षणिकों को चित्र 7.5 में दिखाया गया है।



चित्र 7.5: CE-विन्यास में ट्रांजिस्टर के प्रतिरूप निर्गम अभिलक्षणिक।

आप $h_{oe} = \frac{\Delta I_C}{\Delta V_{CE}}$ संबंध का उपयोग करके निर्गम प्रवेक्ष्यता परिकलित कर सकते हैं।

प्रेक्षण सारणी 7.3 : ट्रांजिस्टर के निर्गम अभिलक्षणिक

क्रम सं.	V_{CE} (V)	संग्राही धारा I_C (mA)			
		$I_B = 20\mu A$	$I_B = 40\mu A$	$I_B = 60\mu A$	$I_B = 80\mu A$
1.	0.0				
2.	0.5				
3.	1.0				
.	.				
.	.				
.	.				

परिणाम : दिए गए ट्रांजिस्टर के लिए निर्गम प्रवेक्ष्यता = ... Ω^{-1} .

7.4.3 अंतरण अभिलक्षणिक

अंतरण अभिलक्षणिक प्राप्त करने के लिए नीचे दिए गए चरणों का अनुसरण करें :

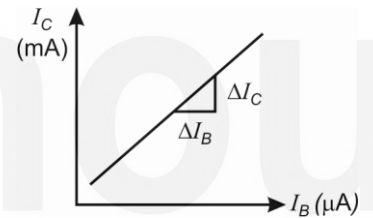
1. V_{CE} का मान 5.0 V रखें।
2. R_1 और R को समायोजित करके आधार धारा I_B को $10\mu A$ पर लाएं। संग्राही धारा I_C को मापकर इसे प्रेक्षण सारणी 7.4 में दर्ज करें।
3. आधार धारा को $15\mu A$ तक बढ़ाएं। क्या आप V_{CE} में परिवर्तन देखते हैं? यदि हां, तो आपको R_2 का समायोजन करके V_{CE} को 5.0V पर पुनर्स्थापित करें। फिर संग्राही धारा को नोट करें।
4. V_{CE} को 5.0V पर नियत रखकर $5\mu A$ के चरणों में I_B में $50\mu A$ तक वृद्धि करें। आपको हर बार R_2 का समायोजन करना पड़ सकता है। संग्राही धारा माप कर अपने प्रेक्षणों को प्रेक्षण सारणी 7.4 में दर्ज करें।
5. इसके बाद V_{CE} को 6.0V पर नियत करें और चरणों 2 से 4 को दोहराएं।
6. समय उपलब्ध हो तो आप V_{CE} को 4.0V पर रखकर उपरोक्त कार्य-विधि को दोहरा सकते हैं।

प्रेक्षण सारणी 7.4: ट्रांजिस्टर के अंतरण अभिलक्षणिक

क्रम सं.	$I_B (\mu A)$	संग्राही धारा $I_C (mA)$	
		$V_{CE} = 5.0V$	$V_{CE} = 6.0V$
1.	10		
2.	15		
3.	20		
.	.		
.	.		
.	.		
.	.		
.	.		

7. अब I_B को x -अक्ष के अनुदिश और I_C को y -अक्ष के अनुदिश लेकर V_{CE} के विभिन्न मानों के लिए आलेख खींचें। प्रेक्षित बिंदुओं से होकर जाने वाला एक निष्कोण श्रेष्ठतम आसंजन वक्र (best-fit smooth curve) खींचें। हम उम्मीद करते हैं कि आपको चित्र 7.6 में दिखाई गई सरल रेखा के समान आरेख प्राप्त होगा। निम्नलिखित संबंध का उपयोग करके धारा लब्धि परिकलित करें :

$$\beta = h_{fe} = \frac{\Delta I_C}{\Delta I_B}$$



चित्र 7.6: CE-विन्यास में ट्रांजिस्टर के अंतरण अभिलक्षणिक।

परिणाम: दिए गए ट्रांजिस्टर के लिए धारा लब्धि =.....

प्रयोग के इस भाग में ट्रांजिस्टर अभिलक्षणिकों को प्राप्त करने के बाद, अब आप अगले भाग में उभयनिष्ठ उत्सर्जक प्रवर्धक डिज़ाइन करने के लिए एक प्रयोग कर सकते हैं।

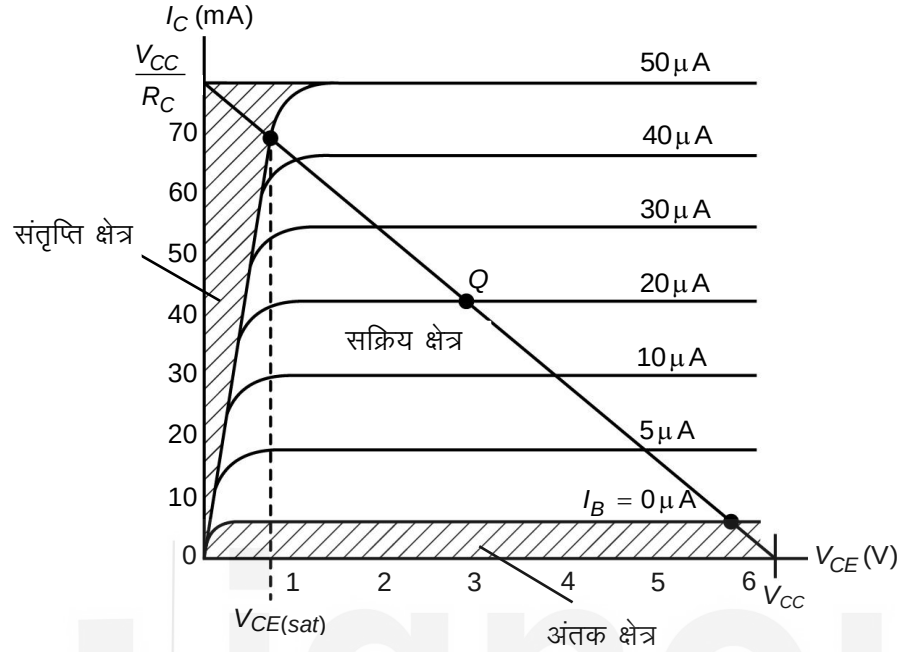
7.5 CE प्रवर्धक का डिज़ाइन

प्रयोग के इस भाग में आप $n-p-n$ ट्रांजिस्टर के सार्वत्रिक बायस में CE प्रवर्धक का परिपथ डिज़ाइन करेंगे और उसे बनाएंगे। इसके लिए पहले हम एक ट्रांजिस्टर के उभयनिष्ठ उत्सर्जक विन्यास में सार्वत्रिक बायसन परिपथ को दोहराते हैं। तब आप प्रवर्धक परिपथ के निर्माण के लिए आवश्यक प्रतिरोधकों और संधारित्रों के मान निर्धारित करेंगे। यहां हम एक उदाहरण देकर समझाएंगे कि घटक मानों का परिकलन कैसे किया जाता है। हालांकि आपको अपनी प्रयोगशाला में उपलब्ध ट्रांजिस्टर, शक्ति प्रदाय आदि के विनिर्देशों (specifications) के आधार पर परिकलनों को संशोधित करना पड़ सकता है।

7.5.1 BJT प्रवर्धक परिपथ का बायसन

आप अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र पाठ्यक्रम (BPHE-143) की इकाई 4 के भाग 4.3 में पढ़ चुके हैं कि चित्र 7.7 में दिखाए गए उभयनिष्ठ उत्सर्जक विन्यास में ट्रांजिस्टर के निर्गम अभिलक्षणिकों के रेखिक क्षेत्र में ट्रांजिस्टर का प्रचालन

हो यह सुनिश्चित करने के लिए शांत प्रचालन बिंदु का सही चयन करना अति-महत्वपूर्ण होता है। यहां हम मानते हैं कि उत्सर्जक प्रतिरोधक R_E शून्य है।



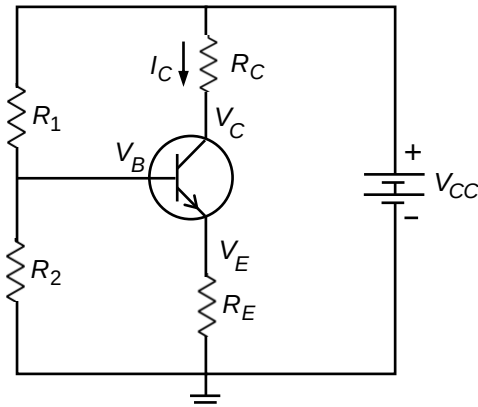
चित्र 7.7: उभयनिष्ठ उत्सर्जक विन्यास में BJT के निर्गम अभिलक्षणिक।

वास्तव में, शांत प्रचालन बिंदु Q का चयन ऐसे किया जाना चाहिए ताकि यह dc लोड लाइन के केंद्र में स्थित हो, अर्थात्

$$I_{CQ} = \frac{1}{2} \frac{V_{CC}}{R_C} \quad (7.5)$$

और $V_{CEQ} = V_{CC}/2 \quad (7.6)$

यह आरोपित ज्यावक्रीय निवेश सिग्नल (v_i) के धनात्मक और ऋणात्मक, दोनों अर्ध चक्रों में उचित व्यवहार सुनिश्चित करेगा। फिर भी एक और गंभीर रूप से महत्वपूर्ण बात यह है कि वास्तव में प्रचालन बिंदु तापमान में बदलाव के साथ बदलता है। यदि इसे नियंत्रित नहीं किया जाता है तो यह प्रवर्धक के निष्पादन को प्रभावित करता है। प्रचालन बिंदु में बदलाव को रोकने के लिए कई परिपथ व्यवस्थाएं डिज़ाइन की गई हैं। इन्हें **बायसन परिपथ** कहते हैं। इकाई 4 में आपने सीखा कि उभयनिष्ठ उत्सर्जक विन्यास में स्थिरता प्रदान करने के लिए सर्वोत्तम बायस परिपथ चित्र 7.8 में दिखाया गया सार्वत्रिक बायस परिपथ है।



चित्र 7.8: $n-p-n$ ट्रांजिस्टर के CE विन्यास के लिए सार्वत्रिक बायस।

Q बिंदु की स्थिरता प्राप्त करने के लिए हम उत्सर्जक और भौम के बीच प्रतिरोधक R_E जोड़ते हैं। R_E में प्रवाहित धारा के कारण वोल्टता-ह्रास होता है, जो आधार-उत्सर्जक संधि के अग्रदिशिक बायस को कम करने की दिशा में होता है। जब धारा I_C बढ़ती है (तापमान में वृद्धि जैसे कारणों से यह हो सकता है), तो R_E में धारा बढ़ती है। यह R_E के पार वोल्टता ह्रास को बढ़ाती है, जो आधार-उत्सर्जक संधि के अग्रदिशिक बायस को प्रभावी ढंग से कम करता है। परिणामतः, आधार धारा कम हो जाती है; इसलिए, संग्राही धारा भी कम हो जाती है। इस प्रकार, I_C में वृद्धि की क्षतिपूर्ति होती है।

यह वह परिपथ है जिसका उपयोग आप BJT का प्रवर्धक के रूप में अध्ययन करने के लिए करेंगे। एक उदाहरण के रूप में अब हम प्रतिरूपी विशिष्ट प्रवर्धक के प्रचालन के लिए परिपथ घटकों के मानों को निर्धारित करेंगे।

7.5.2 सार्वत्रिक बायस विन्यास के लिए परिपथ घटकों का निर्धारण

अब हम सार्वत्रिक बायस परिपथ में एक वर्ग A प्रवर्धक डिज़ाइन करते हैं। जैसा कि आपने पाठ्यक्रम BPHEET-143 की इकाई 4 में पढ़ा है, dc बायसन प्रवर्धक परिपथ का प्रचालन बिंदु Q निर्धारित करता है। उदाहरण के लिए, हम निम्नलिखित मान लेंगे :

$$\beta_{dc} = 100$$

यहां β_{dc} संग्राही धारा और आधार धारा का अनुपात ($\beta_{dc} = I_C / I_B$) है, अर्थात्, यह dc धारा लब्धि है।

हम आपूर्ति वोल्टता चुनते हैं :

$$V_{CC} = 12 \text{ V}$$

$$\text{और } R_C = 2 \text{ k}\Omega, R_E = 1 \text{ k}\Omega$$

$$\text{ताकि } R_C / R_E = 2$$

अब यदि हम शांत संग्राही-उत्सर्जक वोल्टता $V_{CC} / 2$ लेते हैं, तो शेष $V_{CC} / 2$ वोल्टता का $(R_E + R_C)$ के पार ह्रास होगा। इसलिए,

$$I_{CQ} = \frac{1}{2} \frac{V_{CC}}{R_C + R_E} \quad (7.7)$$

$$\therefore I_{CQ} = \frac{12 \text{ V}}{2(1 \text{ k}\Omega + 2 \text{ k}\Omega)} = 2 \text{ mA}$$

$$\text{और } I_{BQ} = I_{CQ} / \beta_{dc} = 2 \text{ mA} / 100 = 20 \mu\text{A} \quad (7.8)$$

$$\therefore I_{EQ} = I_{CQ} + I_{BQ} = 2.02 \text{ mA} \quad (7.9)$$

$$\text{और } V_{EQ} = R_E I_{EQ} = 2.02 \text{ V} \quad (7.10)$$

एक प्रतिरूपी सिलिकन ट्रांजिस्टर के लिए $V_{BE} = 0.7 \text{ V}$ मानने पर आधार वोल्टता,

$$V_{BQ} = V_{BE} + V_{EQ} = 0.7 \text{ V} + 2.02 \text{ V} = 2.72 \text{ V} \quad (7.11)$$

और बिना किसी बाह्य निवेश (ac) सिग्नल के निर्गम वोल्टता,

$$V_{CQ} = V_{CC} - R_C I_{CQ} = 12 \text{ V} - 4 \text{ V} = 8 \text{ V} \quad (7.12)$$

हम शांत (बिंदु) वोल्टता और धारा Q पादाक्षरों से दर्शाते हैं, जैसे कि V_{CEQ} और I_{CQ} आदि।

आपको यह सुनिश्चित करना चाहिए कि $V_{CQ} > V_{BQ}$ है; ($p-n-p$ BJT के लिए, $V_{CQ} < V_{BQ}$ होना चाहिए)।

अब R_1 और R_2 वाले परिपथ के लिए,

$$R_1(I + I_{BQ}) = V_{CC} - V_{BQ} \quad (7.13)$$

या

$$R_1(I + 20\mu A) = (12 - 2.72) = 9.28 \text{ V}$$

और

$$IR_2 = V_{BQ} = 2.72 \text{ V}$$

$$\frac{R_1}{R_2} \cdot \frac{(I + 20\mu A)}{I} = \frac{9.28}{2.72}$$

यदि हम $R_1 = nR_2$ मानते हैं, तो

$$n(I + 20 \times 10^{-6} \text{ A}) = 3.4I$$

ज़ाहिर है कि उपरोक्त समीकरण को संतुष्ट करने के लिए $n < 3.4$ होना चाहिए।

आइए, $n = 3$ लें।

तब

$$(3.4 - 3.0)I = 0.4I = 3 \times 20 \times 10^{-6} \text{ A}$$

या

$$I = (3 \times 20 \times 10^{-6} / 0.4) \text{ A} \\ = 150 \mu A$$

इसलिए,

$$R_2 = \frac{V_{BQ}}{I} = \frac{2.72 \text{ V}}{150 \times 10^{-6} \text{ A}} = 18.1 \text{ k}\Omega$$

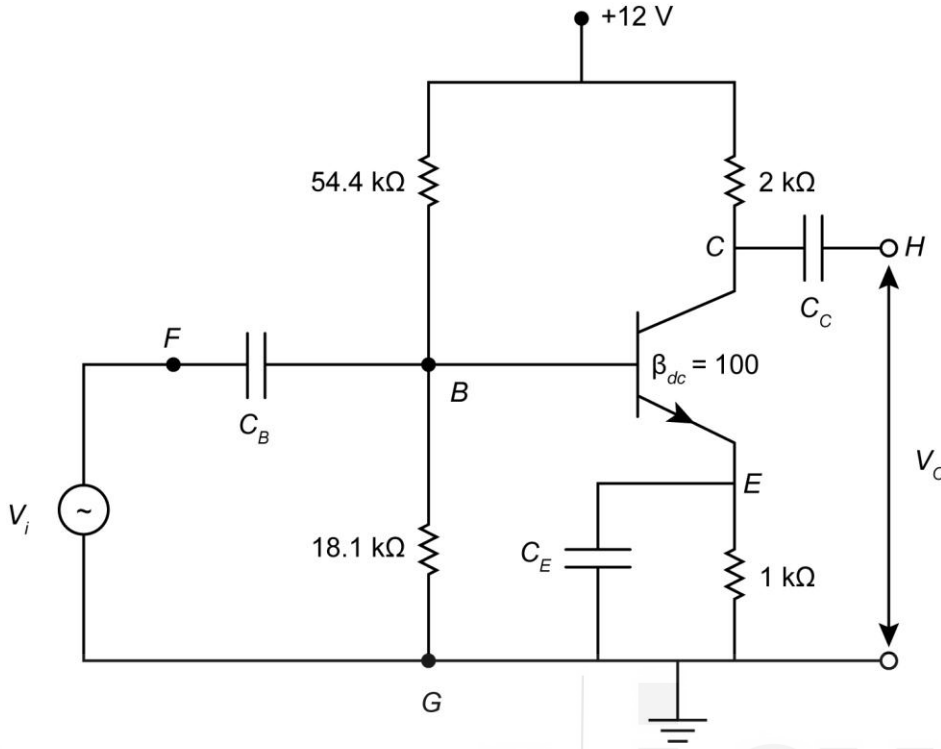
और

$$R_1 = nR_2 = 3 \times 18.1 \text{ k}\Omega = 54.3 \text{ k}\Omega$$

इस तरह हमने सभी प्रतिरोधक घटकों का चयन कर लिया है। अब हमें निम्नलिखित संधारित्र भी परिपथ में जोड़ने हैं :

- एक संधारित्र (C_C) परिवर्ती निर्गम वोल्टता प्राप्त करने के लिए,
 - एक संधारित्र (C_B) जो निवेश ac सिग्नल स्रोत से V_{CC} को विलग कर देगा,
 - एक संधारित्र (C_C) R_E को शंट करने लिए ताकि E (ac) भौम विभव पर बना रहे।
- ये सभी संधारित्र उच्च मान के होने चाहिए और यहां हम उच्च मान वाले विद्युत् अपघटनी संधारित्र ले सकते हैं। अतः, हम $C_E = C_B = C_C = 10 \mu F$ चुनते हैं।

इन चयनों के साथ, यथार्थ परिपथ आरेख चित्र 7.9 में दिखाया गया है।



चित्र 7.9: सार्वत्रिक बायस व्यवस्था में वर्ग A प्रवर्धक।

आपको इन परिकलनों को स्वयं करना चाहिए ताकि आप अपनी प्रयोगशाला में उपलब्ध उपकरण के विनिर्देशों के आधार पर आवश्यक होने पर, घटकों के मानों के अन्य सेट प्राप्त करने में सक्षम हों।

बोध प्रश्न 2 - β में परिवर्तन का प्रभाव

मान लीजिए कि उपयोग किए जा रहे BJT का β_{dc} 75 तक गिर गया है। टर्मिनल धाराओं / वोल्टताओं के शांत मानों का निर्धारण करें। इस परिवर्तन का प्रवर्धक के निष्पादन पर क्या प्रभाव पड़ेगा?

7.5.3 प्रवर्धक की लब्धि और आवृत्ति अनुक्रिया

अपने परिपथ के लिए घटक मानों का परिकलन करने के बाद, आप प्रवर्धक के निर्माण और जांच के लिए तैयार हैं। हालांकि, प्रयोग शुरू करने से पहले, आपको

क) इन इलेक्ट्रॉनिकी उपकरणों से परिचित होना होगा जिनका आप उपयोग करने जा रहे हैं, और

ख) उपयोग किए जाने वाले विभिन्न परिपथ घटकों को पहचानना होगा।

अब, परिपथ बनाने के लिए निम्नलिखित कार्यविधि का अनुसरण करें।

इससे आप BJT का प्रवर्धक के रूप में अध्ययन कर सकते हैं।

कार्य-विधि

परिपथ को जोड़ने से पहले, निम्नलिखित प्रश्नों के उत्तर दें :

1. क्या आपने BJT की पहचान की है?
2. क्या आपने उन घटकों के मानों का परिकलन किया है जिनका आप उपयोग कर रहे हैं?
3. क्या आप उन इलेक्ट्रॉनिकी उपकरणों की कार्यप्रणाली को समझ गए हैं जिनका आप उपयोग कर रहे हैं?

इन सभी प्रश्नों के उत्तर सकारात्मक होने पर ही आप आगे बढ़ें। यदि नहीं, तो अपनी शंकाओं को दूर करने के लिए परामर्शदाता से परामर्श लें।

1. भाग 7.5.2 में उल्लिखित प्रक्रिया का अनुसरण करके V_{CC} और β_{dc} के मानों के अनुसार घटकों के मानों का चयन करें। प्रयुक्त BJT के अभिलक्षणिक और अनुमतांकों से V_{CC} , I_C और β_{dc} के मान निर्धारित होंगे। यह जानकारी आपकी प्रयोगशाला में उपलब्ध होगी। इसके लिए प्रयोगशाला में अपने परामर्शदाता से सलाह लें। हो सकता है कि आपको वांछित प्रतिरोधों के सटीक मान न मिलें। उन मानों का चयन करें जो वांछित मानों के सबसे करीब होते हैं।
2. अब परिपथ को एक प्रयोग पट्ट पर चित्र 7.9 में दिखाए गए परिपथ के अनुसार या एक मुद्रित परिपथ बोर्ड (PCB) पर सोल्डरिंग द्वारा, जो प्रयोगशाला में उपलब्ध होगा, से जोड़ दें।
3. बहुलमापी द्वारा V_{CEQ} , V_{EQ} और V_{BQ} मापें। फिर जांच करें कि मापे गए मान परिकलित किए गए मानों से मेल खाते हैं। ऐसा मेल मिलने पर ही आगे बढ़ें।
4. अब एक ac सिग्नल जनित्र लें और इसे इस तरह से सेट करें कि यह ज्यावक्रीय वोल्टता उत्पन्न करे। इसके निर्गम वोल्टता के स्तर को mV परास में और आवृत्ति को 1 kHz की परास में रखें।

हमारा सुझाव है कि आपको विभिन्न ac वोल्टताओं को मापने के लिए CRO की ac विधा का उपयोग करना चाहिए। यह बेहतर होगा कि इस स्तर पर ही आप सिग्नल जनित्र के निर्गम तरंग-रूप की जांच करें और CRO द्वारा इसके आयाम को मापें।

5. अब सिग्नल जनित्र के उच्च और निम्न निर्गम टर्मिनलों को क्रमशः चित्र 7.9 में दिखाए गए बिंदुओं F और G से जोड़ें।
6. CRO के Y-निवेश टर्मिनलों को भी इन बिंदुओं से जोड़ें। (सुविधा के लिए, G को भौम टर्मिनल को जोड़ दें और उच्च टर्मिनल अन्वेषक (High Terminal Probe – HTP) को खुला छोड़ दें। आवश्यक संबंधन HTP को F बिंदु से जोड़कर किया जा सकता है। CRO के नियंत्रक पैनल पर mV की वोल्टता परास का चयन करें। एक स्थिर तरंग-रूप प्राप्त करने के लिए CRO के समय आधार को समायोजित करें।
7. सिग्नल जनित्र की निर्गम आयाम चयन घुंड़ी को तब तक समायोजित करें जब तक आपको 10 mV मान का एक स्थिर सिग्नल न मिल जाए। यह निवेश वोल्टता (V_i) है।
8. बिंदु F से HTP निकालें और CRO की वोल्टता परास चयन घुंड़ी को वोल्ट परास में ले जाएं।

9. अब CRO के अन्वेषक को प्रवर्धक परिपथ निर्गम बिंदु H से छुआएं। यदि आपके संबंधन सही हैं, तो आप स्थिर वोल्टता आयाम के साथ एक ज्यावक्रीय तरंग देखेंगे। (विकृत तरंग-रूप मिलने पर निवेश सिग्नल के स्तर को कम करें। ऐसी स्थिति में चरण 7 पर किए गए माप को दोहराएं)। इस निर्गम वोल्टता (V_o) को मापें।
10. ऊपर दिए गए वर्णन के अनुसार मापे गए निवेश और निर्गम वोल्टता के मानों का उपयोग करके प्रवर्धक वोल्टता लब्धि कारक को निम्नलिखित अनुपात से परिकलित करें :

$$A = \frac{V_o}{V_i}$$

यह आपको आवृत्ति 1 kHz पर वोल्टता लब्धि का मान देता है। आपको तभी आगे बढ़ना चाहिए जब A का मान पर्याप्त रूप से उच्च हो। अन्यथा, संतोषजनक परिणाम मिलने तक परिपथ संबंधनों की जांच करें। अगर परेशानी बनी रहती है, तो अपने परामर्शदाता से सलाह लें।

बोध प्रश्न 3 - CE प्रवर्धक की जांच

- क) निवेश सिग्नल की आवृत्ति 1 kHz पर रखें। निर्गम वोल्टता को मापें और CRO के संबंधनों को इसी अवस्था में छोड़ दें। अब R_E बराबर मान का एक और प्रतिरोधक लें और उसे R_E के समांतर जोड़ें। इसके लिए आप नए प्रतिरोध के सिरों को R_E के सिरों के साथ छू सकते हैं। V_o में परिवर्तन का निरीक्षण करें और परिवर्तन के कारणों की व्याख्या करने का प्रयास करें।
- ख) भाग (क) को दोहराएं लेकिन अब 0.5 k Ω , 1 k Ω , 5 k Ω मानों के प्रतिरोधों को चित्र 7.9 में G और H के बीच जोड़ें।
- ग) निवेश सिग्नल की आवृत्ति 1 kHz पर रखें और निर्गम वोल्टता V_o को मापने के लिए CRO को समायोजित करें। अब निवेश सिग्नल के वोल्टता स्तर को बढ़ाएं और निर्गम तरंग-रूपों का निरीक्षण करें। क्या आप निर्गम सिग्नल में कोई विकृति देखते हैं? इन प्रेक्षणों से आप क्या निष्कर्ष निकाल सकते हैं?

11. सिग्नल जनित्र की निर्गम सिग्नल आवृत्ति चयनकर्ता घुंड़ी को 100 Hz पर समायोजित करें और चरण 6 से 10 दोहराएं।
12. निम्नलिखित आवृत्ति अंतरालों के 100 Hz से 100 kHz तक विस्तृत आवृत्ति बैंड का स्कैन करने के लिए अपने मापन दोहराएं।

आवृत्ति परास	अंतराल
100 Hz – 1 kHz	100 Hz
1 kHz – 20 kHz	1 kHz
20 kHz – 100 kHz	10 kHz

इन प्रेक्षणों को प्रेक्षण सारणी 7.5 में दर्ज करें। इस प्रकार, आपने व्यापक आवृत्ति परिसर में प्रवर्धक की लब्धि प्राप्त की है। आपको नीचे दिए गए सुझाव के अनुसार प्रेक्षणों को दर्ज करना चाहिए।

प्रेक्षण

BJT की पहचान संख्या :

BJT का प्रकार :

BJT का $\beta_{dc} =$ प्रयुक्त $V_{CC} = \dots\dots\dots V$

प्रतिरोधकों के परिकलित मान :

$$R_1 = \dots\dots ; R_2 = \dots\dots ; R_C = \dots\dots ; R_E = \dots\dots$$

प्राचलों के परिकलित मान :

$$I_{BQ} = \dots\dots ; I_{CQ} = \dots\dots ; V_{CEQ} = \dots\dots ; V_{EQ} = \dots\dots$$

$$V_{BQ} = \dots\dots ; V_{CQ} = \dots\dots$$

प्रयुक्त परिपथ घटकों के वास्तविक मान :

$$R_1 = \dots\dots ; R_2 = \dots\dots ; R_C = \dots\dots ; R_E = \dots\dots$$

$$C_C = \dots\dots ; C_B = \dots\dots ; C_E = \dots\dots$$

प्रेक्षित मान :

$$V_{CEQ} = \dots\dots ; V_{EQ} = \dots\dots ; V_{BQ} = \dots\dots ; V_{CQ} = \dots\dots$$

प्रेक्षण सारणी 7.5 : आवृत्ति के साथ वोल्टता प्रवर्धन कारक का अध्ययन

प्रेक्षण की संख्या	सिग्नल की आवृत्ति	निवेश वोल्टता V_i (mV में)	निर्गम वोल्टता V_o (mV में)	वोल्टता लब्धि $A = V_o/V_i$
1.				
2.				
3.				
4.				
5.				
6.				

अर्ध-लॉग ग्राफ पेपर के लघुगणकीय अक्ष x-अक्ष पर आवृत्ति और y-अक्ष पर लब्धि A को आलेखित करें। प्राप्त वक्र को प्रवर्धक का **आवृत्ति अनुक्रिया वक्र** कहते हैं।

निम्नलिखित प्रश्नों के उत्तर देकर अपने परिणामों को दर्ज करें :

- क्या यह वक्र संपूर्ण आवृत्ति परास पर क्षैतिज रहता है?

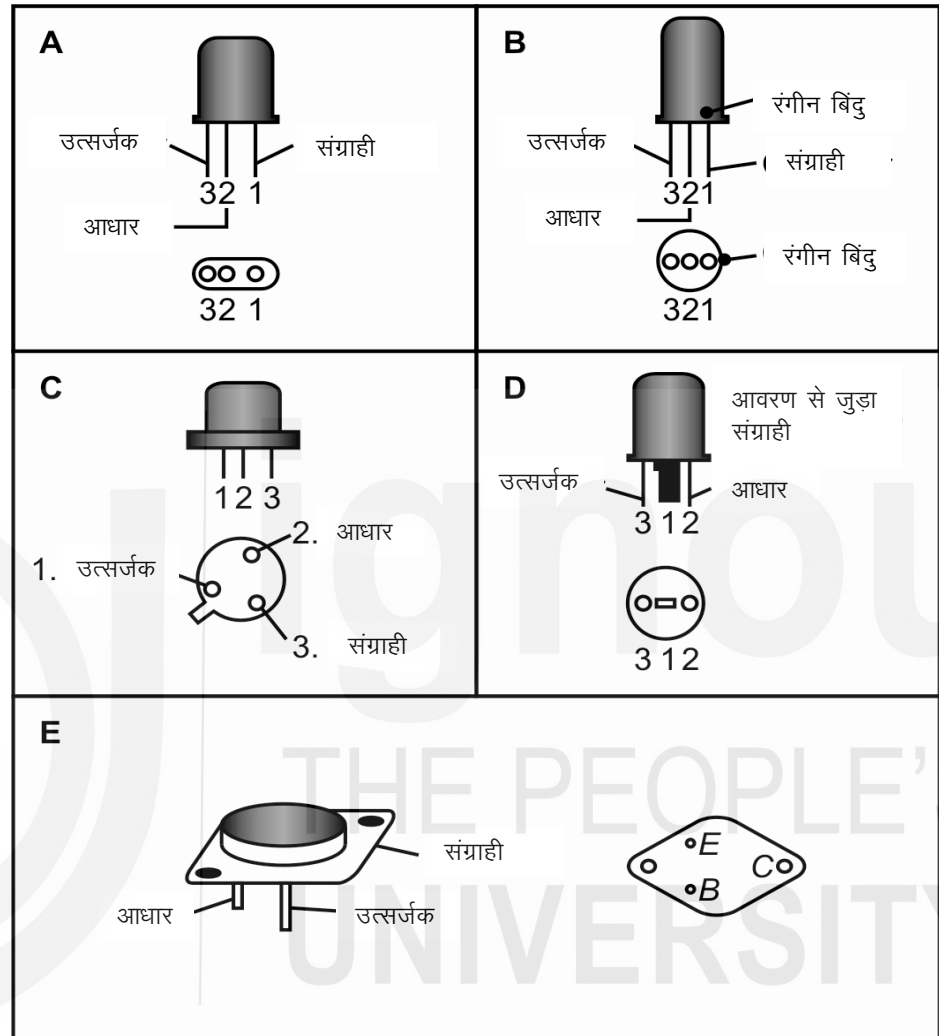
- यदि नहीं, तो क्या परिवर्तन है?
- वह आवृत्ति क्षेत्र कौन सा है जिसमें परिवर्तन अधिक स्पष्ट है?
- मध्य आवृत्ति क्षेत्र (जैसे 5 kHz) पर लब्धि (A_m) को माध्य के रूप में लेते हुए, उन आवृत्तियों का पता लगाएं जिन पर लब्धि गिर कर $\frac{A_m}{\sqrt{2}}$ हो जाती है। इसकी सहायता से बैंड चौड़ाई परिकलित करें।



ignou
THE PEOPLE'S
UNIVERSITY

परिशिष्ट 7क : कुछ आम ट्रांजिस्टर पैकेज

चित्र 7क.1 में विभिन्न ट्रांजिस्टरों के पार्श्व और तलीय दृश्यों में E , B और C की स्थितियां दिखाए हैं। इससे आपको विभिन्न प्रकार के ट्रांजिस्टरों की पहचान करने में मदद मिलेगी।



चित्र 7क.1 : कुछ आम ट्रांजिस्टर पैकेजों की पहचान करना।

ऑप एम्प प्रतिलोमी और अप्रतिलोमी प्रवर्धकों का डिज़ाइन

इकाई की रूपरेखा

- | | |
|----------------------------------|-------------------------|
| 8.1 परिचय | 8.4 प्रतिलोमी प्रवर्धक |
| अपेक्षित कौशल | 8.5 अप्रतिलोमी प्रवर्धक |
| 8.2 ऑप एम्प के मूल तत्व | |
| 8.3 ऑप एम्प में ऋणात्मक पुनर्भरण | |

8.1 परिचय

नीचे कुछ तंत्र और उपकरणों की एक सूची दी गई है जिनको आपने अपने दैनिक जीवन में देखा होगा और/या उनका उपयोग किया होगा :

- क) रेडियो सेट
- ख) ध्वनि प्रवर्धक तंत्र
- ग) इलेक्ट्रोकार्डियोग्राफी (ईसीजी) मशीन
- घ) सूक्ष्मदर्शी

क्या आपको लगता है कि उपरोक्त सभी उपकरणों में कोई चीज़ समान है? इसका जवाब है “*किसी भी प्रकार का प्रवर्धक*”। एक रेडियो सेट में एक प्रवर्धक होता है जो अति लघु विद्युत् सिग्नलों (कुछ मिलीवोल्ट की कोटि के) को प्रवर्धित करता है। ये सिग्नल दूर के रेडियो केंद्रों से प्राप्त होते हैं। इतना ही नहीं, आप वॉल्यूम नियंत्रक को समायोजित करके प्रवर्धन को बदल भी सकते हैं। एक ध्वनि प्रवर्धक तंत्र में वक्ता

माइक्रोफोन में भाषण देता है। भाषण को विद्युत् सिग्नल में परिवर्तित किया जाता है, प्रवर्धित किया जाता है और लाउडस्पीकर को दिया जाता है। ईसीजी में, हमारे हृदय द्वारा दिए गए छोटे विद्युत् सिग्नलों (कुछ माइक्रोवोल्ट) का प्रवर्धन होता है। सूक्ष्मदर्शी एक प्रकाशिकी उपकरण है जिसका उपयोग सूक्ष्म वस्तुओं की वर्धित (बढ़ी हुई) छवियों को देखने के लिए किया जाता है। इस प्रकार, उपरोक्त सभी उदाहरणों में, हमारे पास किसी न किसी प्रकार के **प्रवर्धक** हैं।

इस प्रयोग में आप एक विशेष प्रकार के प्रवर्धक का उपयोग करेंगे जिसका उपयोग विद्युत् सिग्नलों को वर्धित करने के लिए किया जाता है। इसे **संक्रियात्मक प्रवर्धक** (operational amplifier – ऑप एम्प) कहा जाता है। आपने पाठ्यक्रम BPHE-143 की इकाइयों 13 और 14 में ऑप एम्प और इसके अनुप्रयोगों के बारे में पढ़ा है। आप जानते हैं कि ऑप एम्प को एक बहुउद्देश्यीय उपकरण के रूप में माना जा सकता है जिसका उपयोग प्रवर्धक, दोलित्र, अवकलक, समाकलक के रूप में किया जा सकता है। यह जोड़, घटा, गुणा जैसी अनेक गणितीय क्रियाएं भी कर सकता है (और इसलिए इसका नाम ऑप एम्प भी है)। इनका मनोरंजन इलेक्ट्रॉनिकी से लेकर स्वास्थ्य चिकित्सा उपकरण और कंप्यूटर तक की वर्तमान इलेक्ट्रॉनिकी में बहुत व्यापक रूप से उपयोग किया जाता है।

अब आप एक ऑप एम्प का उपयोग करके कुछ सरल प्रयोग करेंगे, जिसमें इसके कुछ मूलभूत अभिलक्षणिक भी स्पष्ट होंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद, आप :

- ❖ ऑप एम्प का उपयोग करके वांछित लब्धि के एक प्रतिलोमी प्रवर्धक का निर्माण और जांच कर सकेंगे; और
- ❖ वांछित लब्धि के एक अप्रतिलोमी प्रवर्धक का डिज़ाइन और निर्माण करके परिपथ की जांच कर सकेंगे।

इस प्रयोग को करने के लिए आपको निम्नलिखित उपकरण और घटकों की आवश्यकता होगी।

आवश्यक उपकरण

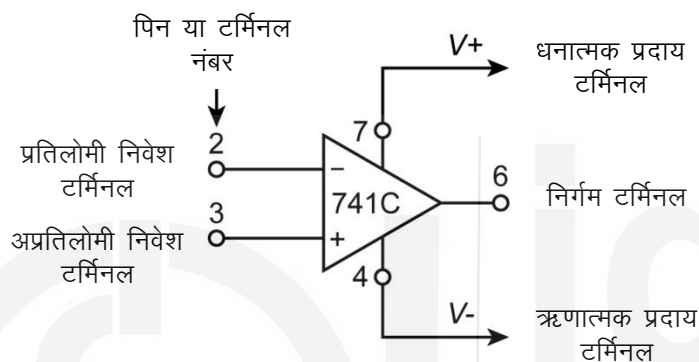
ऑप एम्प आई.सी. 741C; $\pm 15\text{ V}$ का परिवर्ती विद्युत् प्रदाय; 1.5 V की बैटरी; दो dc वोल्टमीटर; $10\text{ k}\Omega$ का धारा-नियंत्रक (rheostat) या परिवर्ती प्रतिरोधक (पोटेन्शियोमीटर); प्रतिरोधक ($10\text{ k}\Omega$, $50\text{ k}\Omega$); विभिन्न मानों (जैसे कि $4.7\text{ k}\Omega$, $10\text{ k}\Omega$ आदि) के एक-एक $1/2$ वाट के प्रतिरोधक; प्रयोग पट्ट; संबंधन तार।

8.2 ऑप एम्प के मूल तत्व

एकीकृत परिपथ के (IC) रूप में सबसे अधिक प्रयुक्त किया जाने वाला ऑप एम्प आई.सी. 741C है। ऑप एम्प के लिए प्रयुक्त प्रतीक चित्र 8.1 में दिखाया गया है। यह एक त्रिकोण है जो सिग्नल प्रवाह को इंगित करता है। यह प्रतीक एक सामान्य उद्देश्य लोकप्रिय ऑप एम्प एकीकृत परिपथ – आई.सी. 741C के टर्मिनल (या पिन) नंबर को

भी दर्शाता है। सभी ऑप एम्प में कम से कम पांच टर्मिनल होते हैं – दो निवेश के लिए, दो बिजली की आपूर्ति के लिए और एक निर्गम के लिए। सामान्य उद्देश्य 741C के कुछ अन्य टर्मिनल भी होते हैं।

ऑप एम्प में दो निवेश टर्मिनल होते हैं। पिन 2 प्रतिलोमी निवेश होता है। जब इसे निवेश दिया जाता है, तो पिन 6 पर निर्गम 180 डिग्री कलांतर के साथ उपलब्ध होता है। पिन 3 अप्रतिलोमी निवेश होता है। इस पिन को दिया गया निवेश बिना किसी कलांतर के पिन 6 पर उपलब्ध होता है। प्रतिलोमी निवेश (पिन 2) को अक्सर (–) चिन्ह और अप्रतिलोमी निवेश (पिन 3) को (+) चिन्ह के साथ दिखाया जाता है। इन दो टर्मिनलों को **अंतर निवेश टर्मिनल** (differential input terminals) कहते हैं। निर्गम वोल्टता उनके बीच की वोल्टताओं के अंतर पर निर्भर करती है।



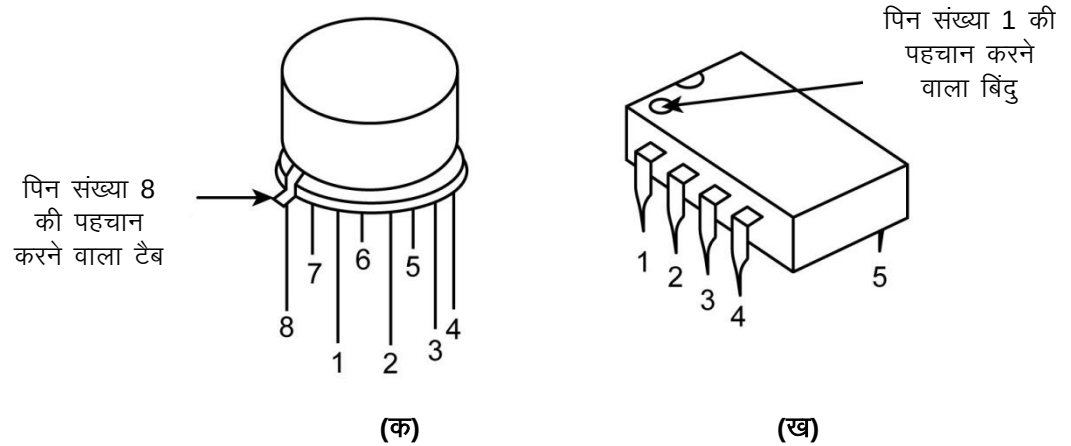
चित्र 8.1: ऑप एम्प का प्रतीक।

ऑप एम्प को द्विध्रुवी शक्ति प्रदाय की आवश्यकता होती है; इसका अर्थ है कि धनात्मक और साथ ही ऋणात्मक वोल्टता प्रदायों का उपयोग किया जाता है। हम द्विध्रुवी प्रदाय का ऋणात्मक वोल्टता टर्मिनल पिन 4 से जोड़ते हैं और धनात्मक वोल्टता टर्मिनल पिन 7 से जोड़ते हैं। ध्यान दें कि यदि पिन 4 और 7 पर लागू वोल्टता की ध्रुवणा उलट दी जाए, तो ऑप एम्प क्षतिग्रस्त हो जाएगा और आगे इसका उपयोग नहीं किया जा सकेगा।

बोध प्रश्न 1 - ऑप एम्प के पिन

आई.सी. 741C के निवेश और निर्गम पिनों के नंबर क्या होते हैं?

ऑप एम्प IC को एक उपयुक्त आवरण (पैकेज) में रखा जाता है। ऑप एम्प 741C दो सबसे लोकप्रिय पैकेज (क) धातु का डिब्बा और (ख) ड्युएल इन-लाइन पैकेज (DIP) में उपलब्ध होते हैं। ये पैकेज क्रमशः चित्रों 8.2क और ख में दिखाए गए हैं। इस आई.सी. को परिपथ में जोड़ने के लिए इसमें आठ पिन (या टर्मिनल) होते हैं। धातु कैन के डिब्बा वाला आई.सी. आकार में गोल होता है और पिन नंबर 8 को धातु के डिब्बे से बाहर निकलने वाले टैब द्वारा दर्शाया जाता है। DIP पैकेज प्लास्टिक आवरण में होता है। पिन नंबर 1 को आई.सी. पैकेज की ऊपरी सतह पर उत्कीर्ण बिंदु या खांचे द्वारा दर्शाया जाता है।



चित्र 8.2: ऑप एम्प पैकेज: क) धातु का डिब्बा; ख) 8-पिन वाला DIP पैकेज।

ऑप एम्प सहित प्रत्येक आई.सी. के पिनो की गणना इस प्रकार की जाती है : आई.सी. को ठीक ऊपर से देखें और DIP के लिए बिंदु या खांचे का स्थान और धातु के डिब्बे के लिए टैब का स्थान देखें। खांचे या डॉट या टैब के बाईं ओर क्रमांक 1 की पिन होती है। फिर अन्य पिनो को वामावर्त गिना जाता है। यदि आप आई.सी. को नीचे की ओर से देखें तो गणना की विधि उल्टी हो जाती है। अर्थात् नीचे की ओर से देखने पर खांचे या बिंदु या टैब के दायीं ओर की पिन का क्रमांक 1 होता है और बाकी पिनो की गणना दक्षिणावर्त दिशा में की जाती है।

ऑप एम्प आई.सी. के साथ कार्य करते समय बरती जाने वाली सावधानियां

ऑप एम्प का उपयोग करके आप परिपथ का निर्माण या तो प्रयोग पट्ट पर या मुद्रित परिपथ बोर्ड पर कर सकते हैं। परिपथ का निर्माण और उपयोग करते समय आपको कुछ सावधानियां बरतनी चाहिए :

- परिपथ में संबंधन करते समय बिजली की आपूर्ति बंद रखें।
- उचित लंबाई के संबंधन तारों का प्रयोग करें। बहुत लंबे तारों का उपयोग करने से बचें।
- सभी भौम संबंधन एक सामान्य विद्युत् बिंदु पर मिले होने चाहिए।
- परिपथ को शुरू करते समय सबसे पहले ऑप एम्प को शक्ति ($\pm V$) आपूर्ति की जानी चाहिए।
- ऑप एम्प को शक्ति की आपूर्ति करने के बाद ही निवेश पिन पर सिग्नल लागू करें।
- हमेशा वोल्टता मापें न कि धारा। किसी प्रतिरोधक के दो सिरों पर वोल्टता ज्ञात करके धारा परिकलित की जा सकती है।
- जब काम संपूर्ण हो जाए, तो पहले सिग्नल हटा दें और फिर ऑप एम्प की शक्ति की आपूर्ति बंद कर दें।

यहां इस बात पर और ज़ोर देना ज़रूरी है कि निम्नलिखित बातें **कभी नहीं करें** :

- आई.सी. पिन को दी गयी आपूर्ति वोल्टता की ध्रुवणाओं को उलटना;
- $+V$ और $-V$ से ज़्यादा की निवेश सिग्नल वोल्टता लागू करना;

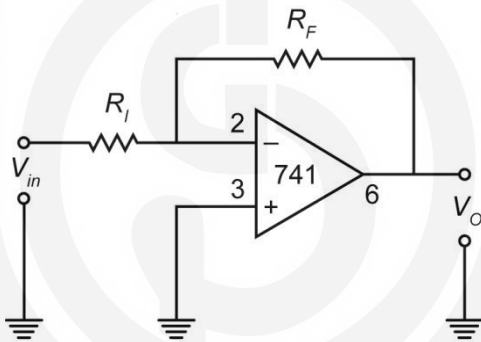
- किसी भी सिग्नल को ऑप एम्प बिजली की आपूर्ति बंद रखते हुए निवेश पिन से जोड़ना।

आपने पाठ्यक्रम BPHE-143 की इकाई 13 में ऑप एम्प के अभिलक्षणिकों के बारे में पढ़ा है। अब हम ऑप एम्प परिपथ में प्रयुक्त पुनर्भरण पर संक्षेप में चर्चा करेंगे।

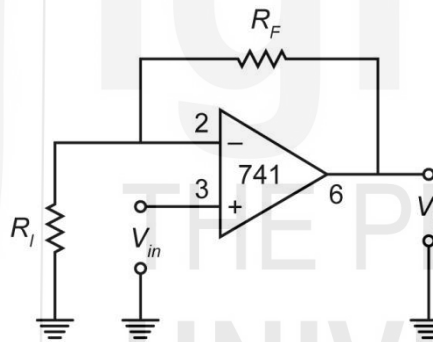
8.3 ऑप एम्प में ऋणात्मक पुनर्भरण

ऑप एम्प को एक तुलनित्र के रूप में उपयोग करते समय, हम इसकी अनंत खुला पाश लब्धि के गुणधर्म का उपयोग करते हैं। हालांकि यदि हम ऑप एम्प की लब्धि को नियंत्रित कर सकें, तो ऑप एम्प के कई और अनुप्रयोग लागू किए जा सकते हैं।

आप जानते हैं कि ऋणात्मक पुनर्भरण से प्रवर्धक की लब्धि कम हो जाती है। यदि निर्गम से पुनर्भरित किया गया सिग्नल निवेश सिग्नल की विपरीत कला में हो तो ऋणात्मक पुनर्भरण प्राप्त किया जा सकता है। आप जानते हैं कि ऑप एम्प में प्रतिलोमी निवेश निर्गम को विपरीत कला में होता है। इसलिए, यदि हम पुनर्भरण नेटवर्क के माध्यम से इस निवेश को निर्गम सिग्नल के एक हिस्से को पुनर्भरित करते हैं, तो हम ऑप एम्प परिपथ का ऋणात्मक पुनर्भरण विन्यास प्राप्त कर सकते हैं। चित्रों 8.3क और ख ऑप एम्प ऋणात्मक पुनर्भरण परिपथ के दो संभव विन्यास दिखाते हैं।



(क)



(ख)

चित्र 8.3: निवेश के साथ ऑप एम्प के ऋणात्मक पुनर्भरण परिपथ क) प्रतिलोमी निवेश; ख) अप्रतिलोमी निवेश।

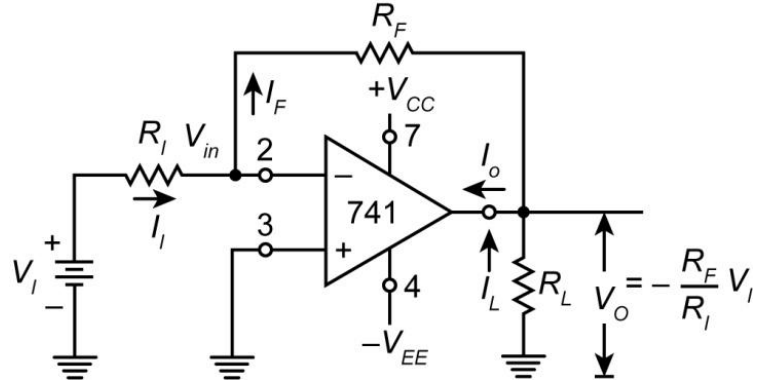
इन दोनों परिपथों में प्रतिलोमी निवेश को पुनर्भरण प्रतिरोधक R_F द्वारा पुनर्भरण दिया जाता है। कुछ अनुप्रयोगों में, इस प्रतिरोधक को संधारित्र जैसे किसी अन्य उपकरण से प्रतिस्थापित किया जा सकता है, जैसा कि आप समाकलक परिपथ पर अगला प्रयोग करते समय करेंगे।

ऋणात्मक पुनर्भरण वाले ऑप एम्प परिपथ के बारे में इस पृष्ठभूमि के साथ, अब हम प्रयोग की चर्चा करेंगे, जिसे आप दो भागों में करेंगे। प्रयोग के पहले भाग में आप एक प्रतिलोमी प्रवर्धक का डिजाइन, निर्माण और जांच करेंगे और प्रयोग के दूसरे भाग में, आप एक अप्रतिलोमी प्रवर्धक के साथ काम करेंगे।

8.4 प्रतिलोमी प्रवर्धक

चित्र 8.4 में दिखाए गए परिपथ पर ध्यान दें। इस परिपथ में निर्गम (पिन 6) एक प्रतिरोधक R_F के माध्यम से प्रतिलोमी निवेश (पिन 2) से जुड़ा होता है। निवेश

वोल्टता निवेश प्रतिरोधक R_I के माध्यम से पिन 2 को दी जाती है। अप्रतिलोमी निवेश पिन 3 भौम से जोड़ी जाती है। यह चित्र 8.3 में दिखाए गए परिपथ के समान है। निर्गम पिन 6 को लोड प्रतिरोधक R_L के माध्यम से भूसंपर्कित किया जाता है।



चित्र 8.4: प्रतिलोमी प्रवर्धक।

इस परिपथ का विश्लेषण करते समय, हम आदर्श ऑप एम्प के अभिलक्षणिकों के आधार पर निम्नलिखित दो महत्वपूर्ण अभिधारणाएं प्रस्तुत करते हैं :

- ऑप एम्प की अनंततः बृहत् लब्धि के कारण, परिमित निर्गम (V_{SAT} से कम) तभी प्राप्त होता है जब निवेशों पर लागू वोल्टताओं के बीच का अंतर (V_D) शून्य हो।
- ऑप एम्प की निवेश प्रतिबाधा अनंत होती है, इसलिए ऑप एम्प के निवेश टर्मिनलों में कोई धारा प्रवाहित नहीं होती।

हालांकि ये अभिधारणाएं आदर्श ऑप एम्प के अभिलक्षणिकों पर आधारित हैं, एक व्यावहारिक ऑप एम्प के लिए भी ये काफी संतोषजनक रूप से लागू होती हैं।

एक धनात्मक निवेश वोल्टता प्रतिलोमी ($+V_i$) निवेश (-) पिन 2 पर निवेश प्रतिरोधक R_I के माध्यम से लागू की जाती है, और पुनर्भरण प्रतिरोधक R_F निर्गम से निवेश तक आवश्यक पुनर्भरण प्रदान करता है। अप्रतिलोमी निवेश भौम विभव (0 V) पर होता है। पहली अभिधारणा के अनुसार, क्योंकि अप्रतिलोमी (+) निवेश (पिन 3) भू-संपर्कित है, पिन 2 भी भौम वोल्टता (0 V) पर होगी। इस प्रकार हालांकि पिन 2 सीधे तौर पर भू-संपर्कित नहीं है, फिर भी ऐसा प्रतीत होता है कि यह भू-संपर्कित है। इसलिए, यह कहा जाता है कि प्रतिलोमी निवेश को **आभासी भौम** (virtual ground) पर है। आपको याद रखना चाहिए कि आभासी भौम के कारण, ऋणात्मक पुनर्भरण के तहत, प्रतिलोमी टर्मिनल हमेशा उसी वोल्टता पर रहता है, जो कि अप्रतिलोमी टर्मिनल पर होती है। यह एक बहुत ही महत्वपूर्ण अवधारणा है और सभी ऋणात्मक पुनर्भरण ऑप एम्प परिपथों का विश्लेषण करने में काम आएगी।

चित्र 8.4 के परिपथ में, R_I में धारा का मान इसके पार वोल्टता ह्रास के द्वारा तय किया जाता है। R_I का सिरा $+V_i$ से जुड़ा होता है, और आभासी भौम के कारण इसका दूसरा सिरा 0 V पर होता है। इसलिए R_I के पार वोल्टता ह्रास $+V_i$ है। अतः,

R_I में उच्च विभव ($+V_I$) से निम्न विभव (आभासी भौम $0V$) पर पिन 2 की तरफ प्रवाहित निवेश धारा का मान है :

$$I_I = \frac{V_I}{R_I} \quad (8.1)$$

अब, दूसरी अभिधारणा के अनुसार, कोई भी धारा ऑप एम्प में प्रवेश नहीं कर सकती। अतः, I_I धारा R_F में प्रवाहित होती है। इस प्रकार से R_F में प्रवाहित होने वाली धारा I_F , I_I के बराबर होती है। अर्थात् $I = I_I = I_F$ । अतः, R_F के पार वोल्टता द्वासा, V_F निम्नलिखित होता है :

$$V_F = IR_F \quad (8.2)$$

समीकरण (8.2) में समीकरण (8.1) से I_I का व्यंजक प्रतिस्थापित करने पर हमें मिलता है :

$$V_F = \frac{V_I}{R_I} R_F \quad (8.3)$$

चूँकि पिन 2 आभासी भौम पर है, अतः, R_F , R_L समांतर क्रम में है। इसलिए V_O का परिमाण V_F के बराबर है। लेकिन यह V_F का ऋणात्मक है क्योंकि पिन 2 (जो $0V$ पर है) से पिन 6 तक धारा प्रवाहित होती है। इस प्रकार, पिन 6 और भौम के बीच वोल्टता V_O है :

$$\begin{aligned} V_O &= -V_F \\ &= -\frac{V_I}{R_I} R_F = -\frac{R_F}{R_I} V_I \quad [\text{समीकरण (8.3) से}] \end{aligned}$$

प्रवर्धक की संवृत पाश लब्धि, A_{CL} निम्नलिखित होती है :

$$A_{CL} = \frac{V_O}{V_I} = -\frac{R_F}{R_I} \quad (8.4)$$

इस प्रकार A_{CL} केवल R_F और R_I पर निर्भर करता है और संक्रियात्मक प्रवर्धक की खुला पाश लब्धि पर निर्भर नहीं करता। क्योंकि A_{CL} ऋणात्मक होता है, प्रवर्धक के इस विन्यास को **प्रतिलोमी प्रवर्धक** कहते हैं। R_F और R_I का चयन डिजाइनर के हाथ में होता है और इस लिए व्यावहारिक रूप से किसी भी मान की लब्धि प्राप्त की जा सकती है। सभी व्यावहारिक अनुप्रयोगों में R_I का मान विशाल होना चाहिए, (मान लीजिए $10\text{ k}\Omega$), ताकि यह ऑप एम्प के निवेश प्रतिरोध को लघुपथित न कर दे।

आपने समझ लिया होगा कि प्रतिलोमी प्रवर्धक परिपथ का उपयोग गुणन और विभाजन की संक्रियाओं के लिए किया जा सकता है। निर्गम वोल्टता निवेश वोल्टता का R_F / R_I गुना होती है। यदि निवेश वोल्टता किसी संख्या को निरूपित करती है तो निर्गम वोल्टता उस संख्या की R_F / R_I गुना होगी। अनुपात R_F / R_I हमारे नियंत्रण में है और इसका कोई भी मान हो सकता है। $R_F > R_I$ के साथ हम गुणा के लिए प्रतिलोमी प्रवर्धक का उपयोग कर सकते हैं। R_I को R_F से अधिक लेकर इसका उपयोग विभाजन के लिए किया जा सकता है।

अब, आई.सी. 741C का उपयोग करके प्रतिलोमी प्रवर्धक बनाने के लिए नीचे दिए गए चरणों का अनुसरण करें।

आपको ऑप एम्प का उपयोग करके – 5 की नामीय लब्धि वाला एक प्रतिलोमी प्रवर्धक बनाना होगा। आप चित्र 8.5 में दिखाए गए परिपथ का उपयोग कर सकते हैं।

$R_I = 10\text{ k}\Omega$ चुनें।

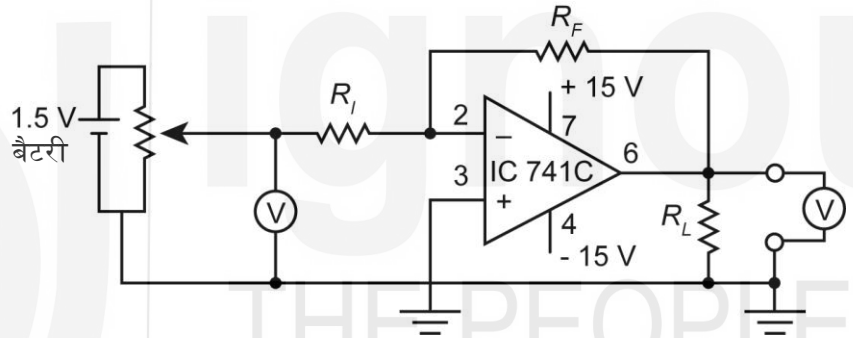
समीकरण (8.4) से

$$R_F = A_{CL} \times R_I$$

जहां $A_{CL} = (-)5$ है।

$$R_F = 5 \times 10\text{ k}\Omega = 50\text{ k}\Omega$$

ऑप एम्प आई.सी. की निर्गम धारा को सीमित करने के लिए आप $R_L = 10\text{ k}\Omega$ चुन सकते हैं।



चित्र 8.5: प्रतिलोमी प्रवर्धक।

- आई.सी. को प्रयोग पट्ट पर रखें।
- प्रतिरोधक $R_I = 10\text{ k}\Omega$, $R_F = 10\text{ k}\Omega$, $R_L = 10\text{ k}\Omega$ जोड़ें।
- विद्युत् प्रदाय के +15 V को पिन 7 से और -15 V को पिन 4 से जोड़ें।
- 1.5 V बैटरी से जुड़े धारा नियंत्रक को इस तरह समायोजित करें ताकि वोल्टमीटर में निवेश वोल्टता पाठ्यांक शून्य हो।
- शक्ति प्रदाय चालू करें और निर्गम पर वोल्टता को माप कर नोट करें। इसे शून्य त्रुटि माना जा सकता है।
- धारा नियंत्रक का समायोजन करके, निवेश वोल्टता को बदलें। इससे निर्गम वोल्टता में भी परिवर्तन होगा। विभिन्न निवेश वोल्टताओं V_I और निर्गम वोल्टताओं V_O के पाठ्यांक लें और उन्हें प्रेक्षण सारणी 8.1 में दर्ज करें।
- निवेश वोल्टता को शून्य तक कम करें और विद्युत् प्रदाय बंद कर दें।
- अब बैटरी (1.5 V) की ध्रुवणा को उलट दें और निवेश वोल्टता की व्युत्क्रमित ध्रुवणा के लिए चरण 4 से 7 दोहराएं।

प्रेक्षण सारणी 8.1: ऑप एम्प का प्रतिलोमी विन्यास

$$R_I = 10 \text{ k}\Omega, R_F = 50 \text{ k}\Omega$$

ध्रुवणा के साथ निवेश वोल्टता $V_I (V)$	ध्रुवणा के साथ निर्गम वोल्टता $V_O (V)$	ध्रुवणा के साथ निवेश वोल्टता लब्धि $= \frac{V_O}{V_I}$	कला
+0.25			180°
+0.50			"
+0.75			"
+1.00			"
+1.25			"
+1.50			"
-0.25			"
-0.50			"
-0.75			"
-1.00			"
-1.25			"
-1.50			"

माध्य लब्धि = ...

परिणाम : प्रतिलोमी प्रवर्धक की लब्धि :

परिकलित = ...

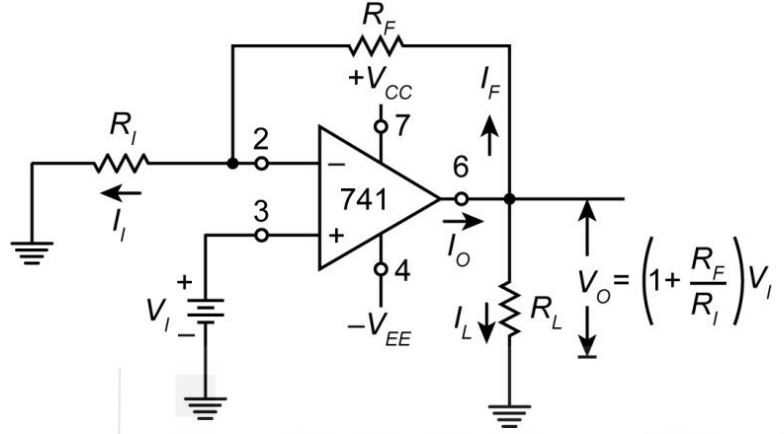
प्रेक्षित = ...

बोध प्रश्न 2 - प्रतिलोमी लब्धि में त्रुटि

क्या परिकलित और प्रेक्षित लब्धियों के मान मेल खा रहे हैं? यदि नहीं, तो इसका क्या कारण हो सकता है?

8.5 अप्रतिलोमी प्रवर्धक

चित्र 8.6 में दिया गया परिपथ एक अप्रतिलोमी प्रवर्धक के लिए है। आपने देखा होगा कि यह चित्र 8.3ख में दर्शाए गए परिपथ के समान है। इस परिपथ में R_I प्रतिलोमी प्रवर्धक के जैसे ही जुड़ा रहता है, सिवाय इसके कि इसका दूसरा सिरा भौम से जुड़ा है और निवेश वोल्टता V_I , पिन 3 पर अप्रतिलोमी (+) निवेश को दी जाती है।



चित्र 8.6: अप्रतिलोमी प्रवर्धक।

जैसे कि पिछले भाग में चर्चा की गई है, आभासी भौम के कारण, प्रतिलोमी निवेश पिन 2 भी उसी वोल्टता पर है जिस पर अप्रतिलोमी निवेश पिन 3 है। इस प्रकार, पिन 2 V_I पर है, जिससे R_I से होकर धारा I_I प्रवाहित होती है। R_I के पार वोल्टता V_I होने के कारण हम निम्न संबंध लिख सकते हैं :

$$I_I = \frac{V_I}{R_I} \quad (8.5)$$

ज़ाहिर है कि I_I पिन 2 से भौम की ओर बहती है। क्योंकि ऑप एम्प में कोई धारा प्रवाहित नहीं होती, अतः, R_F में प्रवाहित धारा I_F , I_I के बराबर होनी चाहिए, अर्थात् $I = I_I = I_F$ । अतः धारा I निर्गम टर्मिनल पिन 6, से पिन 2 से होकर भौम तक प्रवाहित होती है। इसलिए, निर्गम पिन 6, पिन 2 की तुलना में अधिक उच्च विभव पर है। क्योंकि लोड प्रतिरोधक R_L अब R_I और R_F के श्रेणी संयोजन के समांतर क्रम है, इसलिए, निर्गम वोल्टता, R_I और R_F के पार की वोल्टताओं के योग के बराबर है। अतः,

$$\begin{aligned} V_O &= V_I + IR_F \\ &= V_I + \frac{V_I}{R_I} R_F \quad [\text{समीकरण 8.5 से}] \end{aligned}$$

यानी प्रवर्धक की संवृत पाश लब्धि है :

$$A_{CL} = \frac{V_O}{V_I} = \left(1 + \frac{R_F}{R_I}\right) \quad (8.6)$$

आपने ध्यान दिया होगा कि A_{CL} का चिन्ह निवेश वोल्टता V_i के समान ही है, अर्थात्, धनात्मक है। इस कारण से, हम इस प्रवर्धक को एक **अप्रतिलोमी प्रवर्धक** कहते हैं। यहां भी लब्धि का मान R_F और R_i पर निर्भर करता है, ऑप एम्प के प्राचलों पर नहीं। याद रखें कि यहां लब्धि हमेशा एक से अधिक होती है। अनुपात R_F / R_i को जितना हो सके छोटा करके लब्धि को एक के निकट किया जा सकता है, लेकिन यह कभी भी एक से कम नहीं हो सकती। पिन 6 भौम विभव से उच्च विभव पर होने के कारण, लोड धारा I_L पिन 6 से लोड प्रतिरोधक R_L के माध्यम से भौम तक प्रवाहित होती है।

क्रिया-विधि

आपको +10 के लब्धि के लिए ऑप एम्प आई.सी. 741C का उपयोग करके एक अप्रतिलोमी प्रवर्धक डिजाइन करना है। $R_i = 10\text{ k}\Omega$ चुनें।

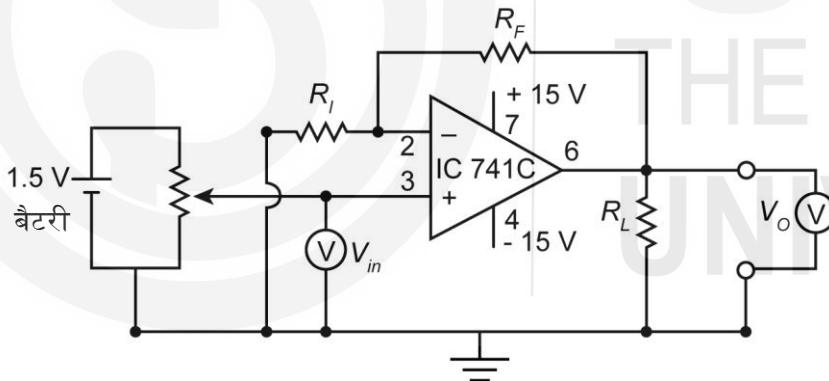
समीकरण (8.6) से आप परिकलित कर सकते हैं कि,

$$R_F = (A_{CL} - 1)R_i$$

$$= (10 - 1) \times 10\text{ k}\Omega = 90\text{ k}\Omega$$

$R_L = 10\text{ k}\Omega$ चुनें।

चित्र 8.7 के अनुसार परिपथ को जोड़िए।



चित्र 8.7: अप्रतिलोमी प्रवर्धक।

प्रयोग के इस भाग को करने के लिए आपको उन्हीं चरणों का पालन करना होगा, जिनका आपने प्रतिलोमी प्रवर्धक के लिए किया था।

आपको प्रेक्षण सारणी 8.1 के समान प्रेक्षण सारणी 8.2 तैयार करनी चाहिए और विभिन्न निवेश वोल्टताओं (बैटरी संबंधन को उलटने से प्राप्त दोनों ध्रुवणाओं के साथ) के लिए निर्गम वोल्टताओं को दर्ज करना चाहिए। प्रेक्षित लब्धि मानों से माध्य लब्धि का परिकलन करें।

प्रयोग में आपने वास्तव में जिन प्रतिरोधों का उपयोग किया है, उनके मानों को मापकर और उन्हें समीकरण (8.6) में प्रतिस्थापित करके आप परिपथ से अपेक्षित लब्धि परिकलित करें।

परिणाम: परिकलित लब्धि = ...

प्रेक्षित लब्धि = ...

बोध प्रश्न 3 - अप्रतिलोमी लब्धि में त्रुटि

अप्रतिलोमी प्रवर्धक की परिकलित और प्रेक्षित लब्धियों में प्राप्त अंतर पर टिप्पणी करें।



ऑप एम्प अवकलक और समाकलक का डिज़ाइन

इकाई की रूपरेखा

- | | | | |
|-----|--------------------------------------|-----|--------------------------|
| 9.1 | परिचय
अपेक्षित कौशल | 9.3 | आई.सी. 741C से बना अवकलक |
| 9.2 | ऑप एम्प आई.सी. 741C से बना
समाकलक | 9.4 | निष्कर्ष |

9.1 परिचय

आपने इलेक्ट्रॉनिक कैलकुलेटर या कंप्यूटर का उपयोग किया होगा। कंप्यूटर गणितीय कार्य कैसे करता है? वस्तुतः विभिन्न गणितीय परिकलन करने के लिए कुछ इलेक्ट्रॉनिक परिपथ डिज़ाइन किए गए हैं। ऐसे परिपथों के उदाहरण समाकलक और अवकलक हैं। इन परिपथों में, यदि आप निवेश पर कोई विद्युत् सिग्नल लागू करते हैं, तो आपको निर्गम पर इसका समाकलित या अवकलित रूप मिलेगा। ये परिपथ अभिकलन, सिग्नल संसाधन और सिग्नल जनित्र आदि अनुप्रयोगों में बेहद उपयोगी होते हैं। ऐसे अनुप्रयोगों के लिए संक्रियात्मक प्रवर्धकों का उपयोग किया जा सकता है।

इस प्रयोग में आप आई.सी. 741C का उपयोग करके समाकलकों और अवकलकों का निर्माण और जांच करेंगे।

अपेक्षित कौशल

इस प्रयोग को करने के बाद आप :

- ❖ ऑप एम्प का उपयोग करके सिग्नल को समाकलित करने के लिए परिपथ का निर्माण कर सकेंगे;
- ❖ CRO पर ज्या- और वर्ग तरंग निवेशों के समाकलित सिग्नलों को प्रदर्शित कर सकेंगे;
- ❖ ऑप एम्प का उपयोग करके सिग्नल को अवकलित करने के लिए परिपथ का निर्माण कर सकेंगे;
- ❖ CRO पर अवकलित ज्या- और वर्ग तरंग सिग्नल प्रदर्शित कर सकेंगे; और
- ❖ अपेक्षित और प्रेक्षित समाकलित तथा अवकलित सिग्नलों की तुलना कर सकेंगे।

इस प्रयोग को करने के लिए आपको निम्नलिखित घटकों और उपकरण की आवश्यकता होगी।

आवश्यक उपकरण

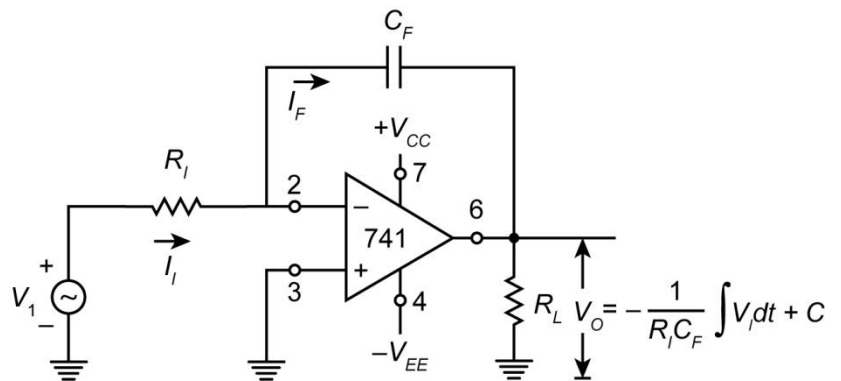
आई.सी. 741C, द्विध्रुवी शक्ति प्रदाय ($\pm 15\text{ V}$), विभिन्न मानों के प्रतिरोधक और संधारित्र, विभिन्न आवृत्तियों के ज्या- और वर्ग तरंग देने वाला सिग्नल जनित्र, द्वैत-रेखी दोलनदर्शी (CRO), प्रयोग पट्ट, संबंधन तार।

आप इस प्रयोग को दो भागों में करेंगे। पहले भाग में आप एक समाकलक का डिज़ाइन और निर्माण करेंगे और दूसरे भाग में एक अवकलक का।

9.2 ऑप एम्प आई.सी. 741C से बना समाकलक

आपने पाठ्यक्रम BPHE-143 की इकाई 14 में ऑप एम्प का उपयोग करने वाले समाकलक के बारे में अध्ययन किया है।

चित्र 9.1 एक बुनियादी समाकलक के परिपथ को दिखाता है जो समाकलन की गणितीय संक्रिया करता है। निर्गम तरंग-रूप, V_O , निवेश तरंग-रूप V_I का समाकल होता है।



चित्र 9.1: बुनियादी समाकलक।

समाकलक परिपथ को प्रतिलोमी प्रवर्धक के परिपथ में R_F को संधारित्र C_F द्वारा

प्रतिस्थापित करके प्राप्त किया जाता है, जबकि बाकी परिपथ समान रहता है।

ऋणात्मक पुनर्भरण ऑप एम्प परिपथ के लिए प्रस्तुत की गई बुनियादी अभिधारणाओं के आधार पर, प्रतिरोधक R_I से प्रवाहित धारा I_I , संधारित्र से प्रवाहित धारा I_F के बराबर होनी चाहिए। अर्थात्,

$$I_I = I_F$$

धारा I_I निवेश सिग्नल जनित्र से पिन 2 तक प्रवाहित होती है और वहां से यह संधारित्र C_F के माध्यम से बहती है। क्योंकि पिन 2, 0V पर होता है, अतः, R_I के पार वोल्टता V_I होगा और C_F के पार वोल्टता $-V_O$ होगा। इसलिए,

$$I_I = \frac{V_I}{R_I}$$

और
$$I_F = C_F \frac{d(-V_O)}{dt}$$

अतः, हम लिख सकते हैं :

$$\frac{V_I}{R_I} = C_F \frac{d(-V_O)}{dt}$$

या

$$V_I = -R_I C_F \frac{d(-V_O)}{dt}$$

इस समीकरण को समाकलित करने पर, हमें निम्नलिखित समीकरण प्राप्त होगा :

$$\int V_I dt = -R_I C_F V_O$$

$$\therefore V_O = -\frac{1}{R_I C_F} \int V_I dt \quad (9.1)$$

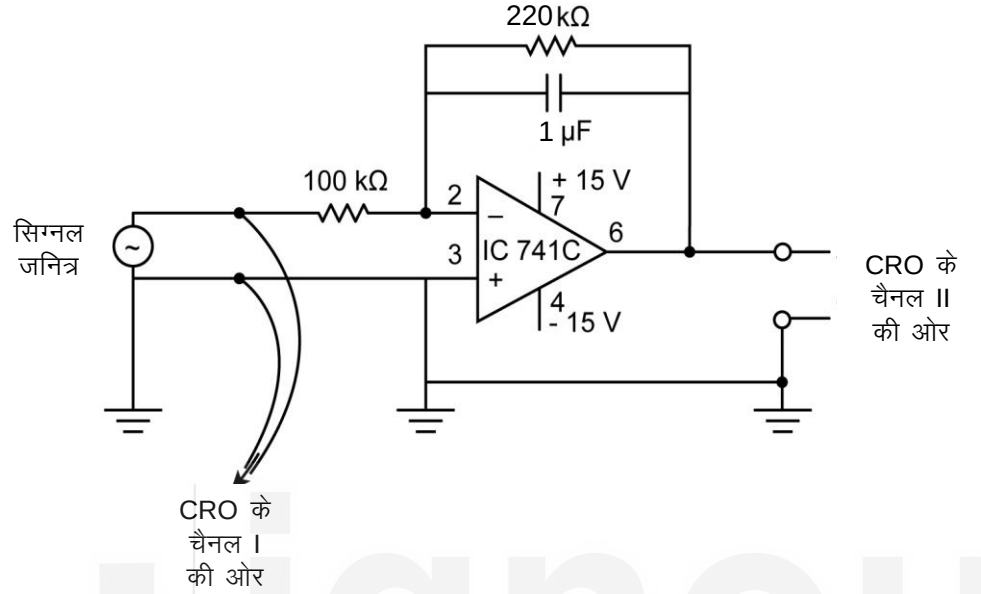
समीकरण (9.1) से पता चलता है कि निर्गम, निवेश वोल्टता तरंग-रूप के समाकल के समानुपाती है। यदि गुणनफल $R_I C_F$ को 1 के बराबर लिया जाता है, तो हमें निम्नलिखित व्यंजक प्राप्त होता है :

$$V_O = -\int V_I dt \quad (9.2)$$

एक व्यावहारिक समाकलन परिपथ में, बृहद् मान का एक प्रतिरोधक R_F संधारित्र C_F के समांतर में जोड़ा जाता है, जिससे एक समांतर पुनर्भरण पथ प्राप्त होता है और संधारित्र के V_{SAT} तक आवेशन से बचा जा सकता है।

इस प्रयोग में, आप लब्धि 10 वाला एक समाकलक डिज़ाइन करेंगे (आप अपने परामर्शदाता के साथ चर्चा के बाद उपलब्ध घटकों के आधार पर कोई और लब्धि भी चुन सकते हैं।)

इसलिए, यदि आप $C = 1 \mu\text{F}$ चुनते हैं, तो $R_F = 100 \text{ k}\Omega$ होगा। लगभग $220 \text{ k}\Omega$ का एक प्रतिरोधक आपको संधारित्र से समांतर क्रम में जोड़ना चाहिए। परिकल्पित किए गए घटकों के संबंधन के बाद परिपथ चित्र 9.2 में दिखाए गए परिपथ जैसा दिखेगा।



चित्र 9.2: आई.सी. 741C का उपयोग करते हुए ऑप एम्प समाकलक परिपथ।

समाकलक बनाने और जांचने के लिए निम्नलिखित चरणों का अनुसरण करें।

क्रिया-विधि

1. परिपथ को प्रयोग पट्ट पर जोड़ें और $\pm 15 \text{ V}$ आपूर्ति के शक्ति प्रदाय को ठीक से जोड़ें।
2. सिग्नल जनित्र के निर्गम को CRO के चैनल I निवेश से जोड़ दें। ज्या-वक्र तरंग निर्गम का चयन करें और आयाम को 0.5 V और आवृत्ति को 1 kHz पर समायोजित करें।
3. सिग्नल जनित्र निर्गम को ऑप एम्प परिपथ के निवेश से जोड़ें।
4. CRO के चैनल II को परिपथ के निर्गम से जोड़ें।
5. दोनों ऊर्ध्वाधर स्थिति नियंत्रकों को समायोजित करके CRO के स्क्रीन पर निवेश और निर्गम सिग्नलों के दोनों अनुरेखों को समकालित (synchronise) करें।
6. निवेश और निर्गम सिग्नलों के आयाम और आवृत्तियों को मापें। अनुरेखण कागज का उपयोग करके CRO स्क्रीन पर निवेश और निर्गम तरंगों को अनुरेखित करें। इस कागज पर CRO की V/div और समय आधार सेटिंग को भी दर्ज करें।
7. निवेश सिग्नल की आवृत्ति और आयाम परिवर्तित करके चरण (2) से (5) तक दोहरा कर निर्गम वोल्टता और आवृत्ति को फिर से मापें। अपने पाठ्यांकों को प्रेक्षण सारणी 9.1 में दर्ज करें।

प्रेक्षण सारणी 9.1 : ज्या-वक्र तरंग का समाकलन

क्र.सं.	निवेश आयाम (V)	निवेश आवृत्ति (Hz)	निर्गम आयाम (V)	निर्गम आवृत्ति (Hz)
1.				
2.				
3.				
4.				
5.				

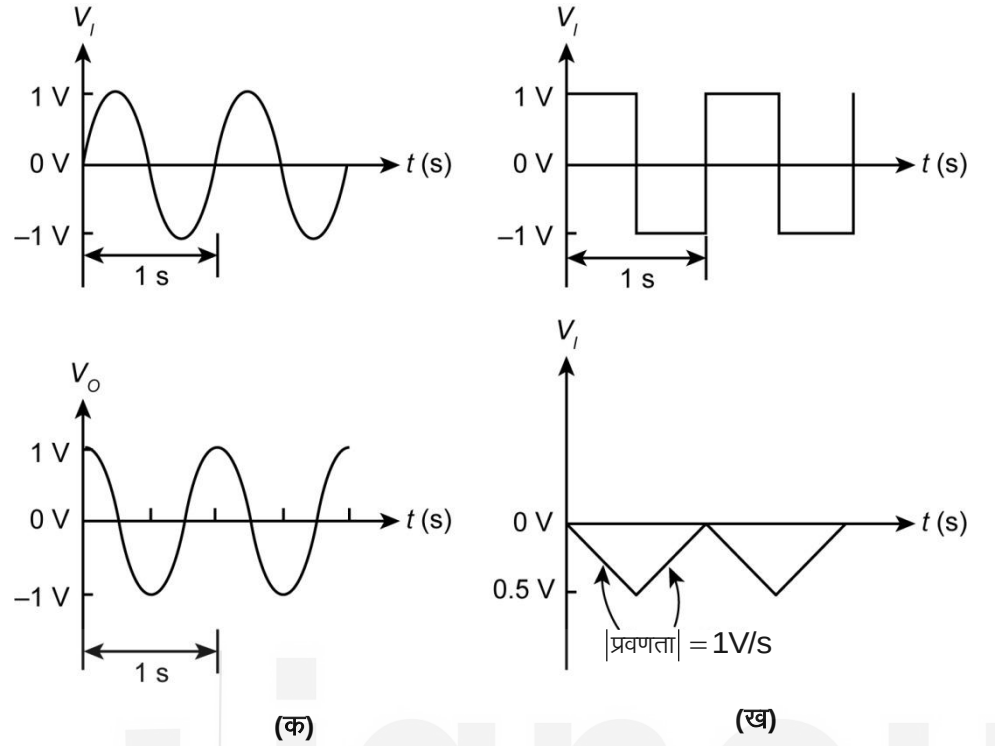
8. सिग्नल जनित्र के वर्ग तरंग निवेश का उपयोग करके प्रयोग को दोहराएं और प्रेक्षण सारणी 9.2 में अपने प्रेक्षण दर्ज करें।
9. वर्ग तरंग-रूप के लिए भी CRO स्क्रीन पर निवेश और निर्गम को अनुरेखण कागज़ पर अनुरेखित करें।

प्रेक्षण सारणी 9.9 : वर्ग तरंग का समाकलन

क्र.सं.	निवेश आयाम (V)	निवेश आवृत्ति (Hz)	निर्गम आयाम (V)	निर्गम आवृत्ति (Hz)
1.				
2.				
3.				
4.				
5.				

अगर निवेश तरंग-रूप एक ज्या-वक्र है तो निर्गम तरंग-रूप व्युत्क्रमित कोज्या-वक्र का ऋणात्मक होना चाहिए, जिसका अर्थ है कि यह एक सामान्य कोज्या-तरंग है जैसा कि चित्र 9.3क में दिखाया गया है। यदि निवेश तरंग एक वर्ग तरंग है, तो निर्गम तरंग एक त्रिकोणीय तरंग होनी चाहिए जैसा कि चित्र 9.3ख में दिखाया गया है।

आप जानते हैं कि,
 $\int \sin x \, dx = -\cos x$



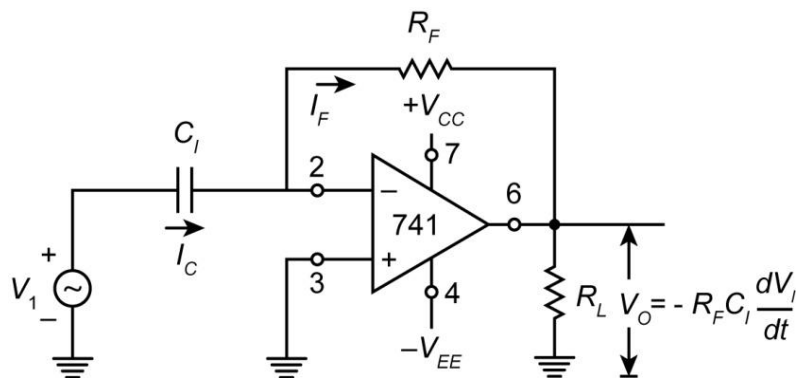
चित्र 9.3: एक बुनियादी समाकलक का निर्गम जब निवेश क) ज्या-तरंग; ख) वर्ग तरंग होता है।

पुष्टि करें कि CRO प्रदर्श से अनुरेखित किए गए तरंग-रूप उपरोक्त तरंगों से मेल खा रहे हैं। यदि इनमें अपेक्षित तरंगों से कोई अंतर है, तो इसके कारणों का पता लगाएं और लिखें।

समाकलक परिपथ की जांच करने के बाद, अब आप प्रयोग के अगले भाग में अवकलक परिपथ का निर्माण और जांच करें।

9.3 ऑप एम्प आई.सी. 741C से बना अवकलक

चित्र 9.4 बुनियादी अवकलक का परिपथ दिखाता है जो अवकलन की गणितीय संक्रिया करता है। निर्गम तरंग-रूप निवेश तरंग-रूप का अवकलक होगा।



चित्र 9.4: बुनियादी अवकलक

एक प्रतिलोमी प्रवर्धक में R_I को एक संधारित्र से प्रतिस्थापित करके अवकलक परिपथ प्राप्त किया जाता है और बाकी परिपथ वैसे ही बना रहता है। प्रतिलोमी प्रवर्धक के समान ही, संधारित्र C_I से प्रवाहित होने वाली धारा I_C , प्रतिरोधक R_F से प्रवाहित होने वाली धारा I_F के बराबर होनी चाहिए। अतः,

$$I_C = I_F$$

धारा I_C निवेश सिग्नल स्रोत (V_I) से पिन 2 की ओर प्रवाहित होती है जहां से यह R_F में प्रवाहित होती है। पिन 2 आभासी भूमि के कारण 0 V पर होती है। अतः, C_I के पार वोल्टता द्वार V_I तथा R_F के पार $-V_O$ होता है।

आपको याद होगा कि संधारित्र C से प्रवाहित धारा का मान इसके पार वोल्टता परिवर्तन की दर का C गुना होती है। इसलिए

$$I_C = C_I \frac{dV_I}{dt}$$

और $I_F = -\frac{V_O}{R_F}$

क्योंकि $I_C = I_F$,

$$C_I \frac{dV_I}{dt} = -\frac{V_O}{R_F}$$

पदों को पुनर्व्यवस्थित करते हुए हम निम्नलिखित व्यंजक प्राप्त करते हैं :

$$V_O = -R_F C_I \frac{dV_I}{dt} \quad (9.3)$$

यदि गुणनफल $R_F C_I = 1$ हो तो,

$$V_O = -\frac{dV_I}{dt} \quad (9.4)$$

इस प्रकार, निर्गम वोल्टता निवेश वोल्टता V_I का ऋणात्मक अवकलक होता है।

आपको अपने परामर्शदाता के निर्देशों के अनुसार घटकों की उपलब्धता के आधार पर विशिष्ट लक्ष्य वाला अवकलक बनाना चाहिए।

लक्ष्य 2 के लिए, यदि आप $C_I = 1\mu F$ चुनते हैं तो $R_F = 2M\Omega$ होगा।

प्रयोग के इस भाग में आप प्रथम भाग की तरह ही आई.सी. 741C और वांछित मानों के घटकों के साथ एक अवकलक (चित्र 9.4) का परिपथ बनाएं।

ज्या-वक्र तरंग निवेश के लिए प्रेक्षण सारणी 9.3 में और वर्ग तरंग निवेश के लिए प्रेक्षण सारणी 9.4 में अपने प्रेक्षण दर्ज करें।

CRO के समायाधार और V/div सेटिंगों को दर्ज करते हुए अनुरेखण कागज़ पर दोनो प्रकार के निवेश तरंगों के लिए निवेश और निर्गम तरंग-रूपों को अनुरेखित करें।

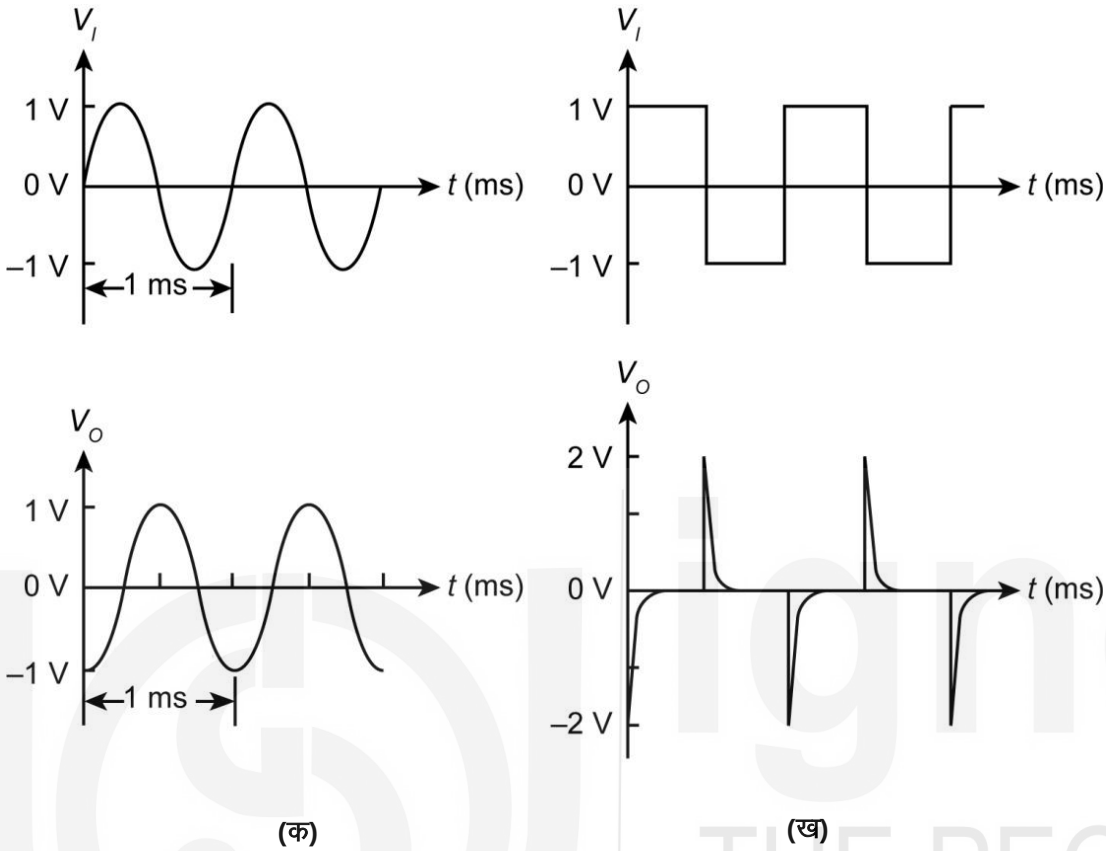
प्रेक्षण सारणी 9.3: एक अवकलक को ज्या-वक्र तरंग निवेश

क्र.सं.	निवेश आयाम (V)	निवेश आवृत्ति (Hz)	निर्गम आयाम (V)	निर्गम आवृत्ति (Hz)
1.				
2.				
3.				
4.				
5.				

प्रेक्षण सारणी 9.4: एक अवकलक को वर्ग तरंग निवेश

क्र.सं.	निवेश आयाम (V)	निवेश आवृत्ति (Hz)	निर्गम आयाम (V)	निर्गम आवृत्ति (Hz)
1.				
2.				
3.				
4.				
5.				

यदि निवेश एक ज्या-वक्र है, तो निर्गम तरंग-रूप को ज्या-वक्र का ऋणात्मक होगा; और अगर निवेश एक वर्ग तरंग है, तो निर्गम 180° कलांतर के साथ एक स्पाइक तरंग-रूप होगा, जैसा कि चित्र 9.5 में दिखाया गया है।



चित्र 9.5: एक बुनियादी समाकलक का निर्गम जब निवेश क) ज्या-तरंग; ख) वर्ग तरंग होता है।

परिणाम

ज्या- और वर्ग तरंगों के अपेक्षित अवकलित तरंग-रूपों के साथ अनुरेखण कागज़ पर अनुरेखित किए गए वक्रों की तुलना करें।

क्या वे मेल खा रहे हैं?

यदि नहीं, तो अपेक्षित परिणामों से प्रेक्षित सिग्नलों के विचलन के कारणों का उल्लेख कीजिए।

9.4 निष्कर्ष

आपने सीखा है कि कैसे ज्या- और वर्ग तरंग-रूप को समाकलित और अवकलित करते हैं। अब अपने प्रेक्षणों के आधार पर अपने निष्कर्षों को निम्नलिखित प्रश्नों के उत्तर के रूप में लिखिए।

क) समाकलन के बाद तरंग के तेज़ी से बढ़ते भागों पर क्या परिणाम दिखता है?

ख) जब आप अवकलक के निवेश पर dc वोल्टता लगाते हैं तो आपको क्या अनुक्रिया मिलती है?

ग) कौन सा परिपथ तरंग को मसृण (smooth) करता है?

घ) कौन सा परिपथ निवेश में तेज़ बदलावों को बेहतर पहचान लेता है?



ignou
THE PEOPLE'S
UNIVERSITY

कला-विस्थापन दोलित्र का डिज़ाइन और निर्माण

इकाई की रूपरेखा

- | | |
|---|---|
| 10.1 परिचय
अपेक्षित कौशल | 10.3 कला-विस्थापन दोलित्र का निर्माण
और जांच |
| 10.2 कला-विस्थापन दोलित्र के मूल तत्व
कला-विस्थापन
कला-विस्थापन दोलित्र परिपथ | |

10.1 परिचय

आपने अंकीय एवं अनुरूप परिपथ और उपकरणशास्त्र नामक पाठ्यक्रम (BPHET-143) की इकाई 11 में पढ़ा है कि दोलित्र एक ऐसा परिपथ है जो विद्युत् शक्ति के dc रूप को ac में परिवर्तित करता है। एक दोलित्र के निर्गम तरंग की प्रकृति अनिवार्य रूप से आवर्ती होती है। अक्सर दोलित्र ज्या- तरंग-रूप या वर्ग तरंग-रूप उत्पन्न करते हैं। ज्या-तरंग दोलित्र इस अर्थ में संनादी होते हैं कि उनका निर्गम तरंग-रूप सरल आवर्त दोलन (SHM) करने वाले कण के विस्थापन-समय वक्र के समान होता है और इनकी अद्वितीय आवृत्ति होती है। जबकि ज्या- तरंग-रूपों को लंबे समय तक अनुरूप इलेक्ट्रॉनिकी की दुनिया पर वर्चस्व रहा है, आज के अंकीय इलेक्ट्रॉनिकी, इलेक्ट्रॉनिक

संचार और कंप्यूटर की दुनिया में वर्ग तरंग-रूप का प्रभुत्व अधिक है। क्योंकि एक वर्ग तरंग में ही कई आवृत्तियों का मिश्रण होता है, वर्ग तरंग उत्पादन करने वाले दोलित्रों को संनादी दोलित्र कहा जा सकता है।

प्रेषक, अभिग्राही, क्वार्ट्ज घड़ियाँ, धातु संसूचक, कंप्यूटर तंत्र और औद्योगिक प्रक्रिया नियंत्रण/स्वचालन आदि में भी दोलित्र का उपयोग किया जाता है। इस तरह के अनुप्रयोगों के लिए दिन में एक बार से लेकर अरबों चक्र प्रति सेकंड (Hz) तक आवृत्तियों के विस्तृत परिसर की आवश्यकता होती है। तब यह स्वाभाविक है कि दोलित्रों को अक्सर उनके परिचालन आवृत्तियों के बैंड के अनुसार वर्गीकृत किया जाए।

कला-विस्थापन दोलित्र एक ऐसा दोलित्र है जो ज्या-तरंगों को उत्पन्न करने वाले संनादी दोलित्र के वर्ग के अंतर्गत आता है और यह आम तौर पर GPS, संगीत वाद्ययंत्र और ध्वनि संश्लेषण में अनुप्रयोगों के लिए उपयुक्त होता है।

अपेक्षित कौशल

इस प्रयोग को करने के बाद आप :

- ❖ प्रतिपालित दोलनों को उत्पन्न करने के लिए आवश्यक बार्कहाउजेन प्रतिबंध बता सकेंगे;
- ❖ व्याख्या कर सकेंगे कि एक प्रवर्धक को दोलित्र में बदलने के लिए पुनर्भरण का उपयोग कैसे किया जा सकता है;
- ❖ एक कला-विस्थापन दोलित्र का परिपथ चित्र खींचकर समझा सकेंगे कि $R-C$ भाग अपने निवेश और निर्गम के बीच कला-विस्थापन कैसे उत्पन्न करता है;
- ❖ दी गई आवृत्ति का कला-विस्थापन दोलित्र डिज़ाइन कर सकेंगे; और
- ❖ एक कला-विस्थापन दोलित्र का परिपथ बना कर इसकी निर्गम आवृत्ति को माप सकेंगे।

इस प्रयोग को करने के लिए आपको निम्नलिखित उपकरण की आवश्यकता होगी।

आवश्यक उपकरण

आई.सी. 741C; द्विध्रुवी शक्ति प्रदाय ($\pm 15\text{ V}$), समान मान के प्रतिरोधकों और संधारित्रों के तीन जोड़े, एक उच्च मान का पुनर्भरण प्रतिरोधक, द्वैत अनुरेखी दोलनदर्शी (CRO), प्रयोग पट्ट, संबंधन तार।

10.2 कला-विस्थापन दोलित्र के मूल तत्व

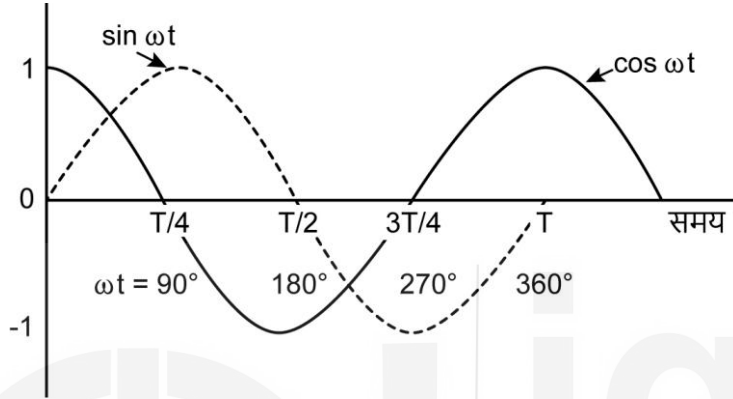
10.2.1 कला-विस्थापन

किसी भी जटिल विद्युत् सिग्नल को विभिन्न आयामों, आवृत्तियों और कलाओं के साथ कई ज्या-वक्रिय तरंगों के संयोजन के रूप में देखा जा सकता है। एक एकल ज्या-तरंग से जुड़े तीन लक्षण होते हैं – इसका आयाम (वोल्टता/धारा), आवृत्ति और कला। इन तीन लक्षणों में से पहले दो निरपेक्ष होते हैं जबकि तीसरे – कला – में एक संदर्भ तरंग की आवश्यकता होती है। एक संदर्भ ज्या-तरंग को हमेशा गणितीय रूप से एक समीकरण द्वारा निम्नवत् दर्शाया जा सकता है :

$$v = V_m \sin(\omega t)$$

$$(10.1)$$

जहां v परिवर्ती वोल्टता का तात्कालिक मान है, V_m आयाम और ω कोणीय आवृत्ति है। यदि हम इस तरंग का एक चौथाई चक्र समाप्त होने के बाद समान आयाम और आवृत्ति का एक और स्वतंत्र ज्या-तरंग उत्पन्न करते हैं, तो इसका व्यंजक $v = V_m \sin(\omega t + 90^\circ)$ होगा, क्योंकि एक चौथाई चक्र, 360° के एक चौथाई (90°) के बराबर होता है। चूंकि $\sin(A + 90^\circ) = \cos A$ है, दूसरी तरंग को $v = V_m \cos(\omega t)$ से निरूपित किया जा सकता है। ऐसी दो तरंगों को, जिनके आयामों और आवृत्तियों को बराबर करने के बाद उनका कलांतर 90° है, चित्र 10.1 में दिखाया गया है।



चित्र 10.1: $\left(\frac{\pi}{2} \text{ rad}\right)$ के कलांतर में दो तरंगें, ज्या- और कोज्या-फलनों द्वारा निरूपित की जा सकती हैं।

आम तौर पर, ज्या-वक्रिय वोल्टता तरंग को $v = V \sin(\omega t + \phi)$ के रूप में व्यक्त किया जा सकता है, जहां ϕ किसी यादृच्छिक शून्य के संदर्भ में कला कोण को निरूपित करता है।

R - C परिपथ में (या R - L परिपथ में भी) संधारित्र या प्रेरक की ऊर्जा भंडारण की क्षमता के कारण लागू वोल्टता और घटकों के माध्यम से प्रवाहित परिणामी विद्युत् धारा के बीच कलांतर मौजूद होता है। यह मूल संधारित्र समीकरण से भी सीधे स्पष्ट होता है।

आप जानते हैं कि, परिभाषा से, धारिता $C = Q/v$, जहां Q संधारित्र पर आवेश है और v संदर्भ वोल्टता है। अतः, $Q = vC$ है, और इसलिए, परिभाषा के अनुसार, संधारित्र में प्रवाहित धारा का व्यंजक निम्नलिखित है :

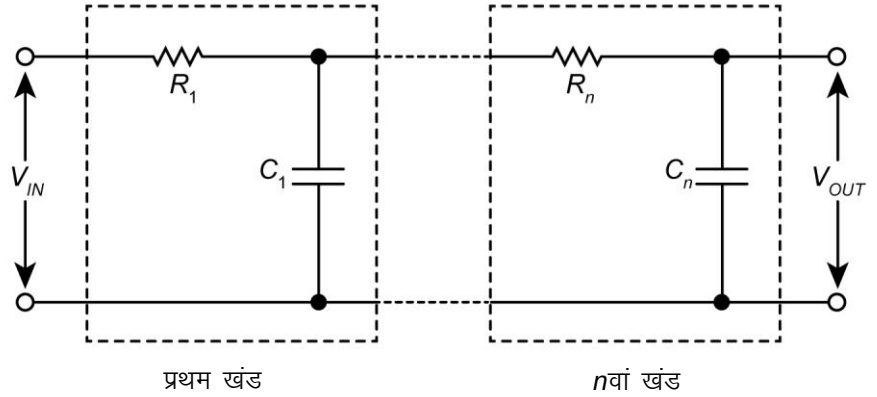
$$i = \frac{dQ}{dt} = C \frac{dv}{dt} = C\omega V_m \cos(\omega t) \quad (10.2)$$

इसलिए यह स्पष्ट है कि विशुद्ध धारिता परिपथ में कलांतर $\phi = 90^\circ$ होता है। लेकिन, R - C परिपथ में परिपथ की कुल प्रतिबाधा में प्रतिरोधी घटक के कारण कलांतर 90° कम होगा और इसका व्यंजक निम्नलिखित होता है :

$$\phi = \tan^{-1}\left(\frac{X_C}{R}\right) \quad (10.3)$$

जहां X_C धारिता प्रतिघात $1/(2\pi fC)$ है।

यदि हम चित्र 10.2 के अनुसार समान मानों वाले कई R - C खंडों को सोपानी रूप से जोड़ते हैं, तो 0° से 360° के बीच किसी भी कलांतर को प्राप्त करना संभव होता है।



चित्र 10.2: वांछित कलांतर प्राप्त करने के लिए n R - C खंडों की सोपानी व्यवस्था।

इस तथ्य का उपयोग प्रवर्धक को कला-विस्थापन दोलित्र में परिवर्तित करने में किया जाता है। आम तौर पर ट्रांजिस्टर या संक्रियात्मक प्रवर्धक का उपयोग करके बनाया गया एक प्रतिलोमी प्रवर्धक इस उद्देश्य के लिए इस्तेमाल किया जा सकता है। ऐसा हो, इसके लिए, कुछ शर्तों को पूरा करना होगा। एक साथ लेने पर उन्हें बार्कहाउजेन प्रतिबंध कहा जाता है।

प्रतिपालित दोलनों के लिए बार्कहाउजेन प्रतिबंध निम्नलिखित है :

क) संवृत पाश में कुल कलांतर 360° का पूर्णांकीय गुणज होना चाहिए।

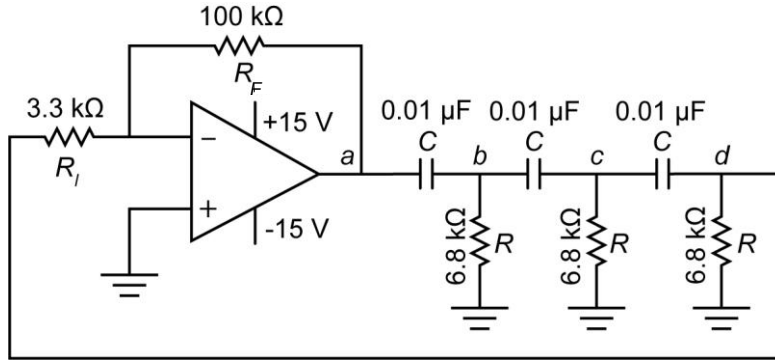
ख) पूर्ण परिमाण में पाश लब्धि 1 के बराबर होनी चाहिए, अर्थात् $|\beta A| = 1$ होना चाहिए।

आपको यहां ध्यान देना चाहिए कि इलेक्ट्रॉनिक परिपथ में दोलन होने और प्रतिपालित दोलन होते रहने के लिए बार्कहाउजेन प्रतिबंध आवश्यक है लेकिन पर्याप्त नहीं है — ऐसे परिपथ हैं जो ये प्रतिबंध पूरा करने के बाद भी दोलन नहीं करते हैं। इसके अलावा, यह प्रतिबंध न तो प्रवर्धक के प्रकार के बारे में बताता है और न ही उस तंत्र के बारे में जो आवृत्ति-निर्भर पुनर्भरण प्रदान करता है।

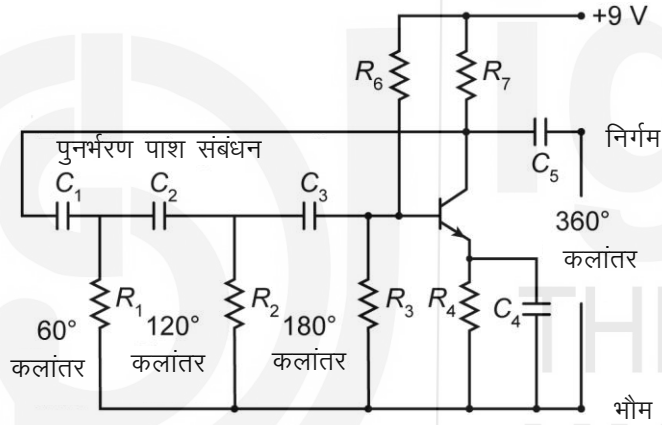
10.2.2 कला-विस्थापन दोलित्र परिपथ

आम तौर पर उपलब्ध संक्रियात्मक प्रवर्धक आई.सी. 741 का उपयोग करके बना कला-विस्थापन दोलित्र जिसे चित्र 10.3 में दिखाया गया है, एक लोकप्रिय दोलित्र परिपथ है। हमारे इस परिपथ को चुनने का मुख्य कारण यह है कि यद्यपि एक प्रतिलोमी प्रवर्धक को BJT या FET (चित्र 10.4क और ख में दिखाए गए परिपथ देखें) का उपयोग करके भी बनाया जा सकता है, ऐसे प्रवर्धक आदर्श प्रवर्धक के उतने निकट नहीं होते जितना एक ऑप एम्प होता है। ऐसे दोलित्र की प्रेक्षित और अपेक्षित आवृत्ति में बड़ा विचरण हो सकता है। साथ ही, पारंपरिक ट्रांजिस्टर की तुलना में किफायती संक्रियात्मक प्रवर्धकों की उपलब्धता काफी बेहतर होती है।

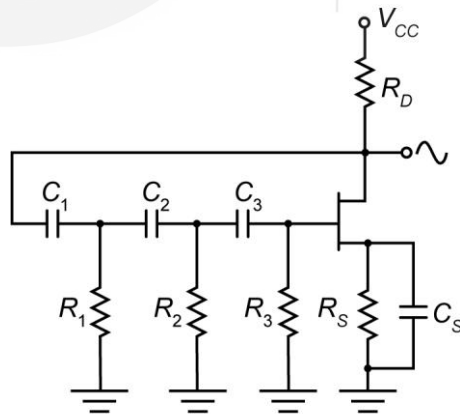
चित्र 10.3 में परिपथ में तीन $R-C$ खंडों का प्रयोग किया गया है, जिनमें से प्रत्येक 60° का अग्रता (lead) कलांतर प्रदान करता है। यदि R और C की स्थिति परस्पर बदल दी जाएं, तो परिपथ उसी तरह से कार्य करता है, परंतु $R-C$ खंडों के कारण पश्चता (log) कलांतर मिलता है।



चित्र 10.3: सक्रियात्मक प्रवर्धक आई.सी. 741 का उपयोग करके बनाया गया कला-विस्थापन दोलित्र।



(क)



(ख)

चित्र 10.4: क) $n-p-n$ ट्रांजिस्टर; ख) JFET का उपयोग करके बनाया गया कला-विस्थापन दोलित्र।

क्योंकि ऑप एम्प प्रवर्धक में द्विध्रुवी शक्ति प्रदाय प्रयुक्त होता है, अतः, यह शून्य-केंद्रित ac ज्या-तरंग निर्गम प्रदान कर सकता है। ऑप एम्प को प्रतिलोमी विधा में विन्यासित किया जाता है। इस प्रवर्धक की लब्धि $[-R_F/R_I]$ होती है।

इस परिपथ में लगभग $100\text{ k}\Omega$ के पुनर्भरण प्रतिरोध का उपयोग किया जाता है, ताकि यह $3.3\text{ k}\Omega$ के निवेश प्रतिरोधक के साथ -30 की लब्धि प्रदान करे। यह आवश्यक होता है क्योंकि अनुनादी आवृत्ति पर जब तीन $R-C$ खंडों का समूह ठीक 180° का कलांतर प्रदान करता है, तब सबसे दाहिने निर्गम प्रतिरोधक (बिंदु d) पर वोल्टता सबसे बाएं

$R-C$ निवेश खंड (बिंदु a) की वोल्टता की $1/29$ गुना होती है। अतः, प्रवर्धक की 29 से थोड़ी से बड़ी लब्धि पर संवृत पाश लब्धि 1 होती है, और दोलन प्रतिपालित होते हैं। इसे किरखोफ के नेटवर्क नियमों का उपयोग करके सिद्ध किया जा सकता है, लेकिन यह इस चर्चा के दायरे से बाहर है।

दोलनों की आवृत्ति को R और C के मानों से नियंत्रित किया जा सकता है। जब हम तीनों खंडों के लिए प्रतिरोधकों और संधारित्रों के समान मान चुनते हैं, तब आवृत्ति निम्नलिखित संबंध द्वारा दी जाती है :

$$f = \frac{1}{2\pi RC\sqrt{6}} \quad (10.4)$$

यदि $R-C$ खंडों की संख्या n हो तो सामान्य सूत्र निम्नलिखित है :

$$f = \frac{1}{2\pi RC\sqrt{2n}} \quad (10.4a)$$

चित्र 10.3 में सुझाए गए घटक मानों के लिए आप आवृत्ति परिकलित कर सकते हैं जो लगभग 1 kHz होगी।

10.3 कला-विस्थापन दोलित्र का निर्माण और जांच

कार्य-विधि

1. चित्र 10.3 में दिखाए गए परिपथ को एक प्रयोग पट्ट पर घटकों का समुच्चयन करके कला-विस्थापन दोलित्र का निर्माण करें। आप तीन निश्चित मानों के प्रतिरोधकों ($3.3\text{ k}\Omega$) और संधारित्रों ($0.01\mu\text{F}$) (सुझाए गए मान) को ले सकते हैं, या परामर्शदाता से चर्चा करके दूसरे मान भी ले सकते हैं। इनका उपयोग करके $R-C$ नेटवर्क बनाएं। एक $100\text{ k}\Omega$ पोटेंशियोमीटर का उपयोग पुनर्भरण प्रतिरोधक के रूप में करें ताकि बार्कहाउजेन प्रतिबंध के अनुपालन के अनुसार दोलनों को उत्पन्न होते हुए और लोपित होते हुए देखने के लिए उसे समायोजित किया जा सके।
2. एक ट्वैत रेखी दोलनदर्शी CRO लें और अपने परिपथ के निर्गम (ऑप एम्प की पिन 6) का इसके एक चैनल से संबंधन करें। इससे आप अपने परिपथ के ज्या-वक्रीय तरंग-रूप निर्गम का प्रेक्षण कर पाएंगे।
3. CRO के दूसरे चैनल के अन्वेषक को मुक्त रखें, जिससे आप परिपथ में विभिन्न बिंदुओं को उससे छूकर उन बिंदुओं पर उपस्थित तरंगों का निरीक्षण कर सकते हैं। इस व्यवस्था से कला परिवर्तनों को देखना संभव हो जाता है जब निर्गम सिग्नल

एक R - C खंड से दूसरे (चित्र 10.3 में क्रमशः बिंदु a - b - c - d और परिपथ के उभयनिष्ठ भौम के बीच) से गुजरता है।

4. आपको CRO प्रदर्श स्क्रीन पर केवल एक पूर्ण चक्र देखने के लिए निर्गम तरंग को स्थिर करना चाहिए और आवृत्ति का मापन सावधानी से करना चाहिए।
5. प्रदर्श के समय अक्ष पर तरंग के एक चक्र के आवर्तकाल के पाठ्यांक को चुने हुए समय आधार (समय/div) की सेटिंग से गुणा करके तरंगदैर्घ्य का मापन करें। अपने प्रेक्षणों को प्रेक्षण सारणी 10.1 में दर्ज करें।
6. संबंध $f = 1/T$ का उपयोग करके आवृत्ति परिकलित करें।
7. प्रेक्षित आवृत्ति की तुलना घटक मानों से परिकलित अपेक्षित आवृत्ति से करें और त्रुटि का परिकलन करें।
8. R और C के मानों के संयोजन को बदलकर और चार आवृत्तियां प्राप्त करें और चरणों 4 से 7 को दोहराएं।
9. CRO के स्क्रीन पर प्राप्त तरंग को अनुरेखण कागज पर अनुरेखित करें और उसके प्रेक्षण के लिए चुने गए V/cm और समय/Div सेटिंग को दर्ज करें।

प्रेक्षण सारणी 10.1: कला-विस्थापन दोलित्र की आवृत्ति

क्रम सं.	R (Ω)	C (μF)	CRO स्क्रीन पर तरंगदैर्घ्य (cm)	दोलनदर्शी का समय आधार सेटिंग (ms या μs) / div	तरंग का आवर्तकाल $T(s)$	आवृत्ति, $f = 1/T$ (Hz)
1						
..						
..						
..						
5						

आप मापन में त्रुटि का निर्धारण करने के लिए नीचे दी गई सारणी के अनुसार एक और सारणी बना सकते हैं।

प्रेक्षण सारणी 10.2: त्रुटि विश्लेषण

क्र. सं.	R (Ω)	C (μF)	अपेक्षित आवृत्ति $f = \frac{1}{2\pi RC\sqrt{6}}$ (Hz)	प्रेक्षित आवृत्ति f_{obs} (Hz)	आवृत्ति में अंतर $\delta = f - f_{obs}$ (Hz)	%त्रुटि $= [\delta/f] * 100$
1						
..						
..						
..						
5						

निष्कर्ष

आवृत्तियों के अपेक्षित और प्रेक्षित मानों की तुलना करें और जांचें कि वे कितनी भली-भांति मेल खाते हैं।

अपने प्रेक्षण के प्रत्येक सेट में प्राप्त ज्या-तरंग की गुणवत्ता पर टिप्पणी करें।

बोध प्रश्न 1 - कला-विस्थापन दोलित्र के मापनों का विश्लेषण

क) यदि अपेक्षित और प्रेक्षित आवृत्ति मानों के बीच अंतर है, तो इस विचलन के क्या कारण हो सकते हैं?

ख) यदि आप R-C के 4 खंडों का उपयोग करते हैं, तो अपेक्षित आवृत्ति का सूत्र क्या होगा? इस स्थिति में प्रति खंड कलांतर क्या होगा?

शब्दावली

एक का पूरक	1's Complement	अभिलक्षणिक	Characteristic
दो का पूरक	2's Complement	आवेश वाहक	Charge carrier
अवशोषण	Absorption	चिप	Chip
अवशोषण नियम	Absorption law	परिपथिकी	Circuitry
ग्राही	Acceptor	संवृत पाश लब्धि	Closed loop gain
संचयन	Accumulation	गुणांक	Coefficient
सक्रिय क्षेत्र	Active region	कुंडली	Coil
योजक	Adder	संग्राही	Collector
प्रवेश्यता	Admittance	संग्राही	Collector
अनुमत	Allowed	संघट्टन	Collision
अक्षरांकीय कोड	Alphanumeric code	स्तंभ	Column
प्रत्यावर्ती धारा	Alternating current, ac	संयोजन	Combination
अक्रिस्टलीय	Amorphous	उभयनिष्ठ	Common
प्रवर्धक	Amplifier	उभयनिष्ठ आधार	Common base amplifier
अनुरूप	Analogue	प्रवर्धक	Common collector amplifier
परावर्तन रोधी	Antireflective coating	उभयनिष्ठ संग्राही	Common emitter amplifier
विलेपन		प्रवर्धक	Common mode rejection ratio / CMRR
अनुप्रयोग	Application	उभयनिष्ठ	Common mode voltage gain
व्यूह	Array	उत्सर्जक प्रवर्धक	Commutative
आस्क्री	ASCII	उभयनिष्ठविधा	Comparator
साहचर्य	Associative	निराकरण अनुपात	Complement
स्वचालित	Astable multivibrator	उभयनिष्ठविधा	Compound
बहुकपित्र		वोल्टता लब्धि	Concentration
ऐवलांश भंजन	Avalanche breakdown	क्रमविनिमेय	Conductance
बैन्ड अंतराल	Band gap	तुलनित	Conductivity
बैंड चौड़ाई	Band width	पूरक	Conductor
रोधिका विभव	Barrier potential	यौगिक	Configuration
आधार	Base	सांद्रण	Constant
बायस, बायसित	Bias, biased	चालकत्व	Construction
बायसन	Biasing	चालकता	Continuous
द्वि.आधारी	Binary	चालक	Control knobs
द्वि.आधारी योजक	Binary adder	विन्यास	Controlled inverter
द्वि.आधारी बिंदु	Binary point	अचर	
द्विध्रुवी	Bipolar	रचना	Conversion
बिट	Bit	संतत	Converter
आबंधन	Bonding	नियंत्रण घुंडियां	Coupling
बूलीय बीजगणित	Boolean algebra	नियंत्रित	Covalent bond
प्रयोग पट्ट	Bread board	प्रतिलोमित्र	Crystalline bonding
भंजन	Break down	रूपांतरण	Current density
भंजन वोल्टता	Breakdown voltage	परिवर्तक	Current gain
हासिल	Carry	युग्मन	Current controlled
कैथोड किरण	Cathode Ray Tube (CRT)	सहसंयोजी आबंध	
नलिका	Cathode Ray Oscilloscope (CRO)	क्रिस्टलीय आबंधन	
कैथोड किरण			
दोलनदर्शी			
चैनल	Channel	धारा घनत्व	
संप्रतीक	Character	धारा लब्धि	
		धारा.नियंत्रित	

अंतर्कीय आवृत्ति	Cut-off frequency	उत्सर्जित	Emitted
अंतक क्षेत्र	Cut-off region	उत्सर्जक अनुगामी	Emitter follower
अवमंदित दोलन	Damped oscillation	ऊर्जा.बैन्ड	Energy band
आंकड़ा पत्र	Data sheet	उत्कीर्ण	Engraved
डी मॉर्गन	De Morgan	तुल्य	Equivalent
दशमलव	Decimal	तुल्य परिपथ	Equivalent circuit
न्यूनता	Deficiency, absence	एकनिष्ठ	Exclusive
विक्षेपण	Deflection	अपद्रव्यी	Extrinsic
विक्षेपण सुग्राहिता	Deflection sensitivity	पुनर्भरण	Feed back
अवक्षय स्तर	Depletion layer	तंतु प्रकाशिकी	Fibre optics
अवक्षय क्षेत्र	Depletion region	क्षेत्र.प्रभाव	Field effect
युक्ति	Device	निस्संदक	Filter
परावैद्युत पदार्थ	Dielectric material	नियत बायस	Fixed bias
भेदी प्रवर्धक	Differential amplifier	प्रतिदीप्तिशील	Fluorescent screen
विभेदी निवेश	Differential input	स्क्रीन	
अवकलक	Differentiator	अग्रबायस	Forward bias
विसरण	Diffusion	अग्र.बायसित	Forward biased
अंक	Digit	अग्रदिशिक	Forward biasing
डिजिटल, अंकीय	Digital	बायसन	
डायोड	Diode	अग्रधारा	Forward current
प्रत्यक्ष बैन्ड	Direct band gap	अग्र प्रतिरोध	Forward resistance
अंतराल		अग्र वोल्टता	Forward voltage
दिष्ट धारा	Direct current, dc	पूर्ण योजक	Full adder
विसर्जन	Discharge	मूलभूत गुणनफल	Fundamental product
विविक्त	Discrete	लब्धि, लाभ	Gain
विविक्त अवयव	Discrete component	गेट	Gate
डिस्प्ले, प्रदर्श	Display	प्रवणता	Gradient
बंटन	Distribution	भौम संबंधन	Ground connection
दाता	Donor	भू.विभव	Ground potential
मादन, मादित	Doping, doped	भूसंपर्कित	Grounded
द्विक पूरकीकरण	Double	अर्ध योजक	Half adder
	Complementation	षोडश आधारी	Hexadecimal, hex
द्विसंधि	Double junction	उच्च	High
द्वि.पादाक्षर	Double subscript	विवर	Hole
संकेतन	Notation	संकर प्राचल	Hybrid parameters
निकास	Drain	संघट्ट आयनन	Impact ionization
अपवाह	Drift	प्रतिबाधा	Impedance
द्विध्रुवी शक्ति	Dual power supply	प्रतिबाधा सुमेलन	Impedance matching
प्रदाय		अपद्रव्य	Impurity
द्वैत-अनुरेख	Dual trace	आपतित	Incident
दोलनदर्शी	oscilloscope		
उपयोगिता	Duty cycle	अनिर्धार्य	Indeterminate
अनुपात		प्रेरणिक युग्मन	Inductive coupling
भू.टर्मिनल	Earth/ground terminal	प्रेरक	Inductor
दक्षता	Efficiency	निवेश	Input
विद्युत्.क्षेत्र	Electric field	निवेश प्रतिबाधा	Input impedance
इलेक्ट्रॉन किरण	Electron beam	निवेश ऑफ़सेट	Input offset voltage
पुंज		वोल्टता	
निराकरक	Eliminator	विद्युत्.रोधी	Insulator

एकीकृत परिपथ	Integrated circuit (IC)	प्रतिवेशी	Neighbouring
समाकलक	Integrator	निबल	Nibble
अंतरापरमाणुक	Interatomic	अप्रतिलोमी प्रवर्धक	Non-inverting amplifier
अंतःखंड	Intercept	अप्रतिलोमी निवेश	Non-inverting input
अंतरापृष्ठ	Interface	अरैखिक	Nonlinear
अंतःक्षिप्त	Interject	संख्या कोड	Number code
नैज	Intrinsic	संख्या पद्धति	Number system
प्रतीप वोल्टता	Inverse voltage	अध्यासित	Occupied
प्रतिलोमित्र,	Inverter, inversion	अष्टाधारी	Octal
प्रतिलोमन		ओमी	Ohmic
प्रतिलोमी प्रवर्धक	Inverting amplifier	खुला परिपथ	Open circuit
प्रतिलोमी निवेश	Inverting input	खुला पाश	Open loop voltage gain
आयन	Ion	वोल्टता लब्धि	
संधि	Junction	प्रचालन	Operation
कारनाफ़ मानचित्र	Karnaugh map	सक्रियात्मक	Operational amplifier, op amp
नी वोल्टता	Knee voltage	प्रवर्धक, ऑप एम्प	Oscillator
जालक	Lattice	दोलित्र	Out of phase
नियम	Law	कला.बाह्य	Output
क्षरण	Leakage	निर्गम	Output admittance
न्यूनतम सार्थक	Least significant digit	निर्गम प्रवेश्यता	Overlap
अंक		अतिव्यापन	Pair
स्तर विस्थापक	Level shifter	युग्म	Passive components
प्रकाश उत्सर्जक	Light emitting	निष्क्रिय घटक	Peak inverse voltage
प्रकाश उत्सर्जक	Light emitting diode, LED	प्रतीप शिखर	Pentavalent
डायोड	Linear	वोल्टता	Performance characteristics
रैखिक	Load line	पंचसंयोजक	Phase difference
लोड लाइन	Logic gate	निष्पादन	Phase shift oscillator
तर्क गेट	Loop	अभिलक्षण	
पाश	Low	कलांतर	Photoconductor
निम्न	Mains	कला-विस्थापन	Photocurrent
मुख्य तार	Majority	दोलित्र	Photodetector
अधिसंख्यक	Matching	प्रकाश चालक	Photodiode
सुमेलन	Maxterm	प्रकाश विद्युत् धारा	Photomultiplier tube
मैक्सटर्म	Minimum sum of product, MSP	फोटोसंयोजक	
गुणनफल का	Minority	फोटोडायोड	Photon
निम्नतम योगफल	Minterm	प्रकाश.इलेक्ट्रॉनी	Photosensor
अल्पसंख्यक	Mobility	संवर्धन नलिका	Photovoltaic
मिनटर्म	Monochromatic	फोटॉन	Physical constant
गतिशीलता	Monostable	फोटोसंवेदक	Pinch-off
एकवर्णी	multivibrator	प्रकाश.वोल्टीय	Polarity
एकस्थितिक	Most significant digit	भौतिक नियतांक	Polymer
बहुकपित्र	Multi-stage amplifier	संकुचन	Port
अधिकतम सार्थक	Near-infrared	ध्रुवणा	Positional value
अंक	Near-ultraviolet	बहुलक	Positive feed back
बहुपदी प्रवर्धक	Negative feed back	पोर्ट, सिरा	
निकट अवरक्त		स्थान मान	
निकट पराबैंगनी		धनात्मक पुनर्भरण	
ऋणात्मक पुनर्भरण			

धनात्मक अर्ध चक्र	Positive half cycle	सौर पैनल	Solar panel
अभिगृहीत	Postulate	स्रोत	Source
विभवांतर	Potential difference	आकाशी आवेश क्षेत्र	Space-charge region
विभव विभाजक	Potential divider	स्पेक्ट्रमी रेखा	Spectral line
शक्ति	Power	स्थायी अवस्था मान	Steady state value
विद्युत् प्रदाय / शक्ति प्रदाय	Power supply	अपचायी परिणामित्र	Step-down transformer
शक्ति ट्रांजिस्टर	Power transistor	उच्चायी परिणामित्र	Step-up transformer
योगफल का गुणनफल	Product of sum, POS	भंडारण दोलनदर्शी	Storage oscilloscope
स्पंदमान	Pulsating	सूत्र	String
स्पंद	Pulse	संरचना	Structure
कर्षापकर्षी	Push-pull	सब्सट्रेट	Substrate
शांत प्रचालन बिंदु	Quiescent operating point	व्यवकलन	Subtraction
भागफल	Quotient	व्यवकलक	Subtractor
यादृच्छिक	Random	गुणनफल का योगफल	Sum of product, SOP
परास	Range	प्रतिपालित दोलन	Sustained oscillations
प्रतिघात	Reactance	प्रसरण जनित्र	Sweep generator
पुनःसंयोजन	Recombination	स्विच, स्विचन	Switch, switching
दिष्टकरण	Rectification	प्रमेय	Theorem
दिष्टकारी	Rectifier	संकीर्ण	Thin, narrow
संदर्भ वोल्टता	Reference voltage	देहली	Threshold
नियमन	Regulation	कालांक	Time constant
विश्रांति दोलित्र	Relaxation oscillator	कालद परिपथ	Timer circuit
शेषफल	Remainder	अनुरेख	Trace
सुदूर नियंत्रण	Remote control	अंतरण	Transfer
प्रतिकृति	Replica	परिणामित्र	Transformer
प्रतिरोधकता	Resistivity	ट्रांजिस्टर	Transistor
अनुनादी आवृत्ति	Resonant frequency	प्रेषित्र	Transmitter
उत्क्रम	Reverse	अभिगमन	Transport
पश्चदिशिक बायस	Reverse bias	त्रिसंयोजक	Trivalent
उत्क्रम वोल्टता	Reverse voltage	सत्यमान सारणी	Truth table
उत्क्रम वोल्टता	Reverse voltage gain	समस्वरण	Tuning
लब्धि		द्वि.टर्मिनल	Two-terminal
संतृप्ति	Saturation	गैर.पूरक	Uncomplemented
स्व.बायस	Self-bias	अनवमंदित दोलन	Undamped oscillation
अर्धचालक	Semiconductor	आभासी भौम	Virtual ground
साझेदारी	Sharing	वोल्टता पात	Voltage drop
लघु.पथ धारा	Short-circuit current	वोल्टता स्तर	Voltage level detector
लघुपथित	Short-circuited	संसूचक	
सिग्नल	Signal	वोल्टता	Voltage transfer curve
चिन्हित	Signed	स्थानांतरण वक्र	
चिन्ह.परिमाण	Sign-magnitude	शून्य अतिक्रमण	Zero crossing detector
सरलीकरण	Simplification	संसूचक	
ज्यावक्रीय	Sinusoidal		
द्रुत घूर्णन दर	Slew rate		
सौर सेल	Solar cell		